

EHB405
Analog Tümdevreler
2013-2014 Eğitim-Öğretim Yılı, Yılıçi Sınavı 2

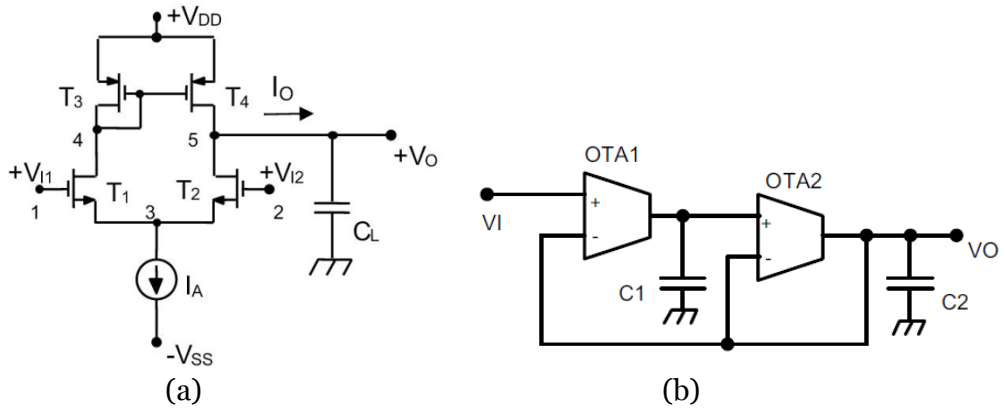
Süre 90 dakikadır. Soruların tümü yanıtlanacaktır. Kendi not ve kitaplarınızdan yararlanabilirsiniz. Puanlama: 1(35), 2(30), 3(35)

*Sorulardaki MOS transistorlar için $k_N' = 40\mu A/V^2$, $k_P' = 20\mu A/V^2$ $V_{TN} = 0.5V$, $V_{TP} = -0.7V$,
 $\lambda_N = 0.01 V^{-1}$, $\lambda_P = 0.02 V^{-1}$*

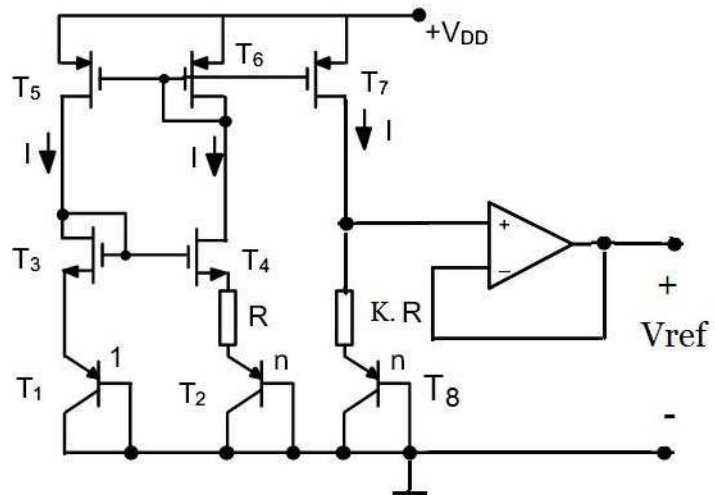
1. Şekil-1a'daki basit CMOS OTA $I_A = 100\mu A$ lik çalışma akımında $G = 100\mu A/V$ değerinde bir eğim sağlayacak ve $C_{Lmin} = 10pF$ 'lık bir kapasitif yükte kararlılık şartları sağlanacak şekilde tasarlanacaktır. Düğüm parazitik kapasiteleri $C_{ni} = 0.5pF$ ($i= 1..k$) olarak verilmiştir.
 - a- T_1 ve T_2 transistorlarının (W/L) oranı nasıl seçilmelidir?
 - b- T_3 ve T_4 yük transistorlarının (W/L) oranlarını bulunuz.
 - c- R_o çıkış direncini, gerilim kazancını, C_{Lmin} için f_d baskın kutbunu ve GBW kazanç-bant genişliği çarpımını hesaplayınız.
 - d- Şekil-1a'daki OTA yapısı kullanılarak Şekil-1b deki alçak geçiren süzgeç devresi kurulacak ve kesim frekansı $f_p = 4.5$ MHz olan bir Butterworth karakteristiğini sağlayacak şekilde çalıştırılacaktır. kararlılık şartlarını da göz önüne alarak eğim ve kapasite değerlerini belirleyiniz.

2. N-kuyulu bir CMOS yapıda taban pnp transistorları kullanılarak gerçekleştirilen bir bant aralığı referansı devresi Şekil-2'de görülmektedir. $I_{S1} = 10^{-15}A$, $V_T = 26mV$, $\partial V_{BE}/\partial T = -2.5mV/^\circ C$, $\partial V_T/\partial T = 0.085mV/^\circ C$ olarak verilmiştir. İşlemsel kuvvetlendirici ideal kabul edilebilir.
 - a- V_{ref} gerilimini veren bağıntıyı çıkartınız.
 - b- $n=2$ ve $I = 100\mu A$ olduğuna göre, R direncini, K çarpanını ve V_{ref} gerilimini hesaplayınız.

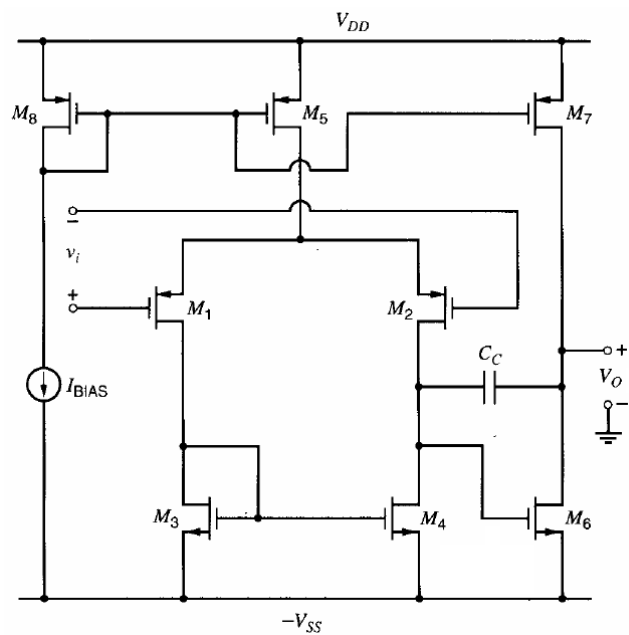
3. Şekil-3'deki iki kazanç katlı işlemsel kuvvetlendiricide $I_{bias} = 100\mu A$, $I_O = 200\mu A$, $I_7 = 500\mu A$, $(W/L)_{1-2} = 10$, $(W/L)_{3-4} = 3$, $(W/L)_8 = 20$ olarak verilmiştir. $V_{DD} = V_{SS} = 1.5V$.
 - a- Sistematik dengesizlik olmayacak şekilde verilmeyen transistor boyutlarını belirleyiniz.
 - b- Alçak frekans açık çevrim gerilim kazancını hesaplayınız.
 - c- Çıkış geriliminin salınım aralığını bulunuz.
 - d- Ortak işareti zayıflatma oranını hesaplayınız.
 - e- Birim kazanç bant genişliği $f_1 = 1.5$ MHz olarak belirlendiğine göre, C_c kompanzasyon kapasitesi nasıl seçilmelidir?
 - f- Yükselme eğimini hesaplayınız.



Şekil-1 (Soru 1)



Şekil-2 (Soru 2)



Şekil-3 (Soru 3)