

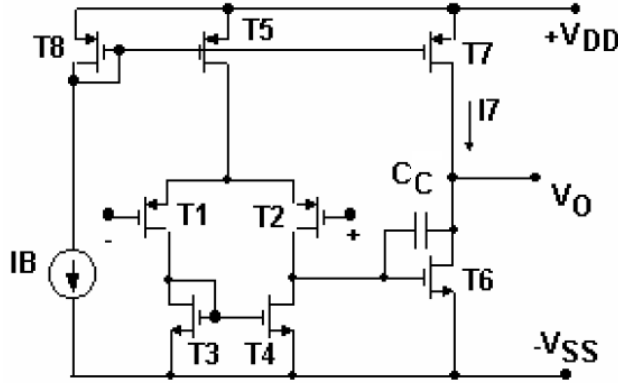
ELE415
Analog Tümdevreler
Kısa Sınav 3

Şekil-1'deki CMOS işlemsel kuvvetlendiricide $I_7 = 300\mu\text{A}$, tranzistorların boyutları $(W/L)_1 = (W/L)_2 = 10$, $(W/L)_3 = (W/L)_4 = 1$, $(W/L)_5 = (W/L)_8 = 3$, $(W/L)_6 = 5$ olarak verilmiştir. Devrenin I_B ortak kutuplama akımı $I_B = 50\mu\text{A}$ alınacaktır. NMOS ve PMOS tranzistorların temel büyüklüklerine ilişkin toleranslar :

$\Delta V_{TN} = \Delta V_{TP} = \pm 2.5\text{mV}$, $\Delta(W/L)_{1-2}/(W/L)_{1-2}$, $\Delta(W/L)_{3-4}/(W/L)_{3-4} = \%2$ olarak saptanmıştır.

- Rastgele dengesizlikten ileri gelecek V_{os} dengesizlik gerilimini hesaplayınız.
- T_7 tranzistorunun $(W/L)_7$ boyut oranını bulunuz.
- Devrede sistematik dengesizlik olup olmadığını araştırınız.
- İşlemsel kuvvetlendiricinin açık çevrim kazancını hesaplayınız.

MOS transistorlar için $V_{TN} = 0.6\text{V}$, $V_{TP} = -0.7\text{V}$, $k_N' = 2k_P' = 40\mu\text{A}/\text{V}^2$, $\lambda_N = 0.01\text{V}^{-1}$, $\lambda_P = 0.02\text{V}^{-1}$ olarak verilmiştir.



Şekil-1