

ANALOG TÜMDEVRELER

GRUP 5 - ÖDEV 2

Şekil-1'deki topoloji ile iki kazanç katlı bir işlemsel kuvvetlendirici gerçekleştirilecektir.

Tüm elemanlar için $L = 1\mu m$ alınacaktır. Çıkış geriliminin salınım aralığının

$$-2V \leq V_O \leq 2V$$

çıkışa bağlanacak yükle aktarılacak akımın

$$-30\mu A \leq I_O \leq 30\mu A$$

olması öngörmektedir.

a- Uygun bir besleme gerilimi çifti (V_{DD} , V_{SS}) seçiniz.

b- Sistematik dengesizlik olmaması için gereken şartları da dikkate alarak eleman boyutlarını ve I_B akım kaynağının akımını belirleyiniz.

SPICE programı yardımıyla

c- İşlemsel kuvvetlendiricinin dc gerilim geçiş eğrisini çıkartınız.

d- Kuvvetlendiriciyi dc geçiş eğrisinin sıfır geçiş noktasında kutuplayarak açık çevrim frekans eğrisini çıkartınız, açık çevrim kazancını ve frekans eğrisinin kutuplarını belirleyiniz.

d- Frekans eğrisi tek kutuplu düşme gösterecek biçimde kuvvetlendiriciyi kompanze ediniz, Bu band genişliğini sağlayan C_C kompanzasyon kapasitesi değerini hesaplayınız; yükselme eğimini, sağ yarıdüzlemdeki sıfırı sonsuza kaydırınca sıfırlama direncini bulunuz.

e-SPICE programı yardımıyla tasarım hedeflerine ulaşıp ulaşmadığınızı kontrol ediniz.

Benzetimlerde kullanılacak $0.5\mu m$ CMOS teknolojisi parametreleri aşağıda verilmiştir.

Yol gösterme:

DC karakteristik:

V_O çıkış geriliminin V_{ID} giriş gerilimiyle değişimi: Bunun için çıkıştı açık devre ediniz (çok büyük değerli bir yük bağlayınız), girişlerden birini referansa bağlayınız, diğer girişe bir DC gerilim kaynağı bağlayarak bu kaynağın gerilimini uygun sınırlar içinde değiştiriniz).

AC karakteristikler:

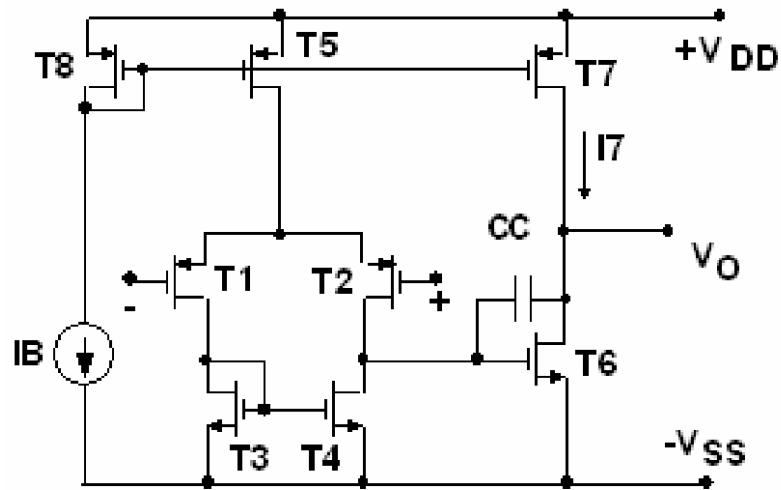
K_V gerilim kazancının frekansla değişimi (bunun için çıkıştı açık devre ediniz, girişlerden birini referansa bağlayınız, diğer girişe $1V$ 'luk bir AC gerilim kaynağı bağlayarak bu kaynağın geriliminin frekansını uygun sınırlar içinde değiştiriniz).

ANALOG TÜMDEVRELER

GRUP 6 - ÖDEV 2

Grup 5 Ödev 2'deki devreyi NMOS tranzistorlarla PMOS tranzistorların yerlerini, V_{DD} ve V_{SS} gerilim kaynaklarının yerlerini ve I_B akım kaynağının yönünü değiştirerek yeniden çiziniz (Bu durumda T_1 , T_2 , T_5 , T_7 ve T_8 NMOS, T_3 , T_4 ve T_6 PMOS olacaktır; Şekil-1'deki devrede V_{DD} kaynağının yerine V_{SS} , V_{SS} kaynağının yerine de V_{DD} gelmelidir). Grup 5 Ödev 2'de istenenleri oluşturduğunuz yeni devre için gerçekleştiriniz.

Teslim Tarihi: 31 Aralık 2004



Şekil-1.

0.5 μ m CMOS Model Parametreleri

.MODEL NT NMOS LEVEL=3

```
+UO=460.5 TOX=1.0E-8 TPG=1 VTO=.62 JS=1.8E-6 XJ=.15E-6 RS=417 RSH=2.73 LD=0.04E-
6 ETA=0 +VMAX=130E3 NSUB=1.71E17 PB=.761 PHI=0.905 THETA=0.129 GAMMA=0.69
KAPPA=0.1 AF=1 +WD=.11E-6 CJ=76.4E-5 MJ=0.357 CJSW=5.68E-10 MJSW=.302
CGSO=1.38E-10 CGDO=1.38E-10 +CGBO=3.45E-10 KF=3.07E-28 DELTA=0.42 NFS=1.2E11
```

.MODEL PT PMOS LEVEL=3

```
+UO=100 TOX=1E-8 TPG=1 VTO=-.58 JS=.38E-6 XJ=0.1E-6 RS=886 RSH=1.81 LD=0.03E-6
ETA=0 +VMAX=113E3 NSUB=2.08E17 PB=.911 PHI=0.905 THETA=0.120 GAMMA=0.76
KAPPA=2 AF=1 +WD=.14E-6 CJ=85E-5 MJ=0.429 CJSW=4.67E-10 MJSW=.631 CGSO=1.38E-
10 CGDO=1.38E-10 +CGBO=3.45E-10 KF=1.08E-29 DELTA=0.81 NFS=0.52E11
```