

Yarıiletken Elemanların ve Düzenlerin Modellenmesi

ÖDEV 3: (Veriliş Tarihi: 15.10.2003. süre 2 hafta)

GP modelinden yararlanarak bir npn tranzistor için $I_C = f(V_{BE}, V_{BC})$ bağıntısını V_{BE} , V_{BC} gerilimleri ve model parametreleri cinsinden yazınız. Tranzistorun ileri yönde aktif çalışma bölgesinde ve yeteri kadar düşük enjeksiyon seviyesinde kutuplandığını kabul ederek y_{oe} çıkış iletkenliğini V_{BE} , V_{CE} kutuplama gerilimlerine bağlayan

$$y_{oe} = \left. \frac{\partial I_C}{\partial V_{CE}} \right|_{V_{BE} = \text{Sabit}} = g(V_{BE}, V_{CE})$$

bağıntısını çıkartınız. Elde ettiğiniz bağıntıyı irdeleyerek bir tranzistorun çıkış iletkenliğinin gerçek davranışı ile uyumlu olup olmadığını araştırınız.