

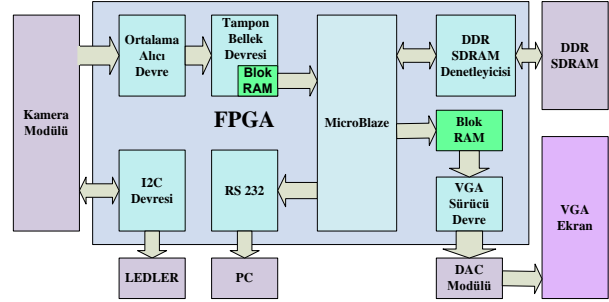
# FPGA Üzerinde MicroBlaze Tabanlı Video İşlemci Tasarımı

Abdulkadir Koçdoğan, Ramazan Yeniçeri ve Müştak Erhan Yalçın

İstanbul Teknik Üniversitesi  
Elektronik ve Haberleşme Müh. Bölümü  
Maslak, 34469, İstanbul

e-posta: {kocdogan, yeniceri, mustak.yalcin}@itu.edu.tr

**Özetçe**—Projede, Sahada Programlanabilir Kapı Dizisi (Field Programmable Gate Array – FPGA) üzerinde donanım ve yazılımın birlikte tasarımıyla MicroBlaze tabanlı bir video işlemci gerçekleştirilmesi amaçlanmıştır. FPGA üzerinde gerçekleştirilen bir donanım yardımıyla görüntü dizisi bir CMOS sensör modülünden alınmakta, 32 bitlik MicroBlaze mikroişlemcisiyle işlenmekte ve FPGA üzerinde gerçekleştirilen ek bir donanım yardımıyla işlenen görüntü dizisi VGA ekranda görüntülenmektedir. Önerilen donanım, yazılımın esnekliğiyle karmaşık video işleme algoritmalarının gerçekleştirilmesine izin vermektedir.



Şekil 1: Görüntü İşlemcinin Blok Diyagramı.

## I. GİRİŞ

Donanımın paralel işlem yapma özelliğinden dolayı sonuca hızlı ulaşabilmesi ve yazılımın tasarım esnekliği sağlaması, gömülü sistemlerde donanım ve yazılımın birlikte tasarımı avantajlı hale getirmiştir. Görüntü işleme uygulamalarında da büyük boyutlardaki verilerle hızlı bir şekilde sonuca ulaşmak önemli hale gelmiştir. Literatürde FPGA üzerinde donanım ve yazılımın birlikte tasarıldığı birçok görüntü/video işlemci mevcuttur [1, 2]. Bu bildirideki tasarımda, donanımlar Verilog HDL ile tasarlanmıştır. Yazılımı çalıştıran mikroişlemci olarak da normalde FPGA üzerinde bulunmayıp istenildiğinde eklenebilen MicroBlaze mikroişlemcisi kullanılmıştır. Oluşturulan sistemde görüntü kameradan FPGA'ya bir donanım yardımıyla alınır. Çözünürlüğü düşürülerek MicroBlaze'e verilir. Alınan görüntüler MicroBlaze üzerinde çalışan program yardımıyla işlenir ve çıkış donanımına verilir. Görüntü buradan FPGA dışındaki bir DAC modülünden geçirilerek VGA formatında çıkış görüntüsü oluşturulur [3]. Dolayısıyla görüntü üzerinde yapılan işlemin sonucu hemen ekranda görülebilmektedir. Sistemin doğru bir şekilde çalıştığını göstermek için iki tane görüntü işleme algoritması uygulanmış ve sonuç başarılı bir şekilde görülmüştür.

## II. FPGA ÜZERİNDE SİSTEMİN TASARIMI

FPGA üzerinde tasarlanan sistemde kullanılan donanım blokları: Ortalama Alıcı Devre, Tampon Bellek Devresi, Blok RAM, MicroBlaze işlemci çekirdeği, VGA Sürücü Devre, I2C Devresi, UART, DDR SDRAM Denetleyicisidir. MicroBlaze işlemcisi yazılımın çalıştırılması için, geliştirme kartı üzerinde bulunan 64 MB büyüklükteki DDR SDRAM'ı kullanır. FPGA üzerinde tasarlanan sistem ve bu sistemin dışarıyla bağlantılarını gösteren blok diyagram Şekil 1'de verilmiştir.

### A. Donanım Tasarımı

Kameradan alınan görüntü FPGA içerisinde öncelikle Ortalama Alıcı Devre'ye gelir. Burada, kameradan 320x240 çözünürlükte alınan görüntünün çözünürlüğü 160x120 çözünürlüğe düşürülür. Böylece FPGA içerisinde bulunan Blok RAM bir çerçeve görüntünün alınması için yeterli hale gelmiş olur. Görüntü, Ortalama Alıcı Devre'nin çıkışından Tampon Bellek Devresi'ne geçerek Blok RAM'e yazılır. Görüntü Blok RAM'den MicroBlaze tarafından alınır. MicroBlaze yazılımla görüntüyü işler ve çıkış için ayrılan diğer bir Blok RAM'e yazar. Yazılımın kullandığı ara değişkenler DDR SDRAM'da tutulur. I2C Devresi kamerayla FPGA'nın haberleşmesini, UART da FPGA ile bilgisayarın haberleşmesini sağlar. Görüntü VGA Sürücü Devre tarafından Blok RAM'den okunur. VGA Sürücü, yatay ve dikey senkronizasyonu ayarlayarak görüntüyü FPGA dışında bulunan bir DAC modülüne verir. DAC modülü kullanılmasının nedeni, FPGA'dan çıkan her bir pikselin 8 bit sayısal veri olmasına karşılık VGA ekranın 0 – 0.7 V arası analog bir işaretle sürülmesidir. Buna uygun olarak hesaplamalar yapılmış ve DAC modülü tasarlanmıştır. Son olarak DAC modülünün çıkışından ekrana gönderilen görüntü, ekranda gri tonda görülebilmektedir.

### B. Yazılım Tasarımı

Sistemde MicroBlaze yazılımının çalıştırıldığı bellek olarak kart üzerinde bulunan DDR SDRAM seçilmiştir. Bunun nedeni, görüntü işleme algoritmalarında büyük boyutlu görüntülerden çok miktarda saklama ihtiyacı olabilmesidir. FPGA içerisindeki Blok RAM'ler bu ihtiyaç için yetersiz kalır. Şekil 2'de kameradan alınan ve üzerinde işleme yapılmadan ekrana gönderilen bir görüntü

gösterilmektedir. Burada kameranın önünde bulunan nesnelere (bir bilgisayar ekranı, bir bilgisayar kasası ve bir dolap) ekranda açıkça görülmektedir.



Şekil 2: Kameradan alınan görüntünün ekrandaki gri seviye görüntüsü.

Oluşturulan sistem üzerinde kameradan alınan görüntünün gri tonda ekrana verilebildiği görüldükten sonra, zamansal ortanca filtre ve histogram algoritması olmak üzere iki tane görüntü işleme algoritması uygulanmıştır. Bu uygulamalardan başarılı sonuçlar alınarak sistemin doğru bir şekilde çalıştığı gösterilmiştir. Bu bildiriye ortanca filtre uygulaması hakkında bilgi verilmekte ve elde edilen sonuçlar sunulmaktadır.

1) *Zamansal Ortanca Filtre:* Bu filtre birçok görüntünün art arda gelmesiyle oluşan videolara uygulanır. Bir videoda art arda gelen görüntülerin her birinin aynı koordinatlarındaki piksel değerleri alınır ve sıralanır. Bu sıralamada ortadaki değer yeni bir görüntü çerçevesinin aynı koordinatlarındaki piksel değeri yerine konur [4]. Yapılan bu işlem Denklem 1'deki gibi ifade edilir.

$$G(i,j) = \text{Ortanca}\{F1(i,j), F2(i,j), \dots, Fn(i,j)\}. \quad (1)$$

Sonuçta elde edilen görüntüde videodaki hareketsiz arka plan dururken hareketli kısım silinmiş olur. Projedeki ortanca filtre uygulamasında kameranın karşısında Şekil 2'deki görüntü durmaktadır. Kameradan 21 kare görüntü video modunda alınmıştır. Bu esnada kameranın önünden bir kişi geçmektedir. Yani bu 21 karenin her birinde kişi, farklı konumlarda bulunmaktadır. Bu karelerden iki tanesi Şekil 3'te gösterilmiştir. Bu görüntü dizisi alınıp DDR SDRAM'de saklanmış ve ortanca filtre algoritması uygulanmıştır. Sonuçta elde edilen görüntü Şekil 4'te verilmiştir. Uygulanan filtre ile arka plan görüntüde korunmuş, hareketli olan kısım silinmiştir.

Şekil 2'deki orjinal arka plan görüntüsüyle Şekil 4'teki filtre sonucu elde edilen görüntü karşılaştırıldığında aralarındaki farkın çok az olduğu görülmektedir.

### III. SONUÇLAR

Sonuç olarak, donanım ve yazılımın birlikte tasarımıyla FPGA üzerinde video işlemci tasarımı yapılmıştır. Kameradan alınan görüntü FPGA içerisinde yazılımla işlenerek ekrana gri tonda gönderilebilmiştir. Böylece uygulanan görüntü işleme algoritmalarının sonucu ekranda

görülebilmektedir. Burada iki basit uygulamayla sistemin doğru bir şekilde çalıştığı gösterilmiştir. İleriki çalışmalarda, bu sistem kullanılarak daha üst seviye görüntü işleme uygulamaları yapılabilecektir.

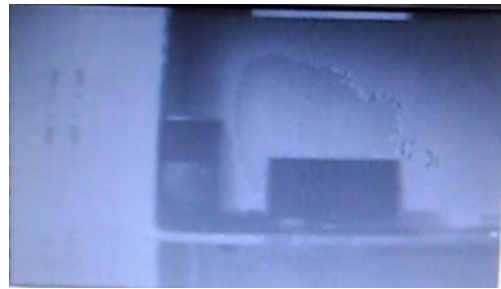


(a)



(b)

Şekil 3: Zamansal ortanca filtre uygulamasındaki videodan iki kare.



Şekil 4: Zamansal ortanca filtreden elde edilen görüntü.

### IV. KAYNAKÇA

- [1] Sang Jun Lee, Dae Ro Lee, Seung Hun Jin, Jae Wook Jeon, Key Ho Kwon, "MicroBlaze based image processing system using IEEE1394a," *Control, Automation and Systems*, 2007. ICCAS '07. International Conference on, pp.644-648, 17-20 Oct. 2007.
- [2] Alt, N., Claus, C., Stechele, W., "Hardware/software architecture of an algorithm for vision-based real-time vehicle detection in dark environments," *Design, Automation and Test in Europe*, 2008. DATE '08, pp.176-181, 10-14 March 2008, doi: 10.1109/DATE.2008.4484682.
- [3] Koçdoğan, A., "FPGA Üzerinde MicroBlaze Tabanlı Görüntü İşlemci Tasarımı", *Lisans Tezi, İ.T.Ü. Elektrik Elektronik Fakültesi*, İstanbul, 2012.
- [4] Hung, M.H., Pan, J.S. and Hsieh, C.H., "Speed Up Temporal Median Filter for Background Subtraction," *Pervasive Computing Signal Processing and Applications (PCSPA), First International Conference*, pp.297-300, 2010.