

## **3. BÖLÜM**

### **İŞLEMSEL KUVVETLENDİRİCİLERİN LINEER OLMAYAN UYGULAMALARI**

İşlemsel kuvvetlendiriciler ve yarıiletken diyotlar, bipolar tranzistor gibi devre elemanlarının birlikte kullanılmasıyla, karakteristikleri lineer olmayan çeşitli türden devrelerin gerçekleştirilmesi mümkündür. Bunların arasında fonksiyon üreteçleri, analog çarpma devreleri, doğrultucular, gerilim karşılaştırıcılar, Schmitt tetikleme devreleri gibi yapılar sayılabilir. Lineer olmayan devre uygulamaları, endüstriyel elektronikte ölçü algılayıcıların karakteristiklerinin düzeltilmesi, çeşitli ölçü düzenlerinin gerçekleştirilmesi gibi alanlarda yaygın olarak kullanılmaktadır. Bu bölümde, işlemsel kuvvetlendiricilerin temel lineer olmayan devre uygulamaları ele alınarak incelenecektir.

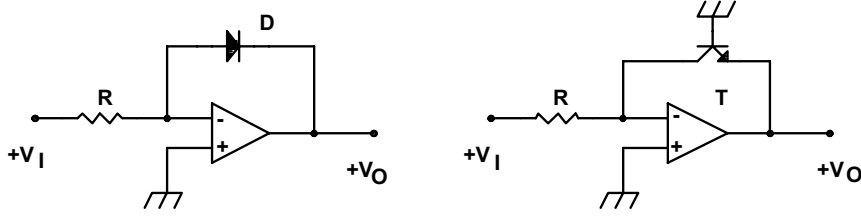
#### **3.1. İşlemsel kuvvetlendiriciler ve yarıiletken devre elemanlarının birlikte kullanılmasıyla karakteristikleri lineer olmayan çeşitli türden devrelerin gerçekleştirilmesi**

##### **3.1.1. Fonksiyon üreteçleri**

Logaritma ve üs alma, üstel fonksiyon elde etme, sinüs ve kosinüs fonksiyonları üretme, analog çarpma, bölme, karekök alma gibi işlemleri gerçekleştiren devre düzenleri fonksiyon üreteçleri olarak isimlendirilirler.

##### **Logaritmik kuvvetlendiriciler**

Çıkış geriliminin giriş geriliminin logaritmasıyla orantılı bir değişim gösterdiği kuvvetlendirici yapıları logaritmik kuvvetlendiriciler olarak isimlendirilirler. Logaritmik kuvvetlendiricilerin gerçekleştirilmesi amacıyla bipolar tranzistor yahut diyot karakteristiğinden yararlanılmaktadır. Yarıiletken diyot ve bipolar tranzistor karakteristiğinden yararlanılarak gerçekleştirilen basit iki logaritmik kuvvetlendirici yapısı Şekil-3.1 'de verilmiştir.



Şekil-3.1. Basit logaritmik kuvvetlendirici yapıları.

Diyotlu devre için devrenin çıkış gerilimini giriş gerilimine bağlayan bağıntı aşağıdaki yol izlenerek kolayca çıkartılabilir:

Yarıiletken diyodun akım - gerilim ilişkisi

$$I_D = I_S \left( \exp\left(\frac{V_D}{m \cdot V_T}\right) - 1 \right) \quad (3.1)$$

şeklinde. Buradaki  $m$  büyüklüğü bir düzeltme çarpanı olup değeri  $1 < m < 2$  aralığında yer alır. Geçirme yönünde kutuplama halinde diyot akımı

$$I_D = I_S \cdot \exp\left(\frac{V_D}{m \cdot V_T}\right) \quad (3.2)$$

eşitliği ile verilir. Bu bölgede herhangi bir  $I_D$  diyot akımı değeri için diyodun uçlarındaki gerilim

$$V_D = m \cdot V_T \cdot \ln\left(\frac{I_D}{I_S}\right) \quad (3.3)$$

olur. Öte yandan, devreden hareket edilirse

$$V_O = -V_D, \quad I_D = \frac{V_I}{R_I}$$

bulunur. Bunlar biraraya getirilirse,  $V_I > 0$  için

$$V_O = -m \cdot V_T \cdot \ln\left(\frac{V_I}{I_S \cdot R_I}\right) \quad (3.4)$$

olur. Bağıntı 10 tabanına göre düzenlenirse

$$V_O = -m \cdot V_T \cdot \ln 10 \cdot \log\left(\frac{V_I}{I_S \cdot R_I}\right) \quad (3.5)$$

elde edilir. Diyot karakteristiği yardımıyla kurulan bu devrenin bazı sakıncaları vardır:

1. Diyodun gövde direnci, logaritmik karakteristiği bozar;
2.  $m$  büyüklüğü akıma bağlıdır.

Diyodun gövde direnci üzerindeki gerilim düşümü, özellikle büyük akım değerlerine gidildiğinde, büyük değerler alır; bu gerilim düşümü ideal diyot gerilimine seri geleceğinden ve gerçek diyodun uçları arasında bu iki gerilimin toplamı bulunacağından, büyük akımlara doğru gidildiğinde üstel karakteristiğin bozulacağı açıktır.

Diyot karakteristiğini veren bağıntıdaki  $m$  büyüklüğü diyot akımının bir fonksiyonudur. Düşük akım seviyelerinde  $m$  büyüklüğü 2 değerine yaklaşır; orta akımlar bölgesinde 1 değerini alır; yüksek akım seviyelerinde ise yine 2 değerine gider.

Bu iki etken dikkate alındığında, devrenin logaritmik karakteristiğinin doğruluğu, ancak iki dekatlık bir değişim aralığı boyunca sağlanabilmektedir.  $m$  çarpanının etkisi, bipolar tranzistorla kurulan ikinci devrede ortadan kalkar. Bir bipolar tranzistorun kolektör akımı

$$I_C = I_S \cdot \left[ \left( \exp \frac{V_{BE}}{V_T} - 1 \right) - \left( \exp \frac{V_{BC}}{V_T} - 1 \right) \right] \quad (3.6)$$

biçiminde ifade edilir.  $V_{BC} = 0$  için kolektör akımı

$$I_C = I_S \cdot \left( \exp \frac{V_{BE}}{V_T} - 1 \right) \quad (3.7)$$

olur. Buradan hareketle baz-emetör gerilimi için

$$V_{BE} = V_T \cdot \ln \frac{I_C}{I_S} \quad (3.8)$$

bulunur. Devrede

$$I_C = I_1 = \frac{V_I}{R_1}$$

olduğu dikkate alınarak bağıntılar biraraya getirilecek olursa, devrenin çıkış gerilimi için

$$V_O = -V_{BE} = -V_T \cdot \ln \frac{V_I}{I_S \cdot R_I} \quad (3.9)$$

eşitliği elde edilir. Diyot akımı bağıntısından farklı olarak, bipolar tranzistörün kolektör akımı bağıntısında m büyüklüğü sabittir ve m = 1 olmaktadır. Bunun ötesinde, kolektör akımı bağıntısı, pA'lerden mA'lere kadar geçerlidir; dolayısıyla, ikinci devrenin birinci devreye göre çok daha doğru sonuç vereceği açıktır.

3. Bu iki devrede de çıkış geriliminin sıcaklığa bağımlılığı çok fazladır.  $V_T = kT/q$  teriminin yanısıra,  $I_S$  doyma akımı sıcaklığa

$$I_S(T) = I_S(T_{nom}) \cdot \left( \frac{T}{T_{nom}} \right)^3 \cdot \exp \left( -\frac{E_g}{k} \right) \quad (3.10)$$

biçiminde bir bağımlılık gösterir. Bu bağıntıda T analizin yapılacağı sıcaklık,  $T_{nom}$   $I_S$  doyma akımının ölçüldüğü sıcaklık,  $E_g$  yarıiletken malzemenin eV olarak yasak enerji bandı ve k da Boltzman sabitidir.  $I_S$  doyma akımı her °C'de %7 oranında artar. Buna göre

$$(1.07)^{10} = 2$$

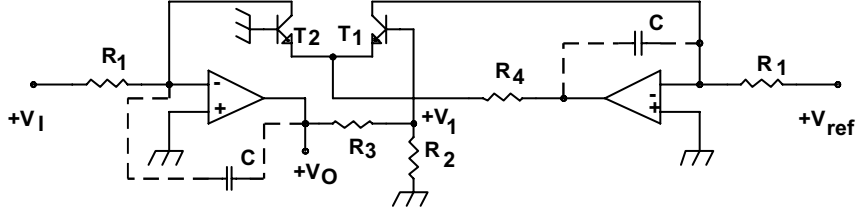
olacağından, her 10 °C de doyma akımı iki katına çıkacaktır. Bu bağımlılık

$$I_S(T) = I_S(T_{nom}) \cdot 2^{(T-T_{nom})/10} \quad (3.11)$$

şeklinde yazılabilir. Sıcaklık 20 °C den 50 °C ye yükseldiğinde,  $V_T$  ısı gerilimi %10 oranında artar.  $I_S$  doyma akımı ise 8 katına çıkar. Logaritmik kuvvetlendiricinin düzgün olarak çalışabilmesi için bu etkinin azaltılması gerekir.  $I_S$  doyma akımının etkisi, iki logaritma alıcı devresinin çıkışlarının farkı alınarak elimine edilebilir. Sıcaklık kompanzasyonlu logaritmik kuvvetlendirici olarak isimlendirilen bu yapı çeşitli şekillerde gerçekleştirilebilir. Böyle bir devre yapısı örneği Şekil-3.2'de verilmiştir.

Şekilden hareketle devrenin akım ve gerilimleri yazılırsa

$$I_{C1} = I_S \cdot \exp \left( \frac{V_{BE1}}{V_T} \right)$$



Şekil-3.2. Sıcaklık kompanzasyonlu logaritmik kuvvetlendirici yapısı.

$$I_{C2} = I_S \cdot \exp\left(\frac{V_{BE2}}{V_T}\right)$$

$$V_I = V_{BE1} - V_{BE2}$$

$$\frac{I_{C1}}{I_{C2}} = \exp\left(\frac{V_I}{V_T}\right)$$

$$I_{C1} = \frac{V_I}{R_1}, \quad I_{C2} = \frac{V_{ref}}{R_1}$$

$$V_I = \frac{R_2}{R_2 + R_3} \cdot V_O$$

elde edilir. Bunlar biraraya getirilirse

$$V_O = -V_T \cdot \frac{R_2 + R_3}{R_2} \cdot \ln\left(\frac{V_I}{V_{ref}}\right) \quad (3.12)$$

elde edilir. (3.12) bağıntısından fark edilebileceği gibi, çıkış gerilimi  $I_S$  doyma akımına bağlı değildir.  $R_4$  direnci çıkış gerilimi bağıntısına girmez. Bu direncin değeri, üzerindeki gerilim düşümü OP2 işlemsel kuvvetlendiricisinin çıkış geriliminin dalgalanma aralığından yeteri kadar küçük olacak şekilde seçilir.

Yukarıda da belirtildiği gibi, doyma akımının çıkış gerilimi üzerindeki etkisi ortadan kalkmakta, sadece  $V_T$  ısıl geriliminin etkisi bulunmakta, bu da çok daha az bir sıcaklık bağımlılığı göstermektedir.  $R_2$  direnci için sıcaklık katsayısı  $TC_R = \%0.3/^{\circ}K$  olan bir direnç kullanılırsa,  $V_T$  ısıl geriliminin etkisi de kompanse edilebilir.

Genellikle, logaritmik kuvvetlendiricinin karakteristiğinin 1V/dek'lık bir eğim göstermesi istenir. Bu değişimi sağlayacak direnç oranı hesaplansın.

$$V_O = -V_T \frac{R_2 + R_3}{R_2} \frac{I}{\log e} \log \left( \frac{V_I}{V_{ref}} \right) = -IV \cdot \log \left( \frac{V_I}{V_{ref}} \right)$$

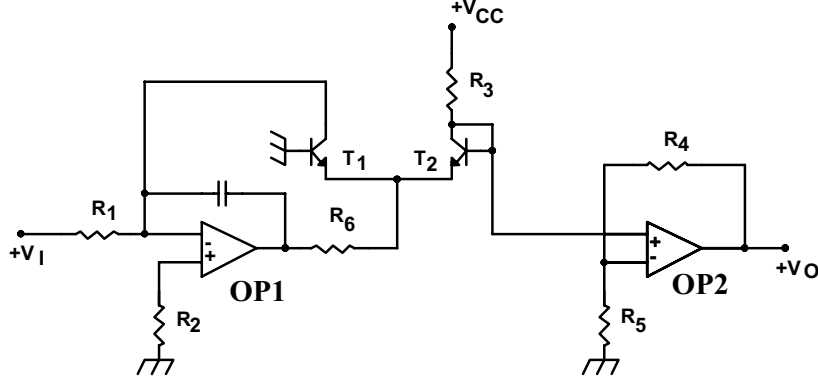
eşitliğinden hareketle,  $V_T = 26 \text{ mV}$  için

$$\frac{R_2 + R_3}{R_3} = \frac{IV \cdot \log e}{V_T} = 16.7$$

bulunur. Bu direnç oranı

$$R_2 = 1k\Omega, \quad R_3 = 15.7k\Omega$$

alınarak sağlanabilir. Fark edilebileceği gibi  $R_2 \ll R_3$  olmaktadır.



Şekil-3.3. Diğer bir logaritmik kuvvetlendirici yapısı.

Diğer bir logaritmik kuvvetlendirici yapısı Şekil-3.3'de görülmektedir. Bu yapı, önceki yapıya benzer özellikler gösterir. Devreden hareket edilirse

$$V_{BE1} - V_{BE2} = -V_T \cdot \ln \frac{I_1}{I_3}$$

bulunur. Öte yandan OP2 ile kurulan kuvvetlendirici katın kazancı

$$K_{Vf} = \frac{R_4 + R_5}{R_5}$$

olduğundan, devrenin çıkış gerilimi için

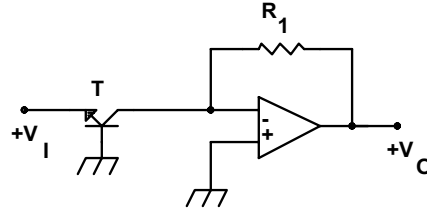
$$V_O = -V_T \frac{R_4 + R_5}{R_5} \ln \frac{I_1}{I_3}$$

$$V_O = -V_T \frac{R_4 + R_5}{R_5} \ln \frac{V_I}{R_1 \cdot I_3} \quad (3.13)$$

bağıntısı elde edilir.  $V_O = 0$  noktası  $I_3$  akımı ile belirlenir. Bu akımın değeri de  $R_3$  direnci ile ayarlanır.  $I_3 = I_1$  de  $V_{BE1} = V_{BE2}$  olur.  $V_{BE}$  gerilimlerinin sıcaklıkla değişimleri, bu devrede birbirlerini kompanse ederler. Devredeki  $R_1$  direncinin değeri  $T_1$  tranzistorunun kolektör akımına ve giriş geriliminin değişim aralığına bağlıdır. Giriş geriliminin değişim aralığı bir kaç 10V mertebesindedir; alabileceği minimum değer ise mikrovoltlar mertebesine inmektedir. Devrede görülen  $R_6$  direnci,  $T_1$  tranzistorunun OP1 işlemsel kuvvetlendiricisinin çevrim kazancını yükseltip kararsızlığa yol açmaması için kullanılmıştır; böylece, kazanç  $R_1/R_6$  ile sınırlanmaktadır.

### Üstel fonksiyon devresi, ters logaritmik kuvvetlendirici

Şekil-3.1'den izlenebileceği gibi, basit logaritmik kuvvetlendirici devresi, faz döndüren kuvvetlendirici yapısında geribesleme yolu üzerine lineer olmayan eleman yerleştirilmesiyle kurulmuştur. Bu yapıda lineer olmayan elemanın yerinin değiştirilmesiyle ters logaritmik kuvvetlendirici devresi kolayca gerçekleştirilebilir. Ters logaritmik kuvvetlendirici devresi Şekil-3.4'de verilmiştir.



Şekil-3.4. Basit ters logaritmik kuvvetlendirici.

Bu devrede tranzistorun kolektör akımı

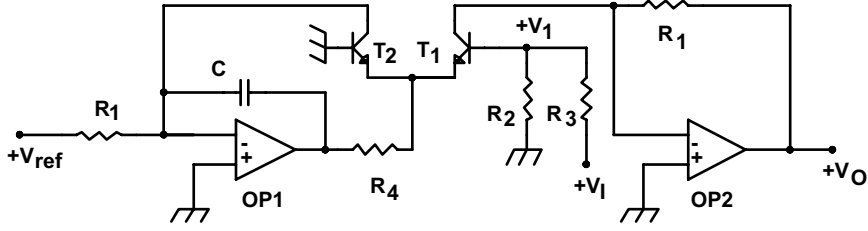
$$I_C = I_S \cdot \exp\left(\frac{V_{BE}}{V_T}\right) = I_S \cdot \exp\left(-\frac{V_I}{V_T}\right)$$

olduğundan, devrenin çıkış gerilimi

$$V_O = I_S \cdot R_1 \cdot \exp\left(-\frac{V_I}{V_T}\right) \quad (3.14)$$

şeklinde.  $I_S$  doyma akımının sıcaklığa bağımlılığı Şekil-3.4'deki basit ters logaritmik kuvvetlendiricide de sorun yaratır. Daha önce logaritmik kuvvetlendiricide yapıldığı gibi, fark kuvvetlendiricisi yapısı kullanılarak devrenin sıcaklık kararlılığı iyileştirilebilir. İki işlemsel kuvvetlendirici ve fark

kuvvetlendiricisi kullanılarak gerçekleştirilen ters logaritmik kuvvetlendirici devresi Şekil-3.5'de verilmiştir.



Şekil-3.5. Sıcaklık kompanzasyonlu ters logaritmik kuvvetlendirici.

Devrede

$$\frac{I_{C1}}{I_{C2}} = \exp \frac{V_1}{V_T}, \quad I_{C1} = \frac{V_O}{R_1}, \quad I_{C2} = \frac{V_{ref}}{R_1}$$

$$V_1 = \frac{R_2}{R_2 + R_3} V_I$$

olduğundan hareket edilirse, çıkış gerilimi için

$$V_O = V_{ref} \cdot \exp \left( \frac{R_2}{R_2 + R_3} \frac{V_I}{V_T} \right) \quad (3.15)$$

eşitliği elde edilir. (3.15) bağıntısından görülebileceği gibi, sonuç  $I_S$  doyma akımını içermemektedir. Devredeki  $R_4$  direnci,  $T_1$  ve  $T_2$  tranzistorlarının akımını sınırlamaya yarar, ancak bu direnç bağıntılarda görülmediği için değeri çıkış gerilimini etkilemez.

Devre uygulamalarında, çoğunlukla, 1V'luk bir giriş gerilimi değişimi için bir dekatlık bir çıkış gerilimi değişimi istenir. Bu şartı yerine getiren direnç oranını belirlemek üzere bağıntı düzenlenirse

$$V_O = V_{ref} \cdot 10^{\frac{R_2}{R_2 + R_3} \frac{V_I}{V_T} \log e} = V_{ref} \cdot 10^{\frac{V_I}{1V}}$$

elde edilir.  $V_T = 26 \text{ mV}$  için



$$\frac{R_2 + R_3}{R_2} = \frac{IV \cdot \log e}{V_T} = 16.7$$

olur.

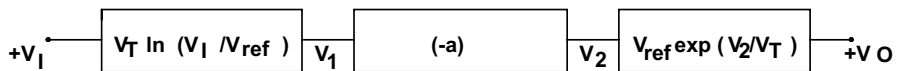
### Üs alma devresi

$$y = x^a \quad (3.16)$$

şeklinde üs almanın gerekli olduğu devre uygulamalarında,  $x > 0$  için logaritmik kuvvetlendirici ve ters logaritmik kuvvetlendirici yardımıyla bu işlem kolayca yerine getirilebilir. Devrenin blok şeması Şekil-3.6'da verilmiştir. Blok şemadan hareketle devrenin çıkış gerilimi hesaplanırsa

$$V_O = V_{ref} \cdot \exp\left(\frac{a \cdot V_T \cdot \ln \frac{V_I}{V_{ref}}}{V_T}\right) = V_{ref} \cdot \left(\frac{V_I}{V_{ref}}\right)^a \quad (3.17)$$

bulunur. Bağlantı, sadece pozitif giriş gerilimleri için geçerlidir; zira logaritma pozitif gerilimler için tanımlıdır.



Şekil-3.6. Üs alma devresi.

### 3.1.2. Analog çarpma devreleri

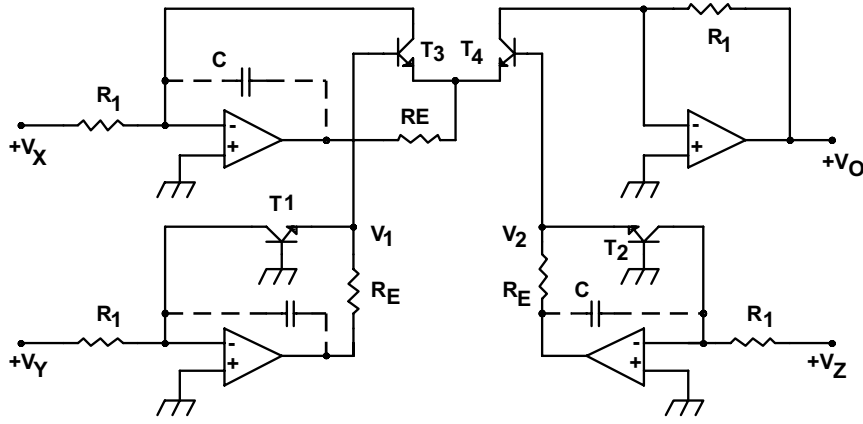
Uygulamada kullanılan analog çarpma devreleri, çoğunlukla, Gilbert dörtlüsü yapısındadır. Ancak, Gilbert dörtlüsü ilkesine göre çalışan analog çarpma devreleri küçük genlikli işaretler için lineer çarpma işlemi yerine getirirler. Büyük genlikli giriş işaretleri uygulanması halinde ise nonlineer bir çarpma işlemi elde edilir. Büyük genlikli işaretlerin çarpılması istendiğinde, Gilbert dörtlüsünün

karakteristiği lineerleştirilebilir. Ancak, bu defa da küçük genlikli işaretler için devrenin karakteristiği kötüleşir.

Gilbert dörtlüsünün bu sakıncası, işlemsel kuvvetlendiricilerle logaritmik çarpma devreleri yardımıyla giderilebilir. Logaritmik kuvvetlendiricilerin biraraya getirilmesi ile çarpma ve bölme işlemlerinin gerçekleştirilmesi mümkündür. Bunun için giriş işaretlerinin logaritmalarının toplanıp çıkarılması gerekir. Bu tür yapıların çalışma ilkesi

$$\frac{x \cdot y}{z} = \exp[\ln x + \ln y - \ln z]$$

denkleminde dayanmaktadır. Bu fonksiyon, üç logaritmik kuvvetlendirici, bir ters logaritmik kuvvetlendirici ve bir toplama-çıkarma devresi yardımıyla sağlanabilir. Ters logaritmik kuvvetlendiricideki fark kuvvetlendiricisinin girişleri, fark alma işlemi için kullanılmaktadır. Devre yapısı Şekil-3.7'de verilmiştir.



Şekil-3.7. Analog çarpma-bölme devresi.

Devredeki  $V_1$  ve  $V_2$  gerilimleri hesaplanıp, buradan hareketle çıkış gerilimi hesaplanırsa

$$V_1 = V_T \cdot \ln \frac{V_y}{I_S \cdot R_1} \quad (3.18)$$

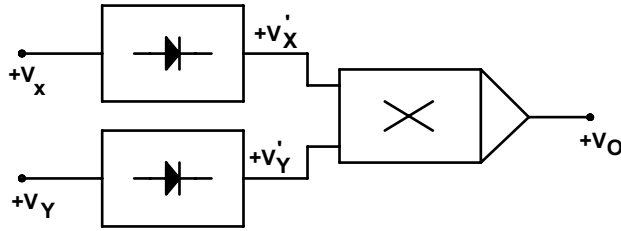
$$V_2 = -V_T \cdot \ln \frac{V_Z}{I_S \cdot R_1} \quad (3.19)$$

$$V_O = V_x \cdot \exp\left(\frac{V_2 - V_1}{V_T}\right) = \frac{V_x \cdot V_y}{V_Z} \quad (3.20)$$

bulunur. Bağlıntıdan fark edilebileceği gibi, çıkış gerilimi ifadesinde tranzistorların  $I_S$  doyma akımları ve  $V_T$  ısıl gerilimi yer almamaktadır; dolayısıyla, sıcaklığa bağımlı terim bulunmamaktadır. Dolayısıyla, ayrıca sıcaklık kompanzasyonu gerekli değildir. Devrenin istenen özellikleri sağlaması için gerekli şart, dört tranzistorun da eş olmaları ve aynı özellikleri göstermeleridir.

Yapının en önemli sakıncası ise, giriş gerilimlerinin daima pozitif olması zorunluluğudur. Dolayısıyla, bu tür bir analog çarpma devresi tek bölgeli bir analog çarpma devresi olarak çalışır. Ancak, giriş gerilimlerinin her iki yönde değişebilmelerini sağlamak üzere, devreye ek alt devreler eklenebilir. Bunu sağlamak üzere başvurulabilecek bir yol, giriş işaretlerini presizyonlu doğrultucu devrelerinin girişlerine uygulamak ve bunların çıkış işaretlerini Şekil-3.7'deki devrenin girişlerine uygulamaktır. Böylece, çarpma devresinin giriş gerilimlerinin sadece pozitif olmaları sağlanabilir. Bazı uygulamalar açısından (etkin değer alma vb) bu tür bir çözüm yarar sağlamakla birlikte, devrenin çıkış geriliminin sadece tek yönde değişebilmesi, bu yöntemin önemli eksiklerinden birini oluşturur.

Giriş işaretlerinin doğrultucular üzerinden devreye uygulandığı bir analog çarpma devresinin blok şeması Şekil-3.8'de verilmiştir.



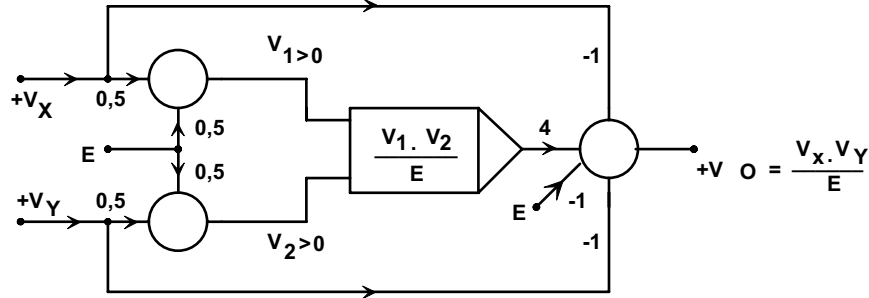
Şekil-3.8. Giriş işaretlerinin doğrultulması yöntemi.

Diğer bir yol,  $V_x$  ve  $V_y$  gerilimlerine sabit değerli  $V_{xk}$  ve  $V_{yk}$  gerilimlerini eklemek ve bileşke giriş gerilimlerinin her şart altında izin verilen bölge içerisinde kalmasını sağlamaktır. Bu durumda

$$V_o = \frac{(V_x + V_{xk}) \cdot (V_y + V_{yk})}{E}$$

$$\frac{V_x \cdot V_y}{E} = V_o - \frac{V_{xk}}{E} \cdot V_y - \frac{V_{yk}}{E} \cdot V_x + \frac{V_{xk} \cdot V_{yk}}{E} \quad (3.21)$$

olur. İstenen çarpma işleminin yerine getirilebilmesi için çıkış geriliminden iki sabit gerilimin çarpımının ve her bir giriş gerilimiyle orantılı iki gerilimin çıkartılması gerekir. Bunun için gereken devrenin blok şeması Şekil-3.9'de verilmiştir.



Şekil-3.9. Dört bölgeli analog çarpma devresi.

Sabit gerilimler ve katsayılar, giriş gerilimlerinin tüm değişim bölgesi boyunca analog çarpma işlemi sağlanabilecek şekilde seçilirler. Buna göre  $V_x$  gerilimi için

$-E \leq V_x \leq E$   $V_1 = 0,5 \cdot V_x + 0,5 \cdot E$  alınırsa,  $V_1$  gerilimi (analog çarpma devresi hücresinin giriş gerilimi)

$$0 \leq V_1 \leq E$$

olur. Benzer şekilde  $V_y$  giriş gerilimi için de

$$-E \leq V_y \leq E$$

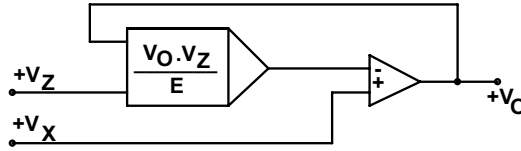
$$V_I = 0,5.V_y + 0,5.E$$

şartı bulunmaktadır. Bu durumda, çıkış gerilimi de

$$V_O = 4 \frac{\frac{1}{2} \cdot (V_x + E) \cdot \frac{1}{2} \cdot (V_y + E)}{E} - V_x - V_y - E = \frac{V_x \cdot V_y}{E} \quad (3.22)$$

olur.

### 3.1.3. Bölme ve karekök alma devreleri



Şekil-3.10. Bölme devresi.

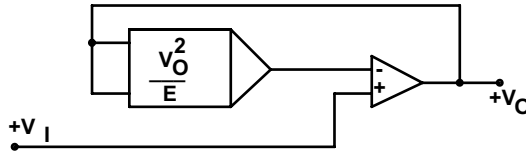
Analog çarpma devresini işlemsel kuvvetlendirici ile birlikte kullanarak bölme devresi gerçekleştirilebilir. Bu tür bir bölme devresi Şekil-3.10'da görülmektedir. Bu devrede giriş işaretlerinden biri analog çarpma devresinin bir girişine, diğer giriş işareti ise işlemsel kuvvetlendiricinin faz döndürmeyen girişine uygulanmıştır. Çıkış işareti analog çarpma devresinin diğer girişine, analog çarpma devresinin çıkışı da işlemsel kuvvetlendiricinin faz döndüren girişine verilerek geribeslemeli bir düzen oluşturulmuştur. İşlemsel kuvvetlendiricinin iki giriş geriliminin eşit olmaları nedeniyle

$$V_x = \frac{V_O \cdot V_z}{E}$$

eşitliği sağlanacağından, devrenin çıkış gerilimi

$$V_O = E \cdot \frac{V_x}{V_z} \quad (3.23)$$

olur. Görüldüğü gibi, çıkış gerilimi iki giriş geriliminin oranı ile orantılı olmaktadır.  $V_z > 0$  için devre düzgün çalışır.  $V_z < 0$  durumunda ise geribesleme pozitif geribeslemeye dönüşür ve kararsızlık sorunu ortaya çıkar.



Şekil-3.11. Karekök alma devresi.

Yapı üzerinde yapılacak basit bir değişiklikle, devre kolayca karekök alma devresi haline getirilebilir. Bu tür bir karekök alma devresi Şekil-3.11'de verilmiştir. Bu devrede analog çarpma devresinin her iki girişine de  $V_O$  çıkış gerilimi uygulanmıştır. Bu durumda işlemsel kuvvetlendiricinin giriş gerilimlerinin eşit olmaları gerektiğinden hareket edilirse, çarpma devresinin çıkış gerilimi ile  $V_I$  gerilimleri eşit olacaklarından

$$V_I = \frac{V_O^2}{E}$$

ve buradan da devrenin çıkış gerilimi için

$$V_O = \sqrt{E \cdot V_I} \quad (3.24)$$

bağıntısı bulunur. Devre pozitif giriş ve çıkış gerilimlerinde düzgün çalışır. Negatif giriş gerilimlerinde ise çevrim kazancı işaret değiştirir, pozitif geribesleme oluşur, bunun sonucunda çıkış gerilimi negatif kaynağa giderek kenetlenir. Bu olayın ortaya çıkmaması için diyotlu kenetleme vb önlemlerin alınması gerekmektedir.

Karekök alma devreleri, lineer olmayan karakteristiklerin düzeltilmesi, etkin değer ölçü düzeni gerçekleştirilmesi gibi uygulamalarda yaygın olarak kullanılmaktadır.

### 3.1.4. AC-DC çeviriciler

#### Presizyonlu doğrultucular

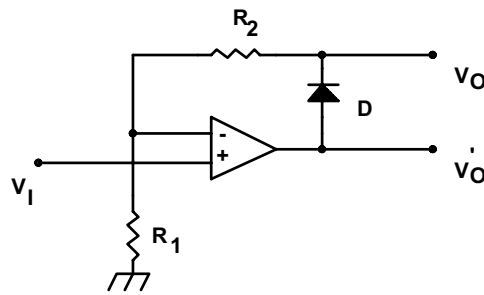
#### Faz döndürmeyen doğrultucu

Diyotlu doğrultucularda eşik gerilimi ve diyot iç direncinin getireceği sorunları gidermek üzere, işlemsel kuvvetlendiricilerin özelliklerinden yararlanarak presizyonlu doğrultucu devreleri kurmak ve bunları çeşitli ölçü düzenlerinde kullanmak mümkündür. Bu tür bir doğrultucu gerçekleştirmek üzere, işlemsel kuvvetlendirici faz döndüren veya faz döndürmeyen kuvvetlendirici yapısında çalışırken, geribesleme yolu üzerine bir diyot yerleştirilmektedir. Her iki yapının çalışması da aynı ilkeye dayanmakla birlikte, aralarında  $V_O$  çıkış geriliminin yönü, devrenin giriş direnci ve frekans cevabı açısından üç temel fark bulunmaktadır.

Faz döndürmeyen kuvvetlendirici yapısında kurulan presizyonlu doğrultucu devresi Şekil-3.12'de verilmiştir. Şekilde işlemsel kuvvetlendiricinin çıkış gerilimi  $V_O'$  sembolü ile devrenin çıkış gerilimi ise  $V_O$  ile belirtilmiştir.

$V_O' > 0$  olduğu sürece diyot iletimdedir ve yapı geribeslemeli bir kuvvetlendirici olarak çalışır. Kuvvetlendiricinin gerilim kazancı

$$K_{VO} = \frac{R_1 + R_2}{R_1} \text{ olur.}$$



Şekil-3.12. Faz döndürmeyen kuvvetlendirici yapısı ile presizyonlu doğrultucu devresi.

$V_O' < V_\gamma$  olduğu sürece diyot tıkalıdır; dolayısıyla geribesleme çevrimi etkisiz kalır. İşlemsel kuvvetlendiricinin  $V_O'$  çıkışında yüksüz (geribeslemesiz) haldeki kazanç elde edilir. Bu, işlemsel kuvvetlendiricinin açık çevrim kazancına

eşit olduğundan, küçük değerli negatif bir giriş gerilimi,  $V_o'$  çıkış gerilimini işlemsel kuvvetlendiricinin  $V_{Omin}$  sınır değerine getirmeye yeterli olur. Diyodun kesimde olması durumu için devrenin  $V_o$  çıkış gerilimi  $V_o = 0$  olur.

İşlemsel kuvvetlendiricinin açık çevrim kazancı yeteri kadar büyükse, çok küçük değerli bir pozitif giriş gerilimi işlemsel kuvvetlendiricinin  $V_o'$  çıkış gerilimini diyodun  $V_\gamma$  eşik gerilimine getirmeye yeterlidir. Bu nedenle, doğrultucu devresinin eşik gerilimi de çok düşük olur. Devrenin çıkış gerilimi

$$V_o = \frac{R_1 + R_2}{R_1 + R_2 + r} (V_o' - V_\gamma) \quad (3.25)$$

olur. Burada  $V_o'$  büyüklüğü

$$V_o' = K_V \cdot \left[ V_I - \frac{R_1}{R_1 + R_2} V_o \right] \quad (3.26)$$

bağıntısıyla ifade edilmektedir. Bağıntılar biraraya getirilirse,  $V_I > 0$  için  $\beta = R_1/(R_1+R_2)$  olmak üzere

$$V_o = \frac{R_1 + R_2}{(R_1 + R_2) \cdot \left( 1 + \frac{1}{K_V \cdot \beta} \right) + \frac{r}{K_V \cdot \beta}} \left[ \frac{R_1 + R_2}{R_1} V_I - \frac{V_\gamma}{K_V \cdot \beta} \right] \quad (3.27)$$

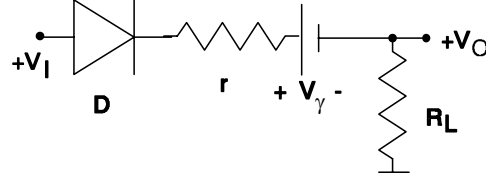
elde edilir.  $\beta \cdot K_V \gg 1$  olması durumunda (3.27) bağıntısı

$$V_o = \frac{R_1 + R_2}{R_1 + R_2 + \frac{r}{K_V \cdot \beta}} \cdot \left[ \frac{R_1 + R_2}{R_1} V_I - \frac{V_\gamma}{K_V \cdot \beta} \right] \quad (3.28)$$

şeklini alır. Görüleceği gibi, faz döndürmeyen kuvvetlendirici yapısındaki doğrultucunun gerilim kazancı

$$K_{Vf} = \frac{R_1 + R_2}{R_1}$$





Şekil-3.13. Basit diyotlu doğrultucu.

değerini almaktadır. Devrenin özellikleri Şekil-3.13'deki basit diyotlu doğrultucunun özellikleri ile karşılaştırılırsa, basit diyotlu doğrultucuda  $V_I > V_\gamma$  için çıkış gerilimi

$$V_O = \frac{R_L}{R_L + r} \cdot (V_I - V_\gamma) \quad (3.29)$$

şeklinindedir. Burada  $r$  direnci devredeki diyodun seri direncini,  $V_\gamma$  büyüklüğü de diyodun eşik gerilimini göstermektedir. (3.28) ve (3.29) bağıntıları karşılaştırılırsa, işlemsel kuvvetlendirici ile kurulan presizyonlu doğrultucuda eşik geriliminin ve seri direncin  $\beta \cdot K_V$  çevrim kazancı kadar küçülmüş olduğu kolayca görülebilir. Devrenin  $V_O - V_I$  ve  $V_O' - V_I$  geçiş karakteristikleri Şekil-3.14'de verilmiştir.

Ortalama değer doğrultucusu olarak kullanılma ve sinüs biçimli bir giriş işaretini uygulanması durumunda, devrenin ortalama çıkış gerilimi

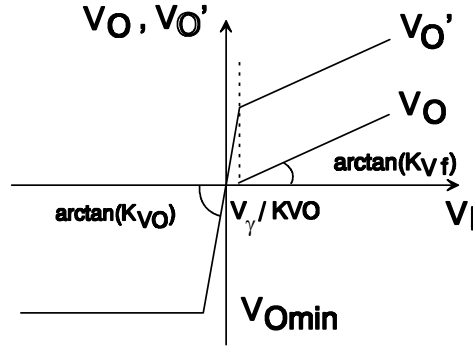
$$\overline{V_O} = \frac{R_1 + R_2}{R_1} \cdot \frac{V_P}{\pi} \cdot \frac{R_1 + R_2}{R_1 + R_2 + \frac{r}{K_V \cdot \beta}} \cdot \left[ 1 - \frac{\pi}{2} \cdot \frac{V_\gamma}{K_V \cdot V_P} \right] \quad (3.30)$$

olur. Bu bağıntıda  $V_P$  büyüklüğü  $V_I$  giriş geriliminin tepe değeridir. Bağıntıdan fark edilebileceği gibi, ortalama değer doğrultucusu olarak kullanılma durumunda, çıkış işaretinde orantıya çıkacak bağıl hata

$$h = -\frac{\pi}{2} \cdot \frac{V_\gamma}{K_V \cdot V_P} \quad (3.31)$$

olur.

Alçak frekanslarda  $K_V = K_{V0}$  olacağından, kazanç çok büyük değerlidir; bu nedenle  $h$  bağıl hatası bu frekanslarda ihmal edilebilir. Dolayısıyla, alçak frekanslarda doğruluk sadece işlemsel kuvvetlendiricinin dengesizlik gerilimine ve sürüklenmesine bağlı olur.



Şekil-3.14. Faz döndürmeyen doğrultucunun  $V_O - V_I$  ve  $V_O' - V_I$  geçiş karakteristikleri.

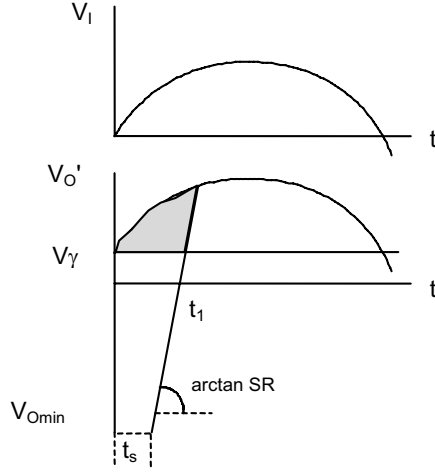
Yapı yüksek frekanslarda kullanılmaya elverişli değildir. Bunun nedeni şu şekilde açıklanabilir:

Diyot ileri yönde kutuplandığında, devrenin kazancı

$$K_{VfO} = \frac{R_1 + R_2}{R_1}$$

değerini alır. Ancak, devrenin kararlılığının sağlanması gerektiğinden, işlemsel kuvvetlendiriciye frekans kompanzasyonu uygulanması zorunlu olur; bu nedenle, çıkış işaretinin değişim hızı, işlemsel kuvvetlendiricinin YE yükselme eğimi ile sınırlıdır. Küçük değerli bir negatif gerilimin kuvvetlendiriciyi negatif yönde doymaya sürdüğü varsayalım. Daha sonra uygulanan ve negatif değerden pozitif değere doğru değişen bir  $V_I$  girişi gerilimi ile kuvvetlendiricinin sürüldüğü kabul edilsin. Bu durumda işlemsel kuvvetlendiricinin  $V_O'$  çıkış gerilimini sınırlayan etki sadece YE yükselme eğimi değildir; diyodun  $t_s$  toparlanma süresinin de etkisi vardır. Diyot toparlanmadan önce, işlemsel kuvvetlendiricinin etkisiyle

$$t_1 = \frac{V_{\gamma} - V_{Omin}}{YE} \quad (3.32)$$



Şekil-3.15.Faz döndürmeyen doğrultucunun çıkış geriliminin zamana göre değişimi.

süresi geçer. Bu sürenin diyodun toparlanma süresine eklenmesi gerekir. Devrenin gerilim-zaman diyagramı Şekil-3.15'de verilmiştir. Gerilim diyagramında kaybedilen alan hesaplanırsa

$$\frac{\overline{V_{OP}}}{T} \int_0^{t_1} \sin \frac{2\pi}{T} \cdot dt \approx \frac{2\pi \cdot V_{OP}}{T^2} \int_0^{t_2} t \cdot dt = \frac{V_{OP} \cdot \omega^2}{4\pi} \cdot \left( t_s + \frac{V_{\gamma} - V_{Omin}}{YE} \right)^2 \quad (3.33)$$

bulunur. Görüldüğü gibi, bu alan girişe uygulanan işaretin frekansının ikinci kuvveti ile artmaktadır. Frekansa bağlı bağıl hata

$$h_2 = -\frac{1}{4} \omega^2 \left[ t_s + \frac{V_{\gamma} - V_{Omin}}{YE} \right]^2 \quad (3.34)$$

olur. Hatanın elimine edilmesi için negatif yönde olası doymanın önlenmesi ve  $V_{O'}$  geriliminin sınırlanması gerekir.

### Faz döndüren doğrultucu

Doğrultucu devresi faz döndüren kuvvetlendirici yapısı yardımıyla da kurulabilir. Yüksek frekans cevabı açısından bu yapı faz döndürmeyen doğrultucu yapısına göre daha üstündür. Bunun başlıca iki nedeni vardır:

Birincisi, devreye uygulanan geribesleme  $V_1$  giriş geriliminin tek yarısı ile sınırlı değildir.

İkincisi, bu yapıda devreye uygulanan kompanzasyon daha büyük bir yükselme eğimi elde edilmesini mümkün kılmaktadır.

Faz döndüren doğrultucu devresi Şekil-3.16'da verilmiştir. Şekil-3.16a'daki devrede  $D_1$  diyodu biri iletim yönünde kutuplandığında,  $V_O' > V_\gamma$  şartı altında devre geribeslemeli kuvvetlendirici olarak çalışır. Böylece devrenin kazancı

$$K_{VFO} = -\frac{R_2}{R_1}$$

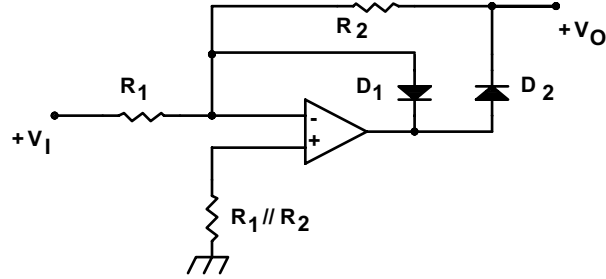
olur.  $V_O' < V_\gamma$  olduğunda geribesleme ortadan kalkar ve devre açık çevrimde çalışır.  $K_{VO}$  çok büyük değerli olduğundan, çok küçük bir pozitif yahut negatif gerilim  $V_O'$  çıkış gerilimini diyodların  $V_\gamma$  eşik gerilimine getirir; dolayısıyla çok küçük bir eşik gerilimi elde edileceği açıktır.

Şekil-3.16'daki devrelerle pozitif yahut negatif yönde doğrultma yapılabilir.

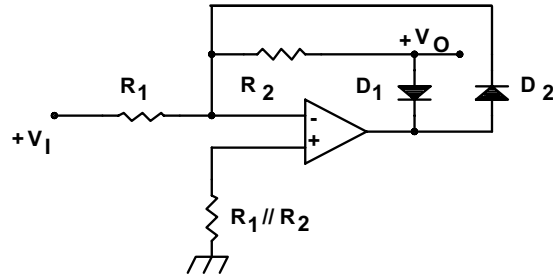
Şekil-3.16a'daki devrede  $D_2$  diyodu iletim yönünde kutuplandığında devrenin çıkış gerilimi

$$V_O = -\frac{R_2}{R_1} \cdot V_1$$

olur. Bu şartın yerine gelebilmesi için ise devrenin giriş geriliminin  $V_1 < 0$  olması gerekir. Pozitif giriş gerilimlerinde  $D_2$  diyodu tıkama yönünde kutuplanır ve  $V_O = 0$  olur. Bu durumda  $D_1$  diyodu iletime geçer ve geribesleme yolu oluşturarak kuvvetlendiricinin negatif yönde doymaya gitmesini önler. Devrenin çalışmasına ilişkin bağıntılar aşağıda verilmiştir.



(a)



(b)

Şekil-3.16. Faz döndüren kuvvetlendirici yapısında çalışan doğrultucu devresi; a) negatif giriş işaretleri için doğrultucu, b) pozitif giriş işaretleri için doğrultucu.

$$V_O = -\frac{R_2}{R_1} V_I, \quad V_I < 0$$

$$V_O = 0, \quad V_I > 0$$

Benzer şekilde hareket edilirse, Şekil-3.16b'deki devre için de

$$V_O = -\frac{R_2}{R_1} V_I, \quad V_I > 0$$

$$V_O = 0, \quad V_I < 0$$

bulunur.

Şekil-3.16a'daki devre ele alınarak incelenir. Devrede işlemsel kuvvetlendiricinin giriş gerilimi  $V_{IN}$  ile gösterilirse

$$V_{IN} = V_P - V_N$$

$$V_{IN} = \frac{R_2}{R_1 + R_2} V_I + \frac{R_1}{R_1 + R_2} V_O \quad (3.35)$$

$$V_{IN} = \frac{R_2}{R_2 + r} (V_O' - V_\gamma) \quad (3.36)$$

bulunur.

$$\beta = \frac{R_1}{R_1 + R_2}$$

olduğu göz önüne alınırsa

$$V_{IN} = \beta \frac{\frac{R_2}{R_1} V_I - V_\gamma}{1 + K_V \cdot \beta} \quad (3.37)$$

elde edilir. Buradan hareketle

$$V_O' = \frac{K_V \cdot \beta}{1 + K_V \cdot \beta} \left[ \frac{R_2}{R_1} V_I - V_O \right] \quad (3.38)$$

bulunur.

$V_I > 0$  için

$$V_O = V_{IN}$$

$V_I < 0$  için

$$V_O = - \frac{R_2}{R_2 \left( 1 + \frac{1}{\beta \cdot K_V} \right) + \frac{r}{\beta \cdot K_V}} \left[ \frac{R_2}{R_1} V_I + \frac{V_\gamma}{\beta \cdot K_V} \right] \quad (3.39)$$

elde edilir.

$\beta \cdot K_V \gg 1$  için

$$V_o = \frac{-R_2}{R_2 + \frac{r}{\beta \cdot K_V}} \left[ \frac{R_2}{R_1} V_I + \frac{V_\gamma}{\beta \cdot K_V} \right] \quad (3.40)$$

olur. Bağıntıdan fark edilebileceği gibi,  $V_\gamma$  eşik gerilimi ve diyodun  $r$  iç direnci sistemin çevrim kazancı kadar küçülmektedir.

Devrenin ortalama değer doğrultucusu olarak çalışması halinde, sinüs biçimli bir giriş işareti için çıkış gerilimi

$$\overline{V_o} = -\frac{R_2}{R_1} \frac{V_{IP}}{\pi} \frac{R_2}{R_2 + \frac{r}{\beta \cdot K_V}} \left[ 1 + \frac{\pi}{2} \frac{R_1}{R_2} \frac{V_\gamma}{\beta \cdot K_V V_{IP}} \right] \quad (3.41)$$

olur. Ortalama değer doğrultucusu olarak kullanılmada ortaya çıkacak bağıl hata

$$h_1 = \frac{\pi}{2} \frac{R_1}{R_2} \frac{V_\gamma}{\beta \cdot K_V \cdot V_{IP}} \quad (3.42)$$

şeklinde. Yazılanlar çıkış işaretinin pozitif yarıperiyodu için geçerlidir. Bağıntılarda işlemsel kuvvetlendiricinin  $180^\circ$  faz döndürdüğü ve  $V_{IP} < 0$  olduğu dikkate alınmalıdır.

Alçak frekanslarda işlemsel kuvvetlendiricinin açık çevrim kazancı çok büyük değerlidir ve  $K_V = K_{V0}$  dur; bu nedenle  $h_1$  hatası pratikte kolayca ihmal edilebilir. Devrenin doğruluğu, sadece, işlemsel kuvvetlendiricinin dengesizlik gerilimine ve sürüklenmesine bağlı olur.

### Faz döndüren doğrultucunun frekansa bağımlılığı

İşlemsel kuvvetlendiricinin açık çevrim kazancının frekansa bağımlılığı, faz döndüren doğrultucunun davranışını yüksek frekanslarda önemli oranda etkiler. İşlemsel kuvvetlendiricinin açık çevrim kazancı

$$K_V(j\omega) = \frac{K_{V0}}{1 + j \frac{\omega}{\omega_0}}$$

şeklinde. Faz döndüren doğrultucuda çıkış gerilimi, işlemsel kuvvetlendiricinin faz döndüren girişindeki gerilimle ve kapalı çevrim kazancının  $D_2$  diyodunun iletimde ve kesimde olması durumlarındaki değeri ile belirlenir. Alçak frekanslarda işlemsel kuvvetlendiricinin açık çevrim kazancı çok büyük değerler aldığından, faz döndüren girişteki gerilim çok küçüktür ve sıfır kabul edilebilir. Devrede  $D_2$  diyodu tıkalı iken

$$V_O = 0$$

$D_2$  diyodu iletimde iken

$$V_O = -\frac{R_2}{R_1}V_I$$

olur.

Yüksek frekanslarda açık çevrim kazancı küçüleceğinden, işlemsel kuvvetlendiricinin faz döndüren girişindeki gerilim sıfır kabul edilemez. İşlemsel kuvvetlendiricinin giriş uçları arasındaki işaret, devrenin girişine sinüs biçimli bir işaret uygulanması durumunda,  $\cos\omega t$  işareti ile darbelerin toplamı biçimindedir. Darbeler, diyodun kesime gitmesi sırasında oluşmaktadır. Sinüs biçimli işaretin genliği

$$V_{INP} = \frac{R_2}{R_1} \frac{\omega}{K_{VO} \cdot \omega_O} V_{IP} \quad (3.43)$$

darbelerin genliği de

$$V_P = 2 \sqrt{\frac{V_{IP} V_\gamma \omega}{K_{VO} \omega_O}} \quad (3.44)$$

değerindedir.

$D_2$  diyodu iletimde iken devre basit bir geribeslemeli kuvvetlendirici olarak çalışır; ancak, çıkış gerilimi frekansa bağlıdır ve frekansa bağlı bir hata terimi kadar

$-(R_2/R_1) \cdot V_1$  değerinden farklı bir değer alır. Diyodun iletimde olduğu durum için devrenin transfer fonksiyonu yazılırsa



$$V_o(s) = -\frac{R_2}{R_1} V_I \left( I - \frac{1}{1 + \frac{R_2}{R_2+r} \beta K_V(s)} \right) \left( I + \frac{R_1}{R_2} \frac{V_\gamma}{\beta K_V(s) V_I} \right) \quad (3.45)$$

$R_2 \gg r$ ,  $\beta K_{VO} \gg 1$  durumu için

$$V_o = -\frac{R_2}{R_1} V_I \left[ I - \left( I - \frac{R_1 V_\gamma}{R_2 V_I} \right) \frac{1}{\beta K_V(s)} \right] \quad (3.46)$$

olur. İşlemsel kuvvetlendiricinin transfer fonksiyonu tek kutuplu düşme elde edilecek şekilde kompanzasyon yapılması durumunda

$$K_V(s) = \frac{K_{VO}}{1 + \frac{s}{\omega_0}}$$

şeklinindedir. Bu bağıntı devrenin çıkış gerilimini veren (3.46) bağıntısında yerine konur,  $s$  yerine  $j\omega$  alınır,  $V_{IP} < 0$  kabulü ile  $\omega_0 \ll \omega \ll \beta K_{VO} \omega_0$  aralığında çıkış geriliminin genliği ve fazı hesaplanırsa

$$V_{OP}(\omega) = \frac{R_2}{R_1} V_{IP} \left[ 1 - \frac{1}{2} \left( 1 - \frac{R_1 V_\gamma}{R_2 V_{IP}} \right)^2 \left( \frac{\omega}{\beta K_{VO} \omega_0} \right)^2 \right] \quad (3.47)$$

$$\varphi(\omega) = -\arctan \left( \frac{I - \frac{R_1 V_\gamma}{R_2 V_I} \frac{\omega}{\beta K_{VO} \omega_0}}{\frac{\omega}{\beta K_{VO} \omega_0}} \right) \quad (3.48)$$

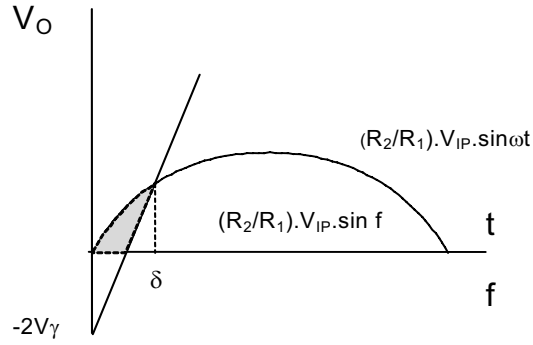
bulunur.

$D_2$  diyodu kesime gittiğinde,  $V_{IN}$  giriş gerilimindeki sıçramalar çıkışa yansır. Ortalama değer alıcıda  $V_{IN}$  gerilimindeki distorsiyon etkili olmaz. Ancak, giriş ve çıkış gerilimleri arasında ek faz kaymaları oluşması durumunda, bu geçerli değildir.  $V_{IP} < 0$  için frekansa bağımlı bağıl hata

$$h_2 = -\frac{\pi}{2} \left( 1 - \frac{R_1 V_\gamma}{R_2 V_{IP}} \right)^2 \left( \frac{\omega}{\beta K_{VO} \omega_0} \right)^2 \quad (3.49)$$

olur.

Yüksek frekanslı ve büyük genlikli giriş gerilimlerinde, faz döndüren girişte oluşan darbeler kuvvetlendiricinin aşırı sürülmesine neden olabilir. Bu durumda işlemsel kuvvetlendiricinin  $V_O'$  çıkış gerilimi YE yükselme eğimi ile değişir. Bu da  $V_O$  çıkış geriliminde ek distorsiyona neden olur. Yükselme eğiminin çıkış gerilimine etkisi Şekil-3.17'de verilmiştir.



Şekil-3.17. Yükselme eğiminin çıkış gerilimi değişimine etkisi.

Yükselme eğimi nedeniyle ortaya çıkacak bağıl hata

$$h_3 = -\frac{1}{2}(1 - \cos \delta) - \left( \frac{V_\gamma \omega}{2YE} - \frac{\delta}{4} \right) \sin \delta \quad (3.50)$$

şeklindedir.  $\delta$  büyüklüğü

$$\frac{YE}{V_\gamma \omega} \delta + \frac{R_2 V_{IP}}{R_1 V_\gamma} \sin \delta - 2 = 0 \quad (3.51)$$

denkleminin çözümünden yararlanılarak bulunabilir.  $\delta$  nın büyük değerlerinde doğruluktan sapma yüksek olur.  $\delta = \pi/2$  den itibaren çıkış gerilimi hızlı bir düşme gösterir. Ortalama değer uygulamalarında  $\delta = \pi/2$  alınır, mutlak frekans kısıtlaması

$$\omega_H = \frac{\pi \cdot YE}{2 \cdot V_\gamma \cdot \left( 2 - \frac{R_2 V_{IP}}{R_1 V_\gamma} \right)} \quad (3.52)$$

olur.  $\omega_H$  açısal frekansındaki hata

$$h_{3H} = -\frac{I}{2} - \frac{\pi}{4} \left( \frac{I}{2 - \frac{R_2 V_{IP}}{R_1 V_\gamma}} - \frac{I}{2} \right) \quad (3.53)$$

bağıntısıyla verilir. Devrenin toplam hatası bu üç hatanın toplamı olur. Küçük işaretlerde çalışmada, kapalı çevrim kazancının frekansa bağımlılığından ileri gelen hata baskındır. Büyük işaretlerde ise yükselme eğiminden gelen sınırlama,  $h_2$  hatasına göre baskın duruma geçer. Yüksek frekanslı ve büyük genlikli işaretler işlenecekse, kullanılacak işlemsel kuvvetlendiricinin yükselme eğimi büyük değerli olmalı ve frekans kompanzasyonu da istenen şartlar yerine gelecek biçimde yapılmalıdır.

### Çift yönlü doğrultucu

Çift yönlü doğrultucu kurulması için yaygın olarak kullanılan devre yapısı Şekil-3.18'da verilmiştir. Bu yapıda OP1 işlemsel kuvvetlendiricisi ile kurulan bir faz döndüren doğrultucu devresi ve OP2 işlemsel kuvvetlendiricisi ile kurulan bir faz döndüren toplama devresi yer almaktadır.  $V_1$  giriş geriliminin pozitif değerlerinde  $V_2$  ve  $V_1$  gerilimleri negatif değerlidir.  $V_1$  geriliminin negatif değerlerinde ise  $V_2$  gerilimi pozitif olacağından  $D_1$  diyodu tıkalıdır; bu nedenle  $V_1 = 0$  olur.

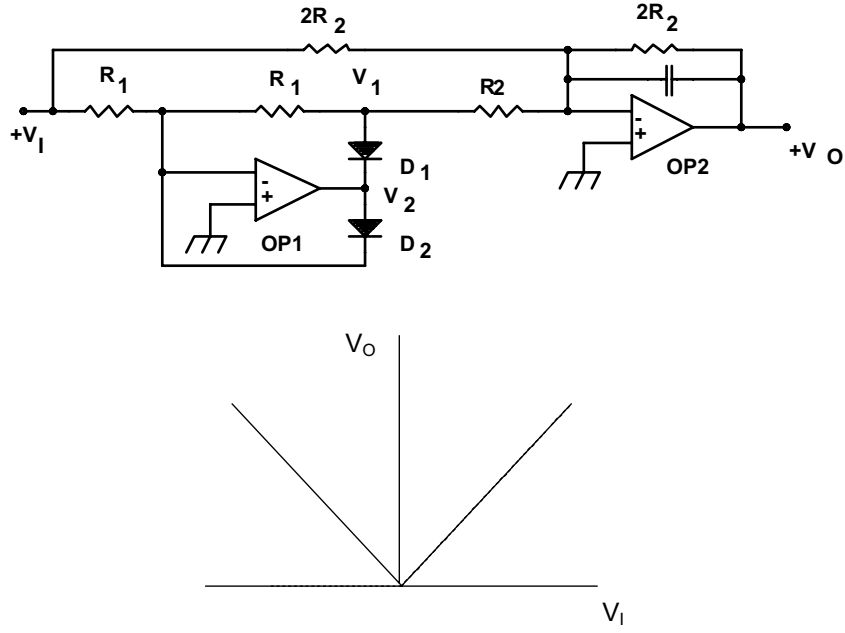
Buna göre, faz döndüren doğrultucu devresinin  $V_1$  çıkış gerilimi

$$\begin{aligned} V_1 &= -V_I \quad , \quad V_I \geq 0 \\ V_1 &= 0 \quad , \quad V_I \leq 0 \end{aligned} \quad (3.54)$$

olmaktadır. Öte yandan, OP2 işlemsel kuvvetlendiricisi ile kurulan faz döndüren toplama kuvvetlendiricisinin çıkış gerilimi

$$V_o = -\frac{2 \cdot R_2}{2 \cdot R_2} V_1 - \frac{2 \cdot R_2}{R_2} V_1 = -(V_1 + 2 \cdot V_1) \quad (3.55)$$

olur. (3.54) bağıntısı (3.55) bağıntısında yerine konursa, çıkış gerilimini giriş gerilimine bağlayan bağıntı için



Şekil-3.18. Çift yollu doğrultucu ve geçiş karakteristiği.

$$\begin{aligned} V_o &= V_1, & V_1 &\geq 0 \\ V_o &= -V_1, & V_1 &\leq 0 \end{aligned} \quad (3.56)$$

bulunur.

Böylece, çift yollu doğrultucu işlevi yerine getirilmiş olur. OP2 işlemsel kuvvetlendiricisinin çıkışına alçak geçiren bir süzgeç bağlanması halinde, çıkıştan saf bir doğru gerilim alınır ve bu doğru gerilim

$$V_o = |\overline{V_1}| \quad (3.57)$$

değerinde olur. Bir diyottan diğerine geçişte ölü sürenin küçük olması için OP1 işlemsel kuvvetlendiricisinin YE yükselme eğiminin büyük değerli olması gerekir.

### Etkin değer ölçme düzenleri

Endüstriyel elektronikte birçok devre uygulamasında bir giriş büyüklüğünün (akım ya da gerilim) etkin değerinin ölçülmesi ve bununla da bir düzenin kontrol edilmesi gerekli olur. Bu tür uygulamalarda etkin değer çeviricilere yahut etkin değer ölçme düzenlerine gereksinme duyulacağı açıktır.

Bir gerilimin ortalama değeri

$$|\bar{V}| = \frac{1}{T} \int_0^T |V| . dt \quad (3.58)$$

bağıntısıyla, etkin değeri ise (root mean square value: RMS)

$$V_{eff} = \sqrt{\overline{V^2}} = \sqrt{\frac{1}{T} \int_0^T V^2 . dt} \quad (3.59)$$

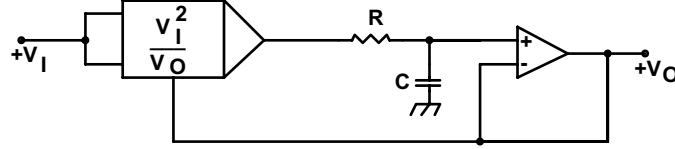
bağıntısıyla tanımlanmaktadır. Burada T ölçü süresi, gelebilecek en büyük periyotlu giriş işaretinin periyodundan daha büyük olacak şekilde seçilmelidir. Böylece, ölçü süresinden bağımsız bir çıkış gerilimi elde edilir. (3.59) bağıntısı uyarınca verilen tanıma uygun olarak etkin değer alan düzenler gerçek etkin değer çeviricileri olarak isimlendirilirler. Gerçek etkin değer çeviricisinin blok şeması Şekil-3.19'da verilmiştir.



Şekil-3.19. Gerçek etkin değer çeviricisinin blok şeması.

Bu yapıda giriş işaretinin karesi alınmakta, kare alma devresinin çıkış gerilimi alçak geçiren bir süzgeçten geçirildikten sonra bir karekök alma devresine uygulanmakta, karekök alma devresinin çıkışından da giriş geriliminin etkin değerine eşit bir doğru gerilim alınmaktadır. Karesel ortalama için kullanılan alçak geçiren süzgecin kesim frekansı, en düşük işaret frekansından yeteri kadar küçük tutulmalıdır. Bu devrenin dinamiği dardır ve küçük giriş gerilimleri gürültüden ayırt edilemez. Örnek vermek gerekirse, E = 10 V olan bir yapıya 10 mV'luk bir giriş gerilimi uygulanması halinde, analog çarpma devresi çıkışında 10 µV'luk bir değişim oluşur. Bu kadar küçük bir gerilimin ise karekök alıcının gürültüsünden kolayca ayırt edilemeyeceği açıktır.

Yukarıdaki sakıncayı ortadan kaldırmak üzere, dinamiği genişletilmiş etkin değer ölçü düzeni geliştirilmiştir. Dinamiği genişletilmiş etkin değer ölçü düzeni Şekil-3.20'de görülmektedir.



Şekil-3.20. Dinamiği genişletilmiş etkin deger ölçü düzeni.

Bu yapıda, karekök alma işlemi yerine  $V_O$  çıkış gerilimine bölme işlemi gerçekleştirilmektedir. Böylece, alçak geçiren süzgeç çıkışında

$$V_I = \left( \frac{V_{IN}^2}{V_O} \right)$$

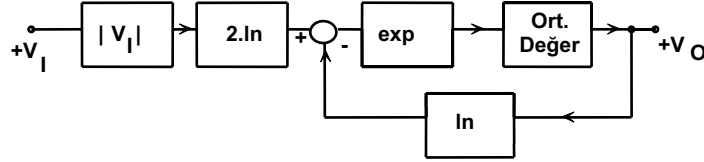
doğru gerilimi elde edilir. Sürekli halde  $V_O = \text{sabit}$  olduğundan, devrenin çıkış gerilimi için

$$V_O = \frac{\overline{(V_{IN}^2)}}{V_O}$$

$$V_O = \sqrt{\overline{V_{IN}^2}} = V_{I_{eff}} \quad (3.60)$$

bağıntısı elde edilir.

Bu yöntemin yararı,  $V_I$  giriş geriliminin  $V_I/E$  çarpanı ile çarpılmamasıdır. Bu çarpan küçük giriş gerilimlerinde çok küçük değerler alır ;  $V_I/E \ll 1$  olur. Bu devrede ise,  $V_I$  giriş gerilimi  $V_I/V_O$  ile, başka bir deyişle 1'e çok yakın bir çarpanla çarpılmakta, böylece daha büyük bir giriş gerilimi değişim aralığı elde edilmektedir.  $V_I/V_O$  oranı düşük giriş gerilimlerinde bile yüksek doğrulukla sağlanabilmektedir.

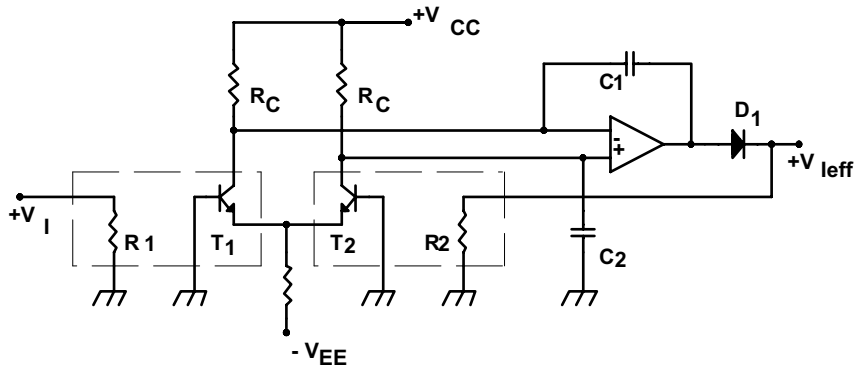


Şekil-3.21. Gerçek etkin değer çeviricinin logaritma ve üs alma devreleri yardımıyla gerçekleştirilmesi

Bu ilkeye dayanarak çalışan gerçek etkin değer çevirici devresi, logaritma ve ters logaritma devreleri yardımıyla gerçekleştirilebilir. Devrenin blok şeması Şekil-3.21'de verilmiştir.

Devredeki ilk blok çift yönlü bir doğrultucudur ve giriş işaretinin mutlak değerini alır. İkinci blok doğrultulan işaretin logaritmasını alıp 2 ile çarpar. Daha sonraki bloklarda ise çıkış geriliminin logaritması alınıp giriş işaretinin logaritmasından çıkartılmakta, elde edilen fark işaret ters logaritmik kuvvetlendiriciye uygulandıktan sonra alçak geçiren bir süzgeçten geçirilerek çıkış işareti elde edilmektedir.

### Termik bağlaşmalı etkin değer çevirici



Şekil-3.22. Termik bağlaşmalı etkin değer çevirici.

Etkin değer ölçülürken, iki direncin üzerlerinde harcanan güçlerin karşılaştırılmasından yararlanmak da mümkündür. Bu ilkeye göre çalışan bir devre Şekil-3.22'de görülmektedir.

Devrede  $T_1$  tranzistoru ile  $R_1$  direnci,  $T_2$  tranzistoru ile de  $R_2$  direnci arasında ısı bağlaşma oluşturulmuştur.  $T_1$  ve  $T_2$  tranzistorları bir fark kuvvetlendiricisi oluşturacak şekilde bağlanmışlardır. Uygulanan giriş gerilimi ile  $R_1$  direnci ve bununla ısı bağlaşmalı olan  $T_1$  tranzistoru ısıtılmakta, sıcaklığın yükselmesiyle  $V_{BE}$  gerilimindeki değişim gözlenmektedir. Devrenin  $V_O$  çıkış gerilimi de  $R_2$  direncine uygulanmaktadır. Fark kuvvetlendiricisinin dengesinin sağlanması için  $R_2$  direncinin ve bununla ısı bağlaşmalı olan  $T_2$  tranzistorunun da aynı oranda ısıtılması gerekeceği açıktır. Bu da, ancak,  $V_O$  çıkış geriliminin giriş işaretinin etkin değerine eşit bir değer almasıyla mümkün olabilir. Buna göre

$$V_O = V_{I_{eff}}$$

olmaktadır.

Devreye bir  $V_1$  giriş gerilimi uygulandığında  $R_1 - T_1$  kombinezonunun sıcaklığı artar.  $R_2 - T_2$  kombinezonu da  $V_O$  çıkış gerilimi tarafından ısıtılır. Bununla  $I_{C2}$  kolektör akımı artar. Bu artma akım  $I_{C1}$  akımına eşit olana kadar sürer; böylece bir sıcaklık geribeslemesi oluşur. Çıkış gerilimi

$$I_{C1} = I_{C2} \text{ , } V_{BE1} = V_{BE2}$$

olana kadar değişir.

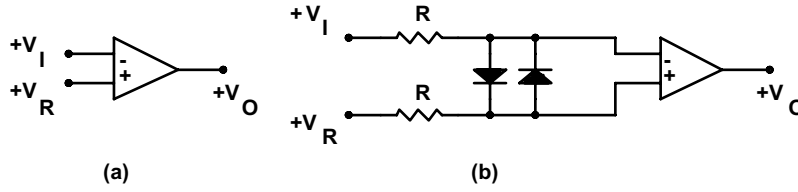
Devreden fark edilebileceği gibi, iki ölçü düzeni birbirinden ısı ve elektriksel açıdan yalıtılmıştır. Devredeki D diyodu  $R_2$  direncinin negatif gerilimle sürülmesini ve pozitif geribesleme oluşmasını önlemek amacıyla kullanılmaktadır. Isıtma gücü  $V_O^2$  ile orantılı olduğundan, sistemin çevrim kazancı da  $V_{O2}$  ile orantılı olur. Bu nedenle lineer olmayan bir basamak cevabı elde edilmektedir.



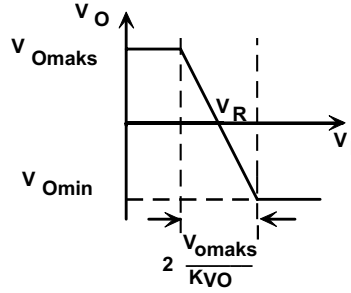
### 3.2. İşlemsel kuvvetlendiricilerin lineer olmayan geçiş karakteristiğinden yararlanılarak gerçekleştirilen devreler

#### Gerilim karşılaştırıcılar

İşlemsel kuvvetlendiriciler kazancı yüksek ve geçiş karakteristiği keskin olan, başka bir deyişle küçük bir giriş gerilimi değişimi ile çıkış gerilimi bir sınır değerden diğerine kadar değiştirilebilen devre elemanlarıdır. Bu nedenle, işlemsel kuvvetlendiricilerden **gerilim karşılaştırıcısı** olarak yararlanmak mümkündür. İşlemsel kuvvetlendiricinin gerilim karşılaştırıcısı olarak kullanılması, Şekil-3.23'de görülmektedir. Gerilim karşılaştırıcısının geçiş karakteristiği de Şekil-3.24'de verilmiştir.



Şekil-3.23. İşlemsel kuvvetlendiricinin gerilim karşılaştırıcısı olarak kullanılması.



Şekil-3.24. Gerilim karşılaştırıcının geçiş karakteristiği.

Devrede

$$V_P = V_R \quad , \quad V_N = V_I$$

olduğu dikkate alınırsa, devrenin çıkış gerilimi

$$(V_R - V_I) > \frac{V_{Omaks}}{K_{VO}}$$

olduğu sürece

$$V_O = V_{Omaks}$$

$$(V_I - V_R) \geq -\frac{V_{Omin}}{K_{VO}}$$

olduğu sürece de

$$V_O = V_{Omin}$$

değerini alır. Gerilim karşılaştırıcı olarak kullanılan işlemsel kuvvetlendiricinin geçiş eğrisi

$$V_O = \begin{cases} V_{Omaks} & , \quad V_I \leq V_R - \frac{V_{Omaks}}{K_{VO}} \\ V_{Omin} & , \quad V_I \geq V_R - \frac{V_{Omin}}{K_{VO}} \end{cases} \quad (3.61)$$

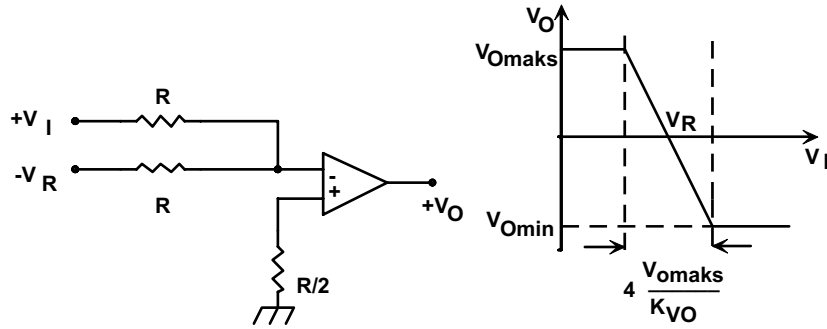
bağıntısı ile karakterize edilebilir. Bağıntıdan ve Şekil-3.24'den fark edilebileceği gibi, devre faz döndüren bir karakteristik göstermektedir.  $V_I$  giriş ve  $V_R$  referans gerilimlerinin uygulandıkları giriş uçları aksedilirse, faz döndürmeyen bir gerilim karşılaştırıcı devresi elde edilir ve karakteristik tersine döner. Gerilim karşılaştırıcı devresinin giriş uçları arasına gelen gerilimin büyük değerlere ulaşması durumunda, işlemsel kuvvetlendiricinin girişine uygulanmasına izin verilen sınır değerler aşılabılır ve kuvvetlendirici zarar görebilir. Bu nedenle, Şekil-3.23b'de gösterilen biçimde, devrenin girişine R dirençlerinden ve diyotlardan oluşan bir koruma devresi yerleştirilir. Giriş uçları arasındaki gerilim farkı diyot iletim eşliğinden küçük olduğu sürece diyotlar tıkalıdır. Devrenin girişinden içeriye doğru bakıldığında  $2R$  direnci ve buna seri gelen işlemsel kuvvetlendirici giriş direncinin toplamı görüleceğinden, giriş direnci çok büyük değerli, pratik olarak sonsuz olur. Giriş uçları arasındaki fark diyot iletim yönü gerilimini aştığında, uygulanan gerilimin yönüne bağlı olarak diyotlardan biri iletime geçer ve işlemsel

kuvvetlendiricinin iki giriş ucu arasındaki gerilim, bir diyot gerilimine kenetlenmiş olur; dolayısıyla sınır değerin aşılması önlenir. Ancak, bu durumda toplam giriş direnci yaklaşık olarak  $2R$  değerindedir ve bunun da sürücü devreyi yükleyeceği dikkate alınmalıdır.

İşlemsel kuvvetlendiricinin konum değiştirme eşiği, başka bir deyişle karakteristiğın sıfır geçiş noktası  $V_I = V_R$  den farklı olur ve  $E_{CV}$  bir hata terimi olmak üzere

$$V_I = V_R \left[ 1 - \frac{I}{E_{CV}} \right] \quad (3.62)$$

değerini alır. Bu farklılık, işlemsel kuvvetlendiricinin ortak işareti zayıflatma oranının (CMRR) sonsuz olmamasından kaynaklanır. Bu hata, değişik bir devre kurulmasıyla kolayca elimine edilebilir; devre yapısı ve bunun geçiş karakteristiği Şekil-3.25'de verilmiştir.



Şekil-3.25. Geçiş hatası azaltılmış gerilim karşılaştırıcısı ve geçiş karakteristiği.

Bu devrede işlemsel kuvvetlendiricinin faz döndürmeyen girişi bir  $R/2$  direnci üzerinden toprak potansiyelinde tutulmakta, negatif değerli referans gerilimi ile giriş gerilimi ise birer  $R$  direnci üzerinden işlemsel kuvvetlendiricinin faz döndüren girişine uygulanmaktadır. Devredeki  $R$  dirençleri ile bir toplama devresi oluşturulmuştur. Devrenin her iki girişine bağlanan dirençlerin değerce eşit olmaları, işlemsel kuvvetlendiricinin dengeli çalışması için bir zorunluluktur. Bu nedenle, faz döndürmeyen girişe bağlanan direnç  $R/2$  değerinde seçilmiştir. Giriş geriliminin referans gerilimine eşit iken karakteristiğın sıfırdan geçmesi için referans geriliminin  $V_{ref} = -V_R$  biçiminde negatif değerli olması gerekeceği açıktır.

Konum deęiřtirme gerilimini etkileyen dięer faktörler, işlemsel kuvvetlendiricinin giriş gerilim ve akım dengesizlikleri ile sürüklenmesi olmaktadır. Kuvvetlendiricinin faz döndüren giriři ile toprak ucu arasına gelen toplam direnç  $R_N$  ile, faz döndürmeyen giriřine gelen toplam direnç de  $R_P$  ile gösterilsin. Bu durumda devrenin giriş dengesizlik gerilimi

$$V_{IO} = -R_P \cdot \left[ I_I + \frac{I_{IO}}{2} \right] + R_N \cdot \left[ I_I - \frac{I_{IO}}{2} \right] - V_{IO} \quad (3.63)$$

ve bunun sıcaklıkla sürüklenmesi de

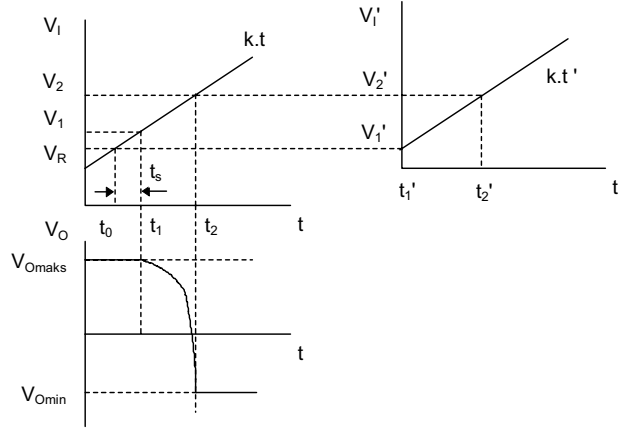
$$\frac{\Delta V_{IO}}{\Delta T} = -R_P \cdot \left[ \frac{\Delta I_I}{\Delta T} + \frac{1}{2} \frac{\Delta I_{IO}}{\Delta T} \right] + R_N \cdot \left[ \frac{\Delta I_I}{\Delta T} - \frac{1}{2} \frac{\Delta I_{IO}}{\Delta T} \right] + \frac{\Delta V_{IO}}{\Delta T} \quad (3.64)$$

olur. Bu hata, dengesizlik gerilimi küçük kuvvetlendirici kullanılarak ve  $R_P = R_N$  alınarak azaltılabilir.

Buraya kadar ele alınan etkenler, yavaş deęiřen giriş işaretleri için geçerlidir. Hızlı deęiřen işaretlerde hem giriş işaretinin hem de işlemsel kuvvetlendiricinin yükselme eğimi işin içine girer. Giriş işaretinin yükselme eğimi  $k$  olsun. Devrenin karşılaştırma sınırları

$$V_R - \frac{V_{Omax}}{K_{VO}} , V_R + \frac{V_{Omin}}{K_{VO}}$$

şeklindedir. İşlemsel kuvvetlendiricinin band genişliğinin sonsuz olması ve yükselme eğiminin sadece giriş işaretinin yükselme eğiminden kaynaklanması durumunda  $V_O$  çıkış işaretinin yükselme eğimi  $k \cdot K_{VO}$  olur. Giriş işaretinde hızlı deęişimler söz konusu olduğunda, çıkış gerilimi kuvvetlendiricinin geçici hal cevabına da baęlıdır.  $V_O$  çıkış geriliminin zamana baęımlılığı giriş işaretinin yükselme eğiminin, kuvvetlendiricinin  $t_s$  toparlanma süresinin,  $f_o$  band genişliğinin ve YE yükselme eğiminin bir fonksiyonudur.



Şekil-3.26. Gerilim karşılaştırıcının zaman diyagramı.

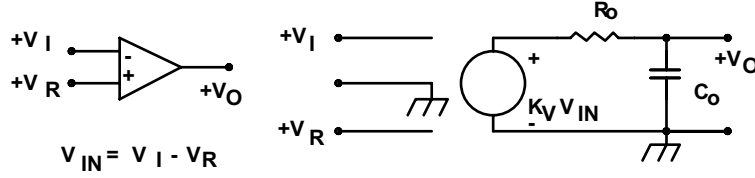
Giriş işaretinin zamanla lineer olarak değiştiği ve bu değişimin hızının  $k$  olduğu kabul edilsin. Bu duruma ilişkin değişimler Şekil-3.26'da verilmiştir.  $t = t_0$  da karşılaştırıcının konum değiştirmesi gerekirdi. Ancak, şekilden de izlenebileceği gibi, karşılaştırıcı  $t_0$  da değil, fakat  $t_1$  anında konum değiştirmekte,  $t = t_2$  anında da  $V_0$  çıkış gerilimi son değerine ulaşmaktadır. Fark edilebileceği gibi, karşılaştırıcının konum değiştirmeye başlaması için geçen süre

$$t_s = t_1 - t_0$$

farkına eşittir.  $t_2$  büyüklüğü kuvvetlendiricinin  $f_0$  kesim frekansına ve YE yükselme eğimine bağlıdır. Giriş geriliminin  $t_2$  anında alacağı değeri hesaplayalım.  $t_1$  anında işlemsel kuvvetlendirici doymadan çıkar ve lineer bölgeye girer. Bu bölgede transfer fonksiyonu

$$K_V(s) = \frac{K_{VO}}{1 + \frac{s}{\omega_0}}$$

şeklindedir. İşlemsel kuvvetlendiricinin geçiş bölgesindeki davranışı için Şekil-3.27'deki eşdeğer devreden yararlanılabilir. Bu bölgede işlemsel kuvvetlendirici lineer çalışma bölgesindedir.



Şekil-3.27. Linear çalışma bölgesinde işlemsel kuvvetlendiricinin eşdeğer devresi.

Ancak, linear çalışma bölgesine girene kadar kuvvetlendirici doymada çalışır. İşlemsel kuvvetlendiricinin doymadan çıkıp linear bölgeye girdiği andan itibaren geçen zaman  $t'$  ile gösterilsin. Devrenin zaman domenindeki davranışı, bir transformasyon yardımıyla  $V_I - t$  düzleminde  $V_I' - t'$  düzlemine geçilerek incelenebilir.

$V_I' - t'$  düzleminde  $V_I'$  giriş gerilimi

$$V_I' = k.t' + V_I \quad (3.65)$$

şeklinde yazılabilir. Bu durumda s domeninde çıkış gerilimi yazılırsa

$$V_O(s) = -\frac{\omega_O}{\omega_O + s} \left[ \frac{k \cdot K_{VO}}{s^2} + \frac{K_{VO} \cdot V_I'}{s} - \frac{V_{Omaks}}{\omega_O} \right] \quad (3.66)$$

elde edilir. Bu bağıntıdan hareketle  $v_o(t')$  zaman domeni cevabı hesaplanırsa

$$v_o(t') = -K_{VO} \cdot k \cdot t' + K_{VO} \cdot \left[ \frac{k}{\omega_O} - V_I' \right] \cdot (1 - \exp(-\omega_O \cdot t')) + V_{Omaks} \cdot \exp(-\omega_O \cdot t') \quad (3.67)$$

bulunur.  $\omega_O \cdot t' \ll 1$  olduğu sürece üstel terimler yerine bunların seri açılımları alınabilir. Böylece

$$v_o(t') = -K_{VO} \cdot \left[ \frac{k}{\omega_O} - \frac{V_{Omaks}}{K_{VO}} - V_I' \right] \frac{\omega_O^2 \cdot t'^2}{2} - (K_{VO} \cdot V_I' + V_{Omaks}) \cdot \omega_O \cdot t' + V_{Omaks} \quad (3.68)$$

elde edilir.  $t' = t_2'$  anında çıkış gerilimi işlemsel kuvvetlendiricinin  $V_{Omin}$  negatif doyma gerilimine ulaşır. Karşılaştırma işleminin sınırındaki giriş gerilimi değeri  $V_2'$  ile gösterilmiştir. Bu büyüklük,  $k$  nın büyük değerlerinde önemli ölçüde yüksek değerler alabilir. Hızlı değişen giriş gerilimlerinde

$$\frac{k}{\omega_O} \gg \left[ \frac{V_{Omaks}}{K_{VO}} + V_1' \right]$$

$$K_{VO} \cdot V_1' = K_{VO} \cdot k \cdot t_s \gg V_{Omaks}$$

olmak üzere

$$t_2' = -t_s + \sqrt{t_s^2 + 2 \cdot \frac{V_{Omaks} - V_{Omin}}{K_{VO} \cdot \omega_O \cdot k}} \quad (3.69)$$

elde edilir.  $t_2$  anındaki  $V_2$  giriş gerilimi orijinal koordinat sisteminde yazılırsa

$$V_2 = V_R + k \cdot (t_s + t_2')$$

$$V_2 = V_R + \sqrt{k^2 \cdot t_s^2 + 2 \cdot k \cdot \frac{V_{Omaks} - V_{Omin}}{K_{VO} \cdot \omega_O}} \quad (3.70)$$

bulunur. Hızlı değişen giriş gerilimleri için devrenin çıkış gerilimi

$$V_O = \begin{cases} V_{Omaks} & V_1 \leq V_R + k \cdot t_s \\ V_{Omin} & V_1 \geq V_R + \sqrt{k^2 t_s^2 + 2k \frac{V_{Omaks} - V_{Omin}}{K_{VO} \cdot \omega_O}} \end{cases} \quad (3.71)$$

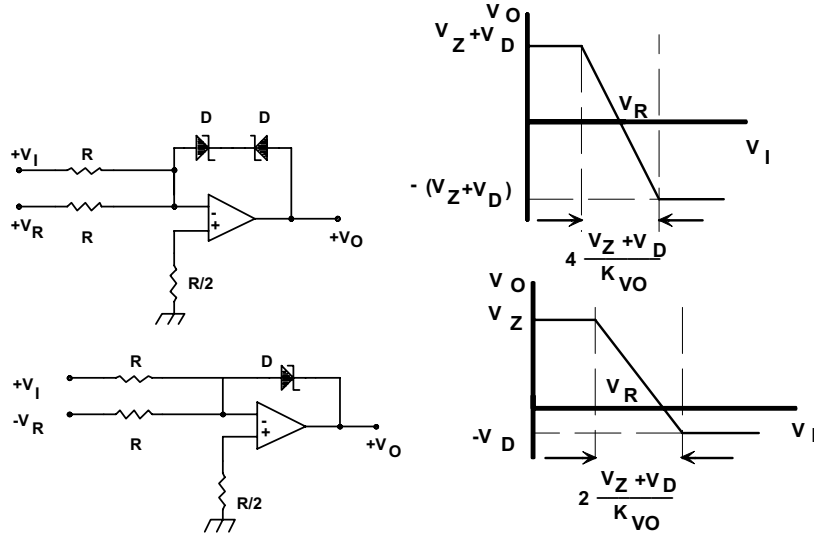
değerini alır. Çok büyük  $k$  değerlerinde işlemsel kuvvetlendiricinin YE yükselme eğimi  $t_2$  süresini belirleyen temel faktör olur. Bu durumda  $t_2'$  büyüklüğü  $t_2''$  gibi bir değer alır ve bu büyüklük

$$t_2'' = \frac{V_{Omaks} - V_{Omin}}{YE} \quad (3.72)$$

bağıntısıyla hesaplanabilir. (3.69) bağıntısıyla verilen süre  $t_2'$  ile gösterilirse,  $t_2'' \gg t_2'$  olacağı açıktır. Başka bir deyişle, işlemsel kuvvetlendiricinin YE eğimisinırlayıcı bir etken olmaktadır. (3.72) bağıntısı çıkış gerilimini veren bağıntıya götürülürse

$$V_O = \begin{cases} V_{Omaks} & V_I \leq V_R + k \cdot t_s \\ V_{Omin} & V_I \geq V_R + k \cdot t_s + k \frac{V_{Omaks} - V_{Omin}}{YE} \end{cases} \quad (3.73)$$

bulunur. Bu durumda,  $V_O$  çıkış geriliminin yükselme eğimi,  $V_I$  giriş geriliminin yükselme eğiminden bağımsız olarak işlemsel kuvvetlendiricinin  $YE$  yükselme eğimi ile belirlenir.



Şekil-3.28. Diyot-Zener kombinezonları üzerinden geribeslemeli karşılaştırıcı yapıları.

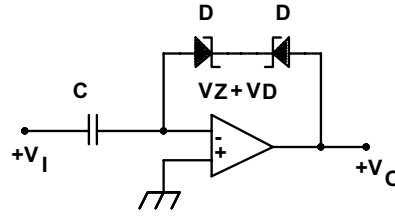
Ele alınan devrede çıkış gerilimi, işlemsel kuvvetlendiricinin pozitif ve negatif yönlere dalgalanma sınırları ile sınırlanmaktadır. Devrenin çıkışından belli seviyeler arasında değişen işaretler elde edilmesi istenirse, diyot-Zener diyodu kombinezonları üzerinden işlemsel kuvvetlendiriciye geribesleme uygulanarak çıkış işaretinin sınırlanması yoluna gidilir. Diyot-Zener diyodu kombinezonları üzerinden geribesleme uygulanmış iki devre yapısı ve bunların geçiş eğrileri Şekil-3.28'de verilmiştir. Şekil-3.28'deki devreler geribeslemeli yapılar olduklarından bunlarda  $t_s$  toparlanma süresi elimine edilmiştir. Ancak, geribesleme nedeniyle kararsızlık sorunu ortaya çıkacağından, frekans kompanzasyonu gerekli olur ki, bu da çalışma hızını sınırlar.

Şekil-3.28a'daki devrede geribesleme yolu üzerinde sırt sırta bağlanmış iki Zener diyodu yer almaktadır. Bununla, devrenin çıkış gerilimi her iki yönde de  $V_Z + V_D$  değeriyle, başka bir deyişle bir diyot iletim yönü gerilimi ile bir Zener geriliminin toplamı ile sınırlanmaktadır.

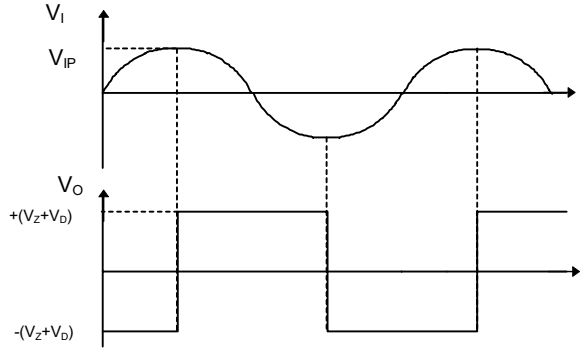


Şekil-3.28b'deki devrede ise çıkış gerilimi pozitif yönde  $V_Z$  zener gerilimi, negatif yönde de  $V_D$  diyot gerilimi arasında değişmektedir.

$V_R = 0$  alınması durumunda, buraya kadar incelenen karşılaştırıcı devrelerinin sıfır geçiş karşılaştırıcısına dönüşeceği açıktır.



Şekil-3.29. Tepe değer karşılaştırıcısı.



Şekil-3.30. Tepe deger karşılaştırıcısının giriş ve çıkış işaretlerinin zamana göre değişimleri.

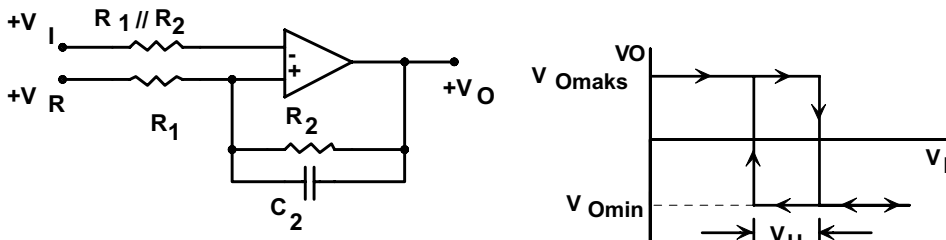
Geribeslemeli sıfır geçiş karşılaştırıcıları, basit bir değişiklik yapılarak tepe değer karşılaştırıcısına dönüştürülebilir. Böyle bir devre Şekil-3.29'da, bunun giriş ve çıkış işaretlerinin değişimi de Şekil-3.30'da verilmiştir. Girişe seri bağlanan elemanın empedansı  $Z = 1/sC$  şeklindedir ve bu C elemanı kuvvetlendirici ile birlikte bir türev alıcı oluşturur. Giriş akımı tepelerde sıfır olacağından devre tepeye ulaştığında konum değiştirir.

### Schmitt tetikleme devreleri

Bir önceki kısımda incelenen basit gerilim karşılaştırıcılarında giriş ve çıkış gerilimleri arasında doğrudan doğruya bağımlılık vardır. Yavaş değişen giriş işaretlerinde, çıkış işareti de yavaş değişen bir işaret olur. Bunun yanısıra, giriş işaretindeki olası bir gürültü, konum değiştirmeyi kararsız hale getirebilir. Bu nedenle, bazı uygulamalarda histerezisli bir geçiş karakteristiği gösteren yapılar daha elverişli olabilir. Geçiş karakteristiği histerezis gösteren gerilim karşılaştırıcıları **Schmitt tetikleme devreleri** olarak isimlendirilirler. Schmitt tetikleme devreleri pozitif geribeslemeli düzenlerdir. Bir Schmitt tetikleme devresinin geçiş eğrisi faz döndüren karakteristik gösterebileceği gibi faz döndürmeyen nitelikte de olabilir. İşlemsel kuvvetlendirici ile gerçekleştirilen ve faz döndüren karakteristik gösteren bir Schmitt tetikleme devresi Şekil-3.31'de verilmiştir. Devrenin geçiş eğrisi de şekil üzerinde gösterilmiştir. Pozitif geribesleme devreyi çok hızlı kılar. Devrenin anahtarlama hızı işlemsel kuvvetlendiricinin YE yükselme eğimi ile belirlenir. Devrenin geçiş karakteristiğini veren bağıntılar

$$V_O = \begin{cases} V_{Omaks} & V_I \leq \frac{R_2}{R_1 + R_2} V_R - \frac{V_{Omin}}{R_1 + R_2} \left( \frac{R_1 + R_2}{K_{VO}} - R_1 \right) \\ V_{Omin} & V_I \geq \frac{R_2}{R_1 + R_2} V_R - \frac{V_{Omaks}}{R_1 + R_2} \left( \frac{R_1 + R_2}{K_{VO}} - R_1 \right) \end{cases} \quad (3.74)$$

olur.  $V_{Omaks} = -V_{Omin}$  olması hali için devrenin histerezis karakteristiğinin genişliği



Şekil-3.31. Faz döndüren Schmitt tetikleme devresi ve geçiş karakteristiği.

$$V_H = 2 \frac{R_1}{R_1 + R_2} V_{Omaks} \quad (3.75)$$

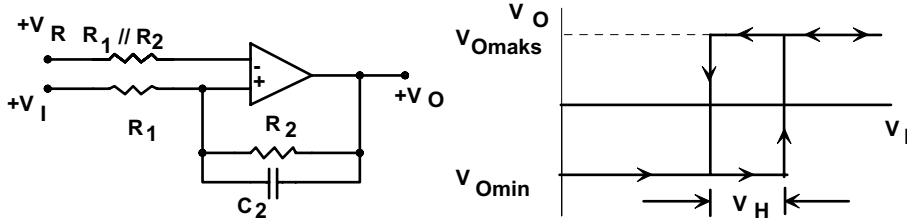
olur.  $V_H$  histerezis genişliği  $R_2$  direncinin değeri arttırılarak azaltılabilir. Ancak, devrenin çevrim kazancı için  $K_{VO} R_1 / (R_1 + R_2) > 1$  şartının yerine gelmesi gerekir.

Büyük  $R_2$  değerlerinde, kuvvetlendiricinin fark işaret giriş kapasitesi devrenin anahtarlama hızını etkiler. Bu etkiyi ortadan kaldırmak üzere  $R_2$  direncine paralel bir  $C_2$  kondansatörü bağlanır. Bu kondansatörün kapasitesi

$$C_2 \gg \frac{R_1}{R_2} C_{id}$$

olacak şekilde seçilmelidir.

$V_I$  ve  $V_R$  gerilimlerinin yerlerinin değiştirilmesi halinde faz döndürmeyen bir Schmitt tetikleme devresi elde edilir. Faz döndürmeyen Schmitt tetikleme devresi Şekil-3.32'de görülmektedir.



Şekil-3.32. Faz döndürmeyen Schmitt tetikleme devresi.

Bu devre için çıkış gerilimini giriş gerilimine bağlayan bağıntı

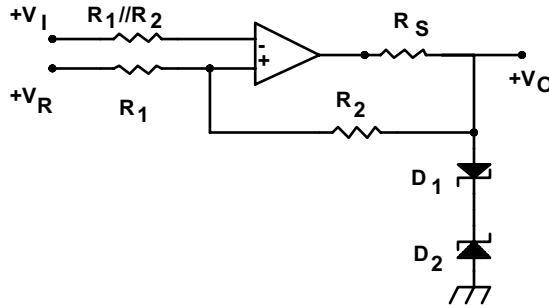
$$V_O = \begin{cases} V_{Omaks} & V_I \geq \frac{R_1 + R_2}{R_2} V_R + \frac{V_{Omin}}{R_2} \left( \frac{R_1 + R_2}{K_{VO}} - R_1 \right) \\ V_{Omin} & V_I \leq \frac{R_1 + R_2}{R_2} V_R + \frac{V_{Omaks}}{R_2} \left( \frac{R_1 + R_2}{K_{VO}} - R_1 \right) \end{cases} \quad (3.76)$$

olur.  $V_{Omaks} = -V_{Omin}$  için devrenin histerezis genişliği

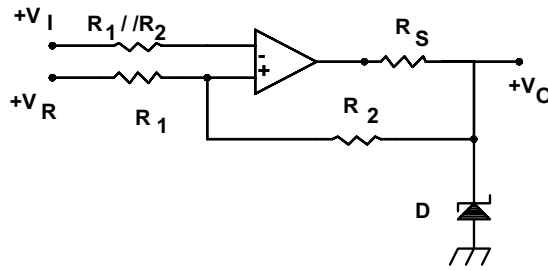
$$V_H = 2 \frac{R_1}{R_2} V_{Omaks} \quad (3.77)$$

olur

Buraya kadar ele alınan iki yapıda da çıkış gerilimi ve histerezis genişliği besleme gerilimine bağlıdır. Bazı devre uygulamaları açısından sakıncalı olabilecek bu bağımlılık, devrenin çıkış geriliminin maksimum değeri stabilize edilerek ortadan kaldırılabılır. Bunun için genellikle Zener diyotlarından yararlanılmaktadır. Çıkış geriliminin Zener diyodu ile stabilize edilmesi ile bu durumda elde edilen giriş - çıkış geçiş karakteristiği Şekil-3.33'de gösterilmiştir. Devrede işlemsel kuvvetlendiricinin çıkışına bağlanan  $R_S$  direnci, Zener diyodunun ve işlemsel kuvvetlendiricinin çıkış akımını sınırlar. Geribesleme direnci seri direncin diğer ucuna bağlanmakta ve çıkış da bu uçtan alınmaktadır. Çıkış düğümüne bağlanan sırt sırta iki Zener diyodu yardımıyla  $V_O$  gerilimi her iki yönde de  $V_Z + V_D$  değeriyle sınırlanmaktadır.



Şekil-3.33. Çıkış geriliminin Zener diyodu ile stabilize edilmesi.



Şekil-3.34. Asimetrik çıkış gerilimi veren Schmitt tetikleme devresi .

Bu bölümde incelenen devrelerde gerek karşılaştırma sınırları, gerekse çıkış geriliminin değişim aralığı simetrik olur. Ancak, simetrik karşılaştırma ve çıkış gerilimleri, tek kaynaktan beslenen dijital devre uygulamalarına uygun değildir. Bunun için çıkış geriliminin değişim aralığı ve karşılaştırma sınırları asimetrik olan devreler geliştirilmiştir. Çıkış gerilimi asimetrik olacak şekilde düzenlenmiş bir Schmitt tetikleme devresi Şekil-3.34'de görülmektedir. Bu devrede, çıkışta tek bir Zener diyodu yer almaktadır. Pozitif çıkış gerilimlerinde bu eleman Zener diyodu olarak çalışır ve devrenin çıkış gerilimini  $+V_Z$  değerinde sınırlar. negatif çıkış gerilimlerinde ise eleman iletim yönünde kutuplanacağından, çıkış gerilimi  $V_D$  iletim yönü gerilimi ile sınırlanır. Böyle bir yapıda  $V_R$  referans gerilimi için uygun bir değer

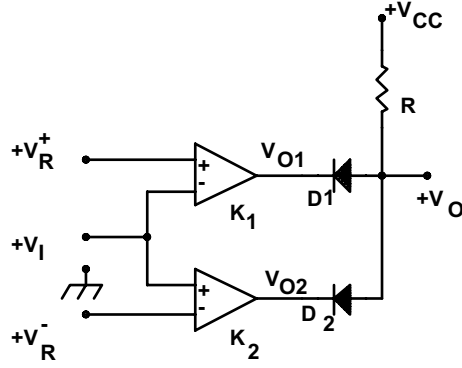
$$V_R = \frac{V_Z - V_D}{2 \cdot R_2} \cdot \left( \frac{R_1 + R_2}{K_{VO}} - R_1 \right)$$

$$V_R \approx \frac{1}{2} \frac{R_1}{R_2} (V_D - V_Z) \quad (3.78)$$

olur. Böylece sıfır karşılaştırıcısı olarak çalışan bir devre elde edilir.

### **Pencere karşılaştırıcılar**

Basit karşılaştırıcılar  $V_I$  giriş geriliminin bir  $V_R$  referans geriliminden büyük yahut küçük olduğunu belirleyen devre yapılarıdır. Bazı uygulamalarda ise  $V_I$  giriş geriliminin belirli bir gerilim aralığı içerisine düşüp düşmediğinin belirlenmesi istenir. Bu karşılaştırma işlevini yerine getiren karşılaştırıcılar **pencere karşılaştırıcılar** olarak isimlendirilirler. Başka bir deyişle, pencere karşılaştırıcılar  $V_I$  giriş geriliminin  $V_R^-$  ve  $V_R^+$  aralığında bulunup bulunmadığını belirlerler. Pencere karşılaştırıcı, iki basit karşılaştırıcı devresinin diyotlu bir kapı ile biraraya getirilmesiyle kolayca oluşturulabilir. Devre yapısı Şekil-3.35'de verilmiştir.



Şekil-3.35. Pencere karşılaştırıcı.

Yapıda K1 faz döndüren bir karşılaştırıcıdır ve tanım bağıntıları

$$V_I > V_R^+ \text{ için } V_{O1} = V_{Omin}$$

$$V_I < V_R^+ \text{ için } V_{O1} = V_{Omaks}$$

şeklinde. K2 ise faz döndürmeyen bir karşılaştırıcıdır ve bunun tanım bağıntıları da

$$V_I > V_R^- \text{ için } V_{O2} = V_{Omaks}$$

$$V_I < V_R^- \text{ için } V_{O2} = V_{Omin}$$

biçimindedir. Buna göre

$$V_I < V_R^-, V_R^+ \text{ için}$$

$$V_{O2} = V_{Omin}, D_2 \text{ iletimde}$$

$$V_{O1} = V_{Omaks}, D_1 \text{ kesimde}$$

olur. Diyotlu VE kapısı çıkışında  $V_O = V_{Omin}$  elde edilir.

$$V_R^- < V_I < V_R^+ \text{ için}$$

$$V_{O2} = V_{Omaks}, D_2 \text{ kesimde}$$

$$V_{O1} = V_{Omaks}, D_1 \text{ kesimde}$$

olacağından, kapı çıkışında  $V_{Omaks}$  seviyesi olur.

$$V_I > V_R^-, V_R^+ \text{ için}$$

$$V_{O2} = V_{Omaks}, D_1 \text{ kesimde}$$

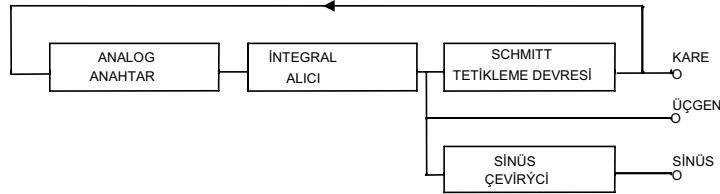
$$V_{O1} = V_{Omin}, D_1 \text{ iletimde}$$

olacağından, devrenin çıkış gerilimi  $V_O = V_{Omin}$  seviyesini alır. Fark edilebileceği gibi, giriş geriliminin  $V_R^- - V_R^+$  aralığında bulunması halinde çıkış gerilimi  $V_{Omaks}$  değerini, bu aralığın dışındaki giriş gerilimi değerleri için de  $V_{Omin}$  değerini almaktadır.

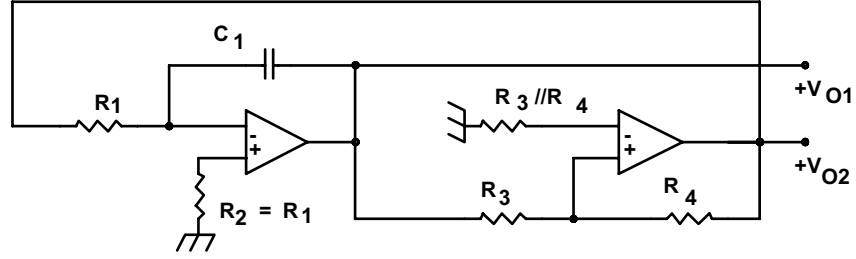
### Fonksiyon üreteçleri

Bir çok devre uygulamasında kare dalga, üçgen dalga, sinüs, darbe gibi çeşitli türden dalga şekillerinin oluşturulmasına sıkça gereksinme duyulur. Bu tür dalga şekillerinin üretilmesi açısından, özellikle alçak frekanslarda, ideal birer eleman gibi davranan işlemsel kuvvetlendiricilerle kurulan fonksiyon üreteci yapıları iyi bir çözüm oluştururlar. Alçak frekanslarda elde edilen yüksek doğruluğa karşılık, çalışma frekansı yükseldikçe, daha önceki bölümlerde ele alınan hata kaynakları da etkili olmaya başlayacaklarından, üretilen dalga şekillerinde bozulmalar ortaya çıkar.

İlkesel olarak, işlemsel kuvvetlendiriciler yardımıyla oluşturulan fonksiyon üreteci Şekil-3.36'da verilen bloklardan oluşur. Şekil-3.36'dan fark edilebileceği gibi, devre bir analog anahtardan, bir integral alıcıdan, bir Schmitt tetikleme devresinden ve bir de üçgen/sinüs çeviriciden oluşmaktadır. Bu tür devrelerde üretilen temel dalga şekilleri kare dalga ve üçgen dalgadır. Sinüs biçimli işaretler ise, üçgen dalganın bir dalga şekillendiriciden geçirilmesi ile elde edilir. Başka bir deyişle, ilk önce dolup-boşalmalı osilatör ilkesine göre çalışan düzenler yardımıyla üretilmesi daha kolay olan dalga şekilleri elde edilmekte, sinüs dalga şekli ise bir dalga şekillendiricisi yardımıyla üretilmektedir. Şekil-3.36'da blok şeması verilen dolup-boşalmalı osilatör yapısının işlemsel kuvvetlendiriciler yardımıyla ne şekilde gerçekleştirileceği Şekil-3.37'de gösterilmiştir.



Şekil-3.36. Fonksiyon üretecinin blok şeması.



Şekil-3.37. İşlemsel kuvvetlendiricilerle gerçekleştirilen dolup-boşalmalı osilatör yapısı.

Şekilden fark edilebileceği gibi, devre bir integral alıcı ve bir de Schmitt tetikleme devresi içermektedir. Integral alıcı çıkışından rampa yahut üçgen dalga biçiminde bir çıkış işareti, Schmitt tetikleme devresi çıkışından ise darbe yahut kare dalga biçiminde bir çıkış işareti alınmaktadır.

$$V_K^- = -\frac{R_3}{R_4} V_{Omaks} \quad (3.79)$$

$$V_K^+ = -\frac{R_3}{R_4} V_{Omin} \quad (3.80)$$

Devredeki integratörün zaman sabiti  $\tau = R_1 \cdot C_1$  değeriyle belirlenmiştir. Schmitt tetikleme devresinin konum değiştirme eşikleri ise bağlantıları ile verilir. Bunlar biraraya getirilirse, üretilecek işaretin periyodu

$$T = T_1 + T_2 = R_1 C_1 \frac{R_3}{R_4} \left[ \frac{V_{Omaks} - V_{Omin}}{V_{Omaks}} + \frac{V_{Omin} - V_{Omaks}}{V_{Omin}} \right] \quad (3.81)$$

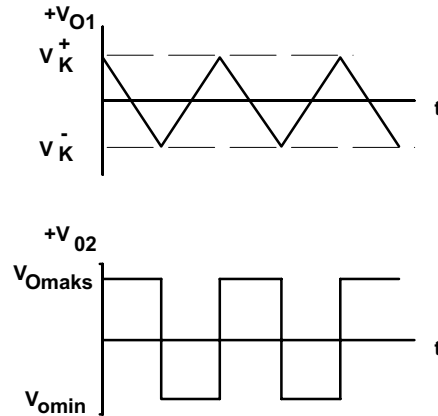
olur. Kullanılan işlemsel kuvvetlendiriciler için  $V_{Omaks} = -V_{Omin}$  ise, işaretin periyodu ve frekansı

$$T = 4 R_1 C_1 \frac{R_3}{R_4} \quad (3.82)$$

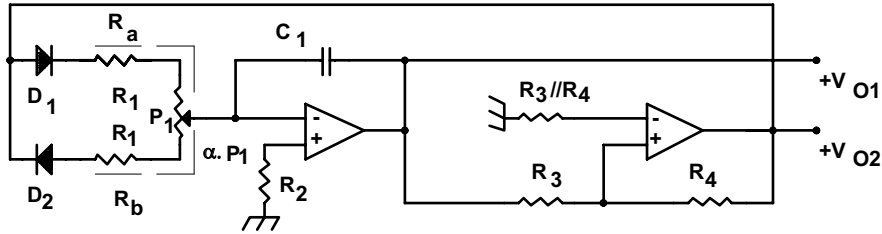
$$f = \frac{1}{T} \quad (3.83)$$



bağıntıları ile hesaplanabilir. Yapıda,  $C_1$  kondansatörü aynı  $R_1$  direnci üzerinden doldurulup boşaltıldığından, üçgen ve kare dalga, başka bir deyişle simetrik işaretler üretilmektedir. Elde edilecek dalga şekilleri Şekil-3.38'de verilmiştir. Fark edilebileceği gibi, kare dalga işlemsel kuvvetlendiricinin çıkış geriliminin iki yöndeki sınır değerleri arasında, üçgen dalga ise Schmitt tetikleme devresinin konum değiştirme eşik gerilimleri arasında değişmektedir.



Şekil-3.38. Üretilen dalga şekilleri.



Şekil-3.39. Darbe-periyot oranı değiştirilebilen fonksiyon üretici.

Bazı uygulamalarda, darbe-periyot oranı farklı olan işaretlerle çalışılması gerekebilir. Bu tür uygulamalar için yukarıda anlatılandan farklı bir fonksiyon üretici devresinin gerekli olacağı açıktır. Devre üzerinde bir değişiklik yapılarak  $C_1$  kondansatörünün farklı yollardan doldurulup boşaltılması mümkündür. Böylece, darbe-periyot oranı farklı değerler alabilen işaret üretici düzenleri kolaylıkla gerçekleştirilebilir. Kondansatörün farklı yollardan doldurulup-boşaltıldığı bir devre yapısı Şekil-3.39'da verilmiştir. Bu devrede  $R_1$  direnci iki kola ayrılmıştır. Kondansatör kollarından biri üzerinden dolmakta, diğeri üzerinden de boşalmaktadır. Bu işlem, kollar üzerine yerleştirilen  $D_1$  ve  $D_2$  diyotları yardımıyla sağlanmaktadır.

$P_1$  potansiyometresi yardımıyla kollardan birindeki seri direnç değeri arttırılırken, diğer koldaki direnç değeri ise azaltılmaktadır. Böylece, potansiyometrenin konumuna bağlı olarak, kolların direnci ve bununla da kondansatörü doldurup-boşaltan akımlar değiştirilmiş olur. Bu durumda darbe-periyot oranı

$$\frac{T_1}{T_1 + T_2} = \frac{R_a}{R_a + R_b}$$

olur. Devreden hareket edilirse

$$R_a = R_1' + P_1(1 - \alpha) \quad (3.84)$$

$$R_b = R_1' + \alpha P_1 \quad (3.85)$$

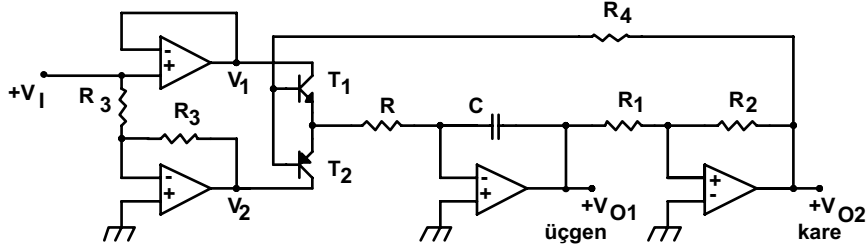
bulunur. Böylece, işaret frekansı

$$f = \frac{1}{T} = \frac{R_4}{R_3} \frac{1}{2(R_a + R_b)C_1} \quad (3.86)$$

olur. Fark edilebileceği gibi, darbe-periyot oranının potansiyometrenin  $\alpha$  konum çarpanına bağlı olmasına karşılık,  $f$  frekansı bu çarpanından bağımsız kalmaktadır. Dolayısıyla, frekansı sabit tutarak darbe-periyot oranını değiştirmenin mümkün olacağı açıktır.

### Frekansı ayarlanabilir osilatörler

Buraya kadar incelenen yapılarda, elemanların belli değerleri için elde edilecek osilasyonun frekansının sabit kalacağı kolayca gösterilebilir. Oysa, bir çok uygulamada frekansı gerilimle kontrol edilebilen fonksiyon üreteçlerine gereksinme duyulmaktadır. İşlemsel kuvvetlendiriciler yardımıyla **gerilim kontrollu osilatör yapıları** kolayca gerçekleştirilebilir. Böyle bir gerilim kontrollu işaret üretici devresi Şekil-3.40'da görülmektedir.



Şekil-3.40. İşlemsel kuvvetlendiricilerle kurulan gerilim kontrollü osilatör devresi.

Devrede frekans kontrolü,  $V_1$  ve  $-V_1$  gerilimlerinin değiştirilmesiyle sağlanır. Bu gerilimler, girişe uygulanan pozitif kontrol geriliminden OP1 ve OP2 işlemsel kuvvetlendiricileri yardımıyla türetilirler. OP1 işlemsel kuvvetlendiricisi faz döndürmeyen birim kazançlı bir kuvvetlendirici olarak, OP2 işlemsel kuvvetlendiricisi ise yine birim kazançlı ve faz döndüren bir kuvvetlendirici olarak görev yapar.

OP1 ve OP2 işlemsel kuvvetlendiricilerinin çıkışlarından alçak empedanslı olarak alınan  $V_1$  ve  $-V_1$  gerilimleri, çıkış geriliminin yönüne bağlı olarak  $T_1$  ve  $T_2$  anahtar tranzistorları üzerinden integral alıcının girişine uygulanır. Anahtar tranzistorlarının uçlarındaki gerilim düşümü mV'lar mertebesinde ve rahatlıkla ihmal edilebilir. Schmitt tetikleme devresinin histerezis aralığı üçgen dalganın genliğini belirler. İşlemsel kuvvetlendiricinin çıkış geriliminin değişim sınırlarının simetrik olduğu kabul edilirse, Schmitt tetikleme devresinin histerezis aralığı

$$V_H = 2 \frac{R_1}{R_2} V_{Omaks} \quad (3.87)$$

olacağından, üçgen dalganın genliği de bunun yarı değerini alır ve

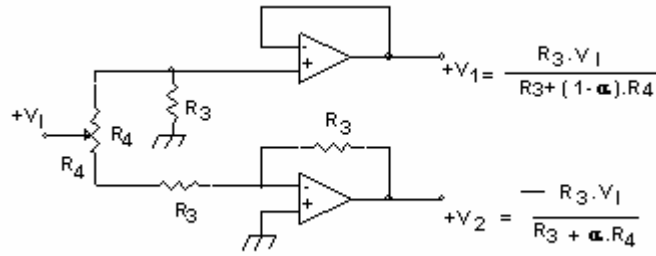
$$V_{DM} = \frac{R_1}{R_2} V_{Omaks} \quad (3.88)$$

olur. Devrenin osilasyon frekansı ile giriş kontrol gerilimi arasındaki ilişki ise

$$f = \frac{V_1}{4R \cdot C \cdot V_{Omaks}} \frac{R_2}{R_1} \quad (3.89)$$

bağıntısıyla ifade edilebilir. Bağıntıdan fark edilebileceği gibi, osilasyon frekansı giriş gerilimiyle doğru orantılıdır. Bu nedenle, devre gerilim-frekans çevirici olarak kullanılmaya elverişlidir.

### Darbe-boşluk oranı ayarlanabilir fonksiyon üretici



Şekil-3.41. Şekil-3.40'deki devreyi darbe-boşluk oranı değiştirilebilen bir osilatör devresine dönüştürmek üzere kullanılan ek devre.

Buraya kadar ele alınan fonksiyon üretici devreleri, aynı anda kare dalga ve üçgen dalga üreten devre yapılarıdır. Bazı uygulamalarda ise darbe-periyot oranı değiştirilebilen dalga şekillerine gereksinme duyulur. Bunun için bir önceki devrede basit bir değişiklik yapılarak çözüme gidilebilir. Şekil-3.40'daki devreyi darbe-boşluk oranı değiştirilebilen bir fonksiyon üreticine dönüştürmek üzere yapılacak ekler Şekil-3.41'de verilmiştir. Burada, önceki devredeki  $V_1$  ve  $V_2$  gerilimleri daha farklı yapılır ve bu gerilimler Şekil-3.41'deki devre ile oluşturulurlar; bu devre yardımıyla testere dişinin yükselen ve düşen kenarlarına farklı değerler verilmektedir. Buna göre

$$T_1 = \frac{2 \cdot R \cdot C \cdot V_{Omaks}}{V_1} \frac{R_1}{R_2} \quad (3.90)$$

$$T_2 = \frac{2 \cdot R \cdot C \cdot V_{Omaks}}{|V_2|} \frac{R_1}{R_2} \quad (3.91)$$

olur. Buradan hareket edilirse, çıkış işaretinin periyodu için

$$T = T_1 + T_2 = 2 \cdot R \cdot C \cdot \left( \frac{1}{V_1} + \frac{1}{|V_2|} \right) \frac{R_1}{R_2} V_{Omaks} \quad (3.92)$$

elde edilir. İlgili büyüklükler bu bağıntıda yerlerine konursa

$$\frac{1}{V_1} + \frac{1}{|V_2|} = \frac{1}{V_1 \cdot R_3} \cdot [R_3 + (1 - \alpha) \cdot R_4 + R_3 + \alpha \cdot R_4] = \frac{1}{V_1 \cdot R_3} [2 \cdot R_3 + R_4]$$

elde edilir. Görülebileceği gibi, periyot  $\alpha$  konumundan bağımsız olmaktadır. Böylece, çıkış işaretinin frekansı için

$$f = \frac{R_3}{2 \cdot R \cdot C \cdot [2 \cdot R_3 + R_4]} \frac{V_1}{V_{Omaks}} \frac{R_2}{R_1} \quad (3.93)$$

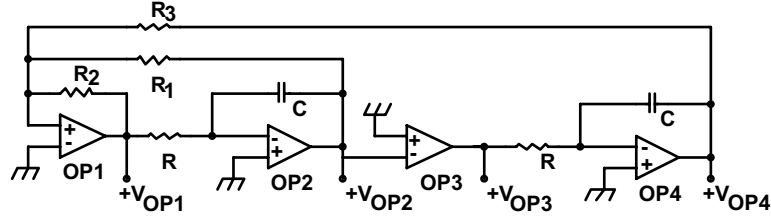
bağıntısı bulunur.  $T_1/T$  ve  $T_2/T$  oranları,  $R_4$  potansiyometresi yardımıyla

$$\frac{R_3}{2 \cdot R_3 + R_4} \quad \text{ve} \quad \frac{R_3 + R_4}{2 \cdot R_3 + R_4}$$

değerleri arasında ayarlanabilir.

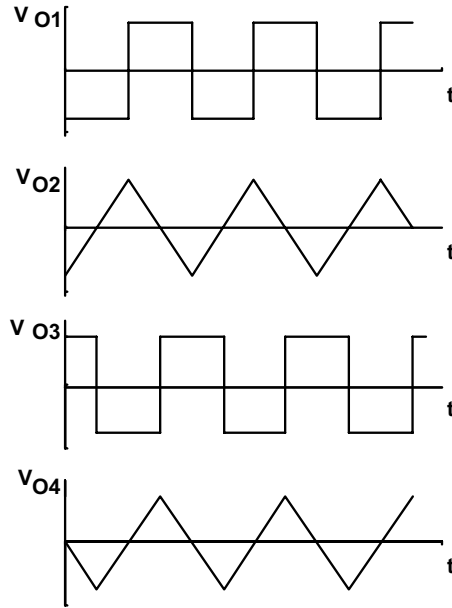
### Aynı anda 90° faz farklı üçgen ve karedalga işaretleri üreten üreteçler

Buraya kadar ele alınan devrelerden fark edilebileceği gibi, fonksiyon üreteçlerinde genlik stabilizasyonu problemsiz olarak Schmitt tetikleme devresinin histerezis aralığı yardımıyla kolaylıkla sağlanmaktadır. Bu özellikten, sinüs ve kosinüs fonksiyonlarının, başka bir deyişle 90° faz farklı işaretlerin üretilmesi amacıyla yararlanılabilir. Hareket noktası olarak herhangi bir işaret üreticinin üçgen dalga çıkışını ele alalım. Bu işaret bir gerilim karşılaştırıcının girişine uygulansın. Karşılaştırıcı çıkışındaki karedalga işareti ile üçgen dalga arasında 90° derece faz farkı bulunur. İkinci bir integral alıcı yardımıyla bu kare dalga işareti üçgen dalgaya çevrilir; bu üçgen dalga da orijinal üçgen dalgaya göre 90° farklı olur. Devrenin ne şekilde kurulacağı Şekil-3.42'de gösterilmiştir.



Şekil-3.42. Aynı anda  $90^\circ$  derece faz farklı üçgen ve karedalga üreten üreteçler.

OP1 ve OP2 işlemsel kuvvetlendiricileri ile kurulan düzen, daha önceki bölümlerde ele alınan türden bir fonksiyon üretici oluştururlar. OP3 ile kurulan karşılaştırıcı fazı  $90^\circ$  kaydırılmış karedalgayı, OP4 ile kurulmuş olan integral alıcı ise bununla ilişkili üçgen dalgayı üretir.



Şekil-3.43. Dalga şekilleri.

$R_3$  direnci üzerinden oluşturulan geribesleme olmadan devre çalışmaz. OP4 integratörü,  $R_3$  direncinin devrede bulunmaması durumunda, kaçınılmaz olarak, simetri ve dengesizlik hataları nedeniyle kırpm sınırlarından birine sürülürdü. Bu olay,  $R_3$  direnci yardımıyla önlenmiş olmaktadır.  $R_3$  direnci üzerinden  $V_{O2}$  gerilimi pozitif yahut negatif değerlere doğru kaydırılır ve bununla da  $V_{O3}$  geriliminin

darbe-boşluk oranı değişir. Böylece,  $V_{O4}$  geriliminin kırılma sınırlarına kayması önlenir; bunun doğru bileşeni pratik olarak sıfır olur.

$V_{O4}$  çıkışındaki üçgen dalga OP1 ve OP2 ile kurulan fonksiyon üreticinin çalışmasını etkilemez.  $V_{O2}$  geriliminin tepe değerlerinde  $V_{O4}$  sıfır olur ve OP1 ile kurulrn Schmitt tetikleme devresini bu anda etkilemez. Devreye ilişkin dalga şekilleri Şekil-3.43'de verilmiştir.

### KAYNAKLAR

- [1] SIMPSON, C.D.; Industrial electronics, Prentice Hall, Englewood Cliffs,1996.
- [2] HUMPHRIES, J., and SHEETS, L. P., Industrial Electronics, Breton Publishers, 1983.
- [3] GREBENE, A.B., Bipolar and MOS analog integrated circuit design, John Wiley and Sons Inc., New York, 1984.
- [4] TIETZE, U. and SCHENK, Ch., Halbleiterschaltungstechnik, Springer Verlag, 1983.
- [5] HERPY, M., Analog integrated circuits, John Wiley and Sons, 1980.
- [6] TIETZE, U. and SCHENK, Ch., Advanced electronic circuits , Springer Verlag, 1978.
- [7] STANLEY, W.D., Operational amplifiers with linear integrated circuits, Merrill Publishing Company, 1989.
- [8] REGTIEN, P.P.L., Instrumentation electronics, Prentice Hall, Englewood Cliffs, 1992.
- [9] ALLEN, P.E. and HOLBERG,D.R., CMOS analog circuit design, Holt-Rinehart and Winston Inc. 1987.
- [10] KUNTMAN, H., Analog tümdevre tasarımı, Sistem yayınları, 1992.
- [11] HELFRICK, A.D. and COOPER, W.D., Modern Electronic Instrumentation and measurement techniques, Prentice Hall, 1990.

