

araştırılsın. Yapının geçiş iletkenliği daha önce (4.20) bağıntısı ile verilmişti. Bu bağıntıda

$$g_{m1} = \sqrt{k_p' \cdot I_B \cdot \left(\frac{W}{L}\right)_1}$$

$$g_{m6} = \sqrt{2 \cdot k_n' \cdot B \cdot I_B \cdot \left(\frac{W}{L}\right)_6}$$

$$g_{o2-4} = \frac{I_B}{2} \cdot (\lambda_N + \lambda_P)$$

şeklindedir. Bu büyüklükler eğimi veren (4.20) bağıntısında yerlerine konursa

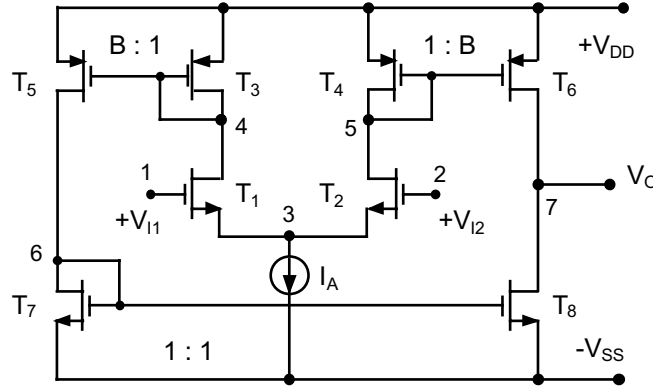
$$G_m = \frac{2}{(\lambda_N + \lambda_P)} \cdot \sqrt{2 k_n' \cdot k_p' \cdot B \cdot \left(\frac{W}{L}\right)_1 \cdot \left(\frac{W}{L}\right)_6} \quad (4.32)$$

bağıntısı elde edilir. Buna göre Miller geçiş iletkenliği kuvvetlendiricisinde eğim kutuplama akımından bağımsız çıkmaktadır. Bağıntıdan fark edilebileceği gibi, kuvvetlendiricinin eğimi, fiziksel büyüklüklerle geometri tarafından belirlenmekte ve sabit değerli olmaktadır. Yapının eğiminin, dolayısıyla gerilim kazancının yüksek olmasına karşılık, eğiminin akımla kontrol edilmesi özelliği bulunmamakta, bu da Miller geçiş iletkenliği kuvvetlendiricisinin, kutuplama akımıyla eğimin değiştirilmesine dayanılarak akort edilen aktif OTA-C süzgeçleri gerçekleştirilmesine uygun düşmemesine yol açmaktadır. Miller OTA'dan, çoğunlukla, sonuna bir çıkış katı bağlanarak işlemsel kuvvetlendirici gerçekleştirilmesi amacıyla yararlanılmaktadır. Aktif süzgeç uygulamaları için ise, aşağıda ele alınacak olan simetrik OTA yapısı daha uygun olmaktadır.

4.1.3 Simetrik CMOS OTA yapısı

Simetrik CMOS OTA yapısı Şekil-4.3a 'da verilmiştir. Bu yapı geniş bantlı olması nedeniyle yüksek frekanslı aktif süzgeçlerin ve osilatörlerin gerçekleştirilmesine son derece elverişli olmaktadır. I_A kontrol akımı yardımıyla OTA eğimi değiştirilebilir; böylece süzgecin akort frekansını ayarlamak mümkün olur. Devrenin çıkış direncinin yüksek olması istenirse, yapıda kaskod akım aynaları kullanılır. Bu şekilde gerçekleştirilen CMOS simetrik kaskod OTA yapısı da Şekil-4.3b'de görülmektedir. Bu devrenin çıkış direnci ve çıkış kapasitesi

hariç, diğer özellikleri (eğim, akım sınırları,vb.) düz akım aynalı simetrik OTA yapısı ile aynıdır. Küçük işaret eşdeğer devresi kullanılarak OTA'nın çıkış direnci hesaplanırsa, çıkış direncinin, düz akım aynası ile gerçekleştirilen basit OTA'ya göre $1+g_m r_o$ kadar daha büyüdüğü görülür.

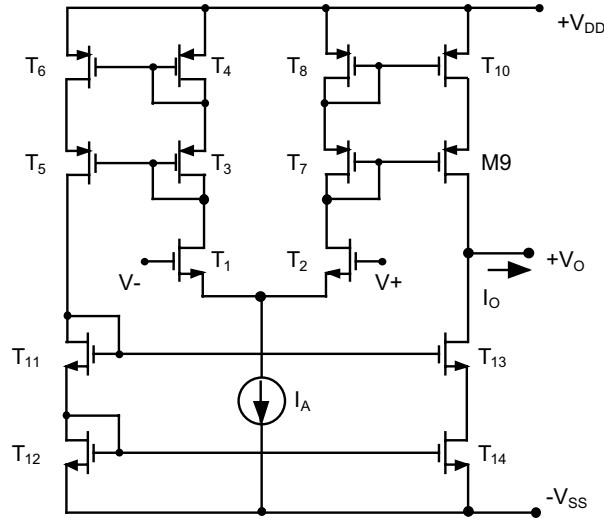


Şekil-4.3a. Simetrik CMOS geçiş iletkenliği kuvvetlendiricisi (simetrik CMOS OTA).

Şekil-4.3a'daki yapıda T_1 - T_2 transistörleri bir fark kuvvetlendiricisi oluştururlar. Bunların çıkış akımları ile diyot bağlı T_3 ve T_4 PMOS transistörleri sürülmektedir. Diyot bağlı T_3 ve T_4 transistörlerinin akımları, (W/L) oranları diyotların B katı olan T_5 ve T_6 transistörleri yardımıyla B çarpanı ile çarpılıp çıkışa yansıtılmaktadır.

Simetrik OTA'nın eğimi, gerilim kazancı

Yapıda, 4, 5 ve 6 düğümlerinin her birinde, diyot bağlı birer MOS transistör birer akım kaynağı tarafından sürülmektedir. Diyot bağlı bir MOS transistörler düşük değerli bir $1/g_m$ empedansı, akım kaynağı transistörleri ise $r_o \gg 1/g_m$ değerinde yüksek bir çıkış empedansı gösterirler. Bunun sonunda, 4, 5 ve 6 düğümlerinde akımla sürme işlemi gerçekleştirilmiş olur.



Şekil-4.3b. Simetrik CMOS kaskod geçiş iletkenliği kuvvetlendiricisi (simetrik CMOS kaskod OTA).

Devrede, sadece, 7 düğümünde küçük işaret direnci yüksektir ve $r_o = r_{o6}/r_{o8}$ değerindedir. Simetrik OTA'nın geçiş iletkenliği hesaplanırsa

$$G = B \cdot \sqrt{k_n' \cdot I_A \cdot \left(\frac{W}{L}\right)_I} \quad (4.33)$$

bulunur. Bu eğim basit OTA yapısının eğiminin B katı kadardır. B akım çarpma faktörünün tipik değeri $B = 3 \dots 5$ arasında bulunur.

Simetrik OTA'nın gerilim kazancı

$$R_o = \frac{2}{(\lambda_N + \lambda_P) \cdot B \cdot I_A}$$

olmak üzere

$$K_V = G \cdot R_o \quad (4.34)$$

bağıntısıyla verilebilir. Bu büyüklük B çarpanından bağımsızdır. B arttıkça devrenin G_m geçiş iletkenliği de artar, ancak R_o çıkış direnci de aynı oranda azalır. Bu nedenle, gerilim kazancı sabit kalır. Yapıda, ilk katın kazancı da önemli bir etkindir. Bu kazanç, devrenin gürültü özelliklerini belirler. Düşük gürültülü devre uygulamaları için kat kazancı 3 civarında tutulur. İlk katın kazancı

$$K_V = \frac{g_{m1}}{g_{m4}} = \sqrt{\frac{k_n' \cdot (W/L)_1}{k_p' \cdot (W/L)_3}} \quad (4.35)$$

biçiminde ifade edilmektedir.

Kararlılık

Kuvvetlendiricinin transfer fonksiyonunda baskın olmayan kutuplar 4, 5 ve 6 düğümlerinden ileri gelir. 4 ve 5 düğümleri aynı işareti iki kola da aktardıklarından tek bir baskın olmayan kutup oluştururlar. Bu düğümler üzerinden aktarılan işaret, iki koldan 7 numaralı çıkış düğümüne gelir. 6 düğümünde ise diğer bir baskın olmayan kutup oluşur. Ancak, bu düğüm işaret yolunun sadece bir kolu üzerindedir; başka bir deyişle yarısı üzerine etkilidir. Çıkış akımının T_2 , T_4 ve T_6 üzerinden geçen bileşeni bundan etkilenmez. Bu kutup, T_3 , T_5 , T_7 ve T_8 yolu üzerinden gelen bileşene etki eder. Yapılan incelemeler, bu kutbun devrenin transfer fonksiyonu üzerine iki katı frekanslı bir kutup gibi etki edeceğini göstermiştir. Böylece, baskın olmayan kutuplar

$$f_{nd5} = \frac{g_{m4}}{2\pi C_{n5}} \quad (4.36)$$

$$f_{nd6} = \frac{2 \cdot g_{m7}}{2\pi C_{n6}} \quad (4.37)$$

$$\phi_5 = \arctg\left(B \cdot K_{V1} \cdot \frac{C_{n5}}{C_L + C_{n7}}\right) \quad (4.38)$$

$$\phi_6 = \arctg\left(\frac{1}{2} \cdot \frac{\sqrt{(B \cdot (W/L)_1)}}{(W/L)_7} \cdot \frac{C_{n6}}{C_L + C_{n7}}\right) \quad (4.38)$$

olmak üzere

$$\begin{aligned} \phi_m &= 90^\circ - \phi_5 - \phi_6 \\ \phi_m &= 90^\circ - \arctg \frac{GBW}{f_{nd5}} - \arctg \frac{GBW}{f_{nd6}} \end{aligned} \quad (4.40)$$

biçiminde yazılabilir. Bu bağıntı uyarınca, faz payını arttırmak üzere

- B azaltılmalı,
- K_{V1} azaltılmalı,
- C_{n5} ve C_{n6} azaltılmalı,
- C_L yük kapasitesi artırılmalı,
- (W/L)₇ oranı artırılmalıdır.

Devrenin yükselme eğimi

$$SR = B \cdot \frac{I_A}{C_L + C_{n7}}$$

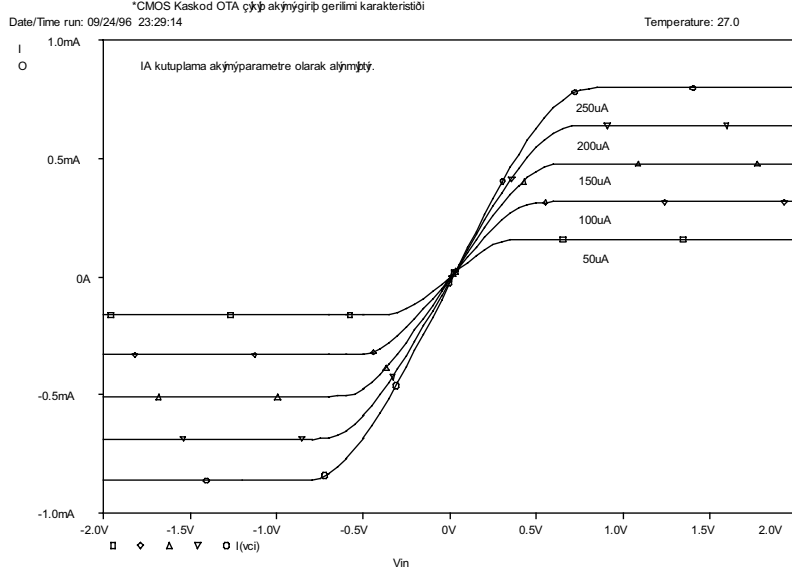
şeklinde verilebilir.

Yükselme eğiminin artırılabilmesi için B çarpanının artırılması gerekir. Ancak, faz payının artırılması için ise B nin azaltılması gerekeceği açıktır. Bu nedenle, B çarpanı için iyi bir yaklaşım $B = 3$ almaktır.

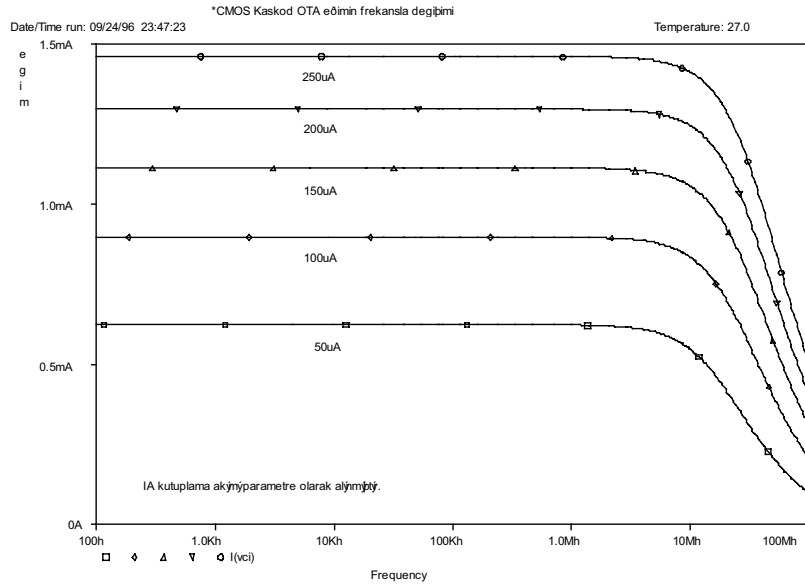
Gürültüyü azaltmak için K_{V1} ilk kat kazancının artırılması gerekir. Faz payı için ise bu kazancın azaltılması gerekir. İlk kat kazancı için de iyi bir yaklaşım $K_{V1} = 3$ alınmasıdır.

Düğüm kapasitelerinin de olabildiğince küçültülmesi gerekir. Kararlılığın sağlanabilmesi için (W/L)₇ oranının yahut C_L nin uygun seçilmesi gerekli olur. Her ikisinin değerinin birlikte değiştirilmesi pek uygun değildir. Genelde $f_5 > f_6$ olur. Bunlara B ve K_{V1} etkilidir ve bu iki büyüklüğün çarpımı 9 civarında olur. Bu nedenle, C_L yük kapasitesinin değiştirilmesi (W/L)₇ oranının değiştirilmesine göre daha etkili olur.

Simetrik bir OTA'yı karakterize eden temel eğriler Şekil-4.4, Şekil-4.5, Şekil-4.6 ve Şekil-4.7'de verilmiştir. Şekil-4.4, Şekil-4.3b'de verilen CMOS simetrik kaskod OTA yapısında, çeşitli kutuplama akımı değerleri için çıkış akımının tipik değişim biçimini göstermektedir. Şekil-4.5'de ise OTA'nın eğiminin çeşitli kutuplama akımı değerleri için frekansla nasıl bir değişim göstereceği verilmiştir. Bu karakteristikler çıkartılırken çıkış ucu referans düğümüne kısadevre edilmekte yahut düşük değerli bir dirençle kapatılmaktadır. Şekil-4.6'da sabit kutuplama akımında çıkış geriliminin değişim sınırları gösterilmiştir. Şekil-4.7'de ise sabit kutuplama akımında simetrik OTA'nın gerilim kazancının frekansla değişimi görülmektedir.

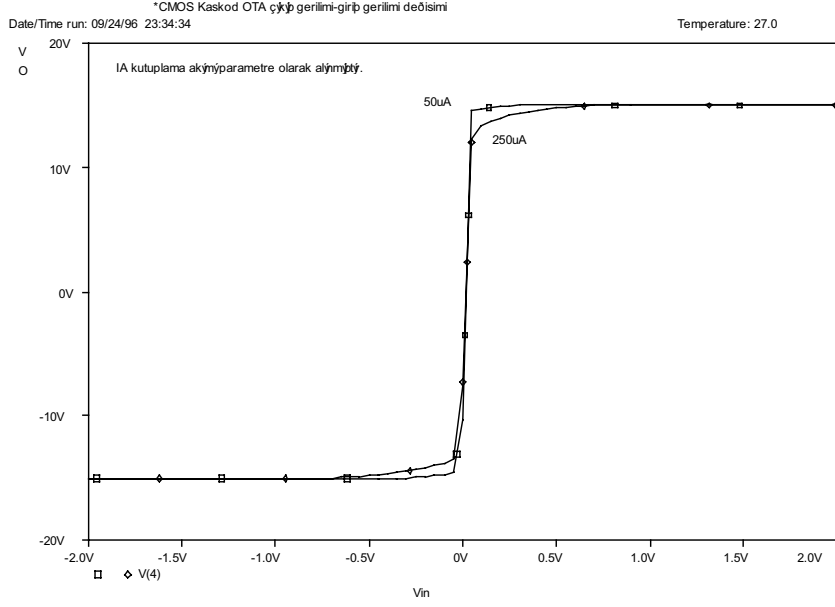


Şekil-4.4. CMOS simetrik kaskod OTA'da çıkış akımının giriş gerilimiyle değişimi, I_A kutuplama akımı parametre olarak alınmıştır.

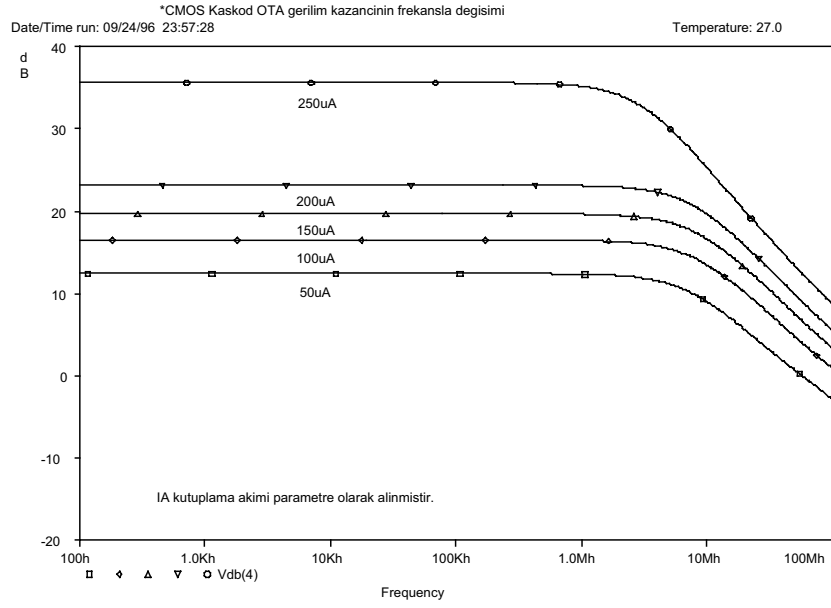


Şekil-4.5. Simetrik CMOS kaskod OTA'da eđimin frekansla deęiřimi, I_A kutuplama akımı parametre olarak alınmıştır.

4.16



Şekil-4.6. CMOS simetrik kaskod OTA'da çıkış açık devre geriliminin giriş gerilimiyle değişimi, I_A kutuplama akımı parametre olarak alınmıştır.



Şekil-4.7. CMOS simetrik kaskod OTA'da açıkdevre gerilim kazancının frekansla değişimi, I_A kutuplama akımı parametre olarak alınmıştır.