

## 2. ANALOG İŞLEM BLOKLARI

Lineer tümdevreler analog işlem bloklarını içerirler. Başlıca analog devreler arasında işlemsel kuvvetlendiriciler, geniş bantlı kuvvetlendiriciler, analog çarpma devreleri ve modülatörler, gerilim regülatörleri, osilatör ve zamanlama devreleri, faz kilitlemeli çevrim devreleri, süzgeç devreleri sayılabilir. Bu işlem blokları ise alt yapı blokları ile oluşturulurlar. Bunlar da kutuplama devreleri ve temel kazanç hücreleridir. Kutuplama devreleri arasında akım ve gerilim kaynakları, sıcaklıktan bağımsız kutuplama devreleri, doğru gerilim seviyesi öteleme devreleri sayılabilir. Kazanç hücrelerinin temel yapıtaşı ise fark kuvvetlendiricisidir. Bunun yanısıra, aktif yüklü kazanç katları ve çıkış katları da bu gruba girmektedir.

Lineer tümdevreler, günümüzde, bipolar tekniğinin yanısıra MOS tekniği ile de gerçekleştirilmekte, MOS lineer tümdevreler de gittikçe yaygınlaşmaktadır.

### 2.1. Kutuplama Devreleri

Bu bölümde, kutuplama devreleri grubuna giren temel akım kaynağı devreleri ve gerilim kaynağı devreleri ele alınacak, bunların yapıları, temel elektriksel özellikleri incelenecektir.

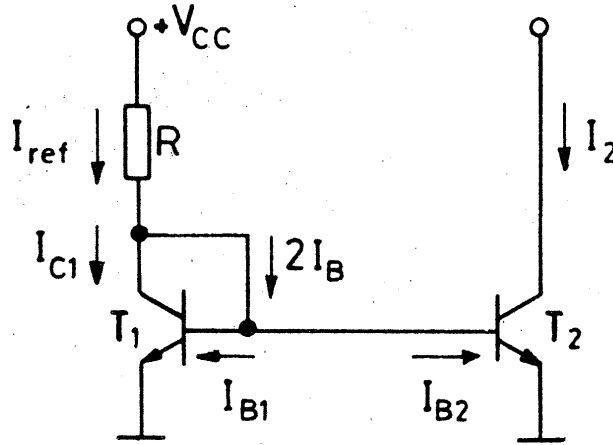
#### 2.1.1. Akım Kaynağı Devreleri

Tranzistorlu akım kaynağı devreleri, analog tümdevrelerde kuvvetlendirici katları için kutuplama elemanı ve yük olarak yaygın biçimde kullanılmaktadır. Kutuplama için akım kaynağı kullanılması, devrenin besleme gerilimi ve sıcaklık değişimlerine göre duyarlılığının azaltılması açısından üstünlük sağlar. Akım kaynakları, kapladıkları yüzey bakımından özellikle küçük kutuplama akımları söz konusu olduğunda, dirençli kutuplama devrelerine göre daha ekonomik olmaktadır. Tranzistorlu kuvvetlendiricilerde yük elemanı olarak

kullanıldıklarında, akım kaynađı devrelerinin yksek deđerli kk iřaret ıkıř direnci, dřk gerilimlerde bile yksek kazanç elde edilmesini sađlamaktadır.

### Basit Akım Kaynađı Devresi, Akım Aynası

Basit akım kaynađı devresi (akım aynası) Őekil-2.1'de grlmektedir. Devre iki tranzistörle kurulmuřtur. T<sub>1</sub> tranzistru diyot



Őekil 2.1. Basit akım kaynađı devresi, akım aynası.

olarak bađlanmıřtır ve T<sub>2</sub> tranzistrünün baz-emetr gerilimini sađlamaktadır. Basit akım kaynađı devresinin alıřma ilkesi, tranzistrn baz-emetr gerilimi ile kolektr akımı arasındaki

$$V_{BE} = V_T \ln \frac{I_C}{I_S} \quad (2.1)$$

bađıntısına dayanır. Burada  $V_T = k.T/q$  olarak ısıl gerilim,  $I_S$  ise tranzistrn doyma akımıdır. Doyma akımı, tranzistrn emetr-baz jonksiyonunun kesit alanına

$$I_S = A.J_s \quad (2.2)$$

biiminde bir bađımlılık gsterir. Bađıntıdaki  $J_s$  byklđ azınlık tařıyıcılarının difzyon uzaklıđı ve jonksiyonun her iki tarafının katkı yođunluđu gibi etkenlere bađlıdır. Aynı krmık zerindeki tmdevre

elemanları için, aynı anda gerçekleştirilen elemanlarda bu terim aynı olur. Bu nedenle, aynı baz-emetör geriliminde çalıştırılan iki npn tranzistorda kolektör akımları arasındaki ilişki, emetör kesit alanlarının oranı ile

$$\frac{I_{C1}}{I_{C2}} = \frac{A_1}{A_2} \quad (2.3)$$

şeklinde belirlenir. Şekil-2.1'deki basit akım kaynağı devresinde her iki tranzistörün baz-emetör gerilimleri eşit olmaya zorlanmıştır. Devreden hareket edilirse

$$I_2 = I_{ref} \frac{A_2}{A_1} \frac{1}{1 + \frac{1}{\beta_F} \left[ \frac{A_2}{A_1} + 1 \right]} \quad (2.4)$$

bağıntısı elde edilir. Elemanların eş emetör alanına sahip bulunmaları, yani  $A_2/A_1 = 1$  olması halinde, (2.4) bağıntısı

$$I_2 = \frac{I_{ref}}{\left[ 1 + \frac{2}{\beta_F} \right]} \quad (2.5)$$

şeklini alır.  $\beta_F \gg 1$  olması halinde, her iki bağıntı da

$$I_2 = I_{ref} \quad (2.6)$$

biçimine dönüşürler.

Akımlar arasındaki dengesizliğin başka bir nedeni de  $V_{BE}$  gerilimleri arasındaki farklılıktır (aynı kolektör akımının akıtabilmesi için gereken  $V_{BE}$  gerilimleri arasındaki fark). Küçük  $\Delta V_{BE}$  dengesizlikleri, ek bir terim yardımıyla (2.5) bağıntısına katılabilir. Böylece bağıntı

$$I_2 = \frac{I_{ref}}{\left[ 1 + \frac{2}{\beta_F} - \frac{\Delta V_{BE}}{V_T} \right]} \quad (2.7)$$

şeklini alır. Burada  $\Delta V_{BE} = V_{BE1} - V_{BE2}$  şeklinde verilmiştir.  $\Delta V_{BE}$  pozitif yahut negatif olabilir. Yukarıda verilen bağıntı, iki tranzistörün

$V_{BE}$  gerilimleri arasındaki her bir milivoltluk dengesizliđin yaklaşık olarak % 4 civarında bir akım dengesizliđine yol açacađını gösterir. Bir tranzistorda akımla gerilim arasındaki iliřkiyi veren (2.1) bađıntısı geniř bir sıcaklık bۆlgesi ( $-60^{\circ}\text{C} - 150^{\circ}\text{C}$ ) ve geniř bir akım deđiřimi aralıđında geđerli olur. Bۆylece, Őekil-2.1'deki akım kaynađı devresi, eleman parametrelerinden bađımsız olarak bir akım referans seviyesi sađlamaktadır. Akım deđerı, iki tranzistorun emetör alanlarının uygun seđilmesiyle, referans akımın bir katı olarak belirlenebilir.  $-1$  mV luk bir  $V_{BE}$  dengesizliđi ve  $\beta_F$  nin deđerindeki 100-200 arası bir dengesizlik ile  $I_2$  ıkıř akımının deđerisi, geniř bir sıcaklık ve akım seviyesi bۆlgesi boyunca % 5 lik bir aralık iđerisinde kalır.

$I_{ref}$  akımı  $R_1$  direnci ile belirlendiđinden  $I_2$  akımı da  $R_1$  direnci cinsinden

$$I_2 = \frac{V_{CC} - V_{BE}}{R_1} \cdot \frac{A_2}{A_1} \quad (2.8)$$

řeklinde ifade edilebilir.

$\beta_F \gg 1$  olması halinde elde edilen (2.6) bađıntısı  $I_{ref}$  akımının  $I_2$  ye yansıtıldıđını sۆylemektedir. Bu nedenle, devreye akım aynası adı da verilir (current mirror).

Temel akım aynası devresinin ıkıř direnci, birinci derecede  $T_2$  tranzistorunda ortaya ıkacak Early olayına dayanmaktadır. Bařka bir deyiřle, ıkıř uçları arasındaki gerilimdeki ( $V_{CE2}$ ) deđerisimle akım kaynađının akımının deđerisi, akım kaynađının performansı iđerin ۆnemli bir etken olmaktadır. Bu da akım kaynađının kۆük iřaret ıkıř direnci ile karakterize edilir. Early olayının etkisi, daha ۆnceki bađıntıya bir arpan katılarak,  $V_A$  npn tranzistorun Early gerilimi olmak ۆzere

$$I_2 = \frac{I_{ref}}{1 + \frac{2}{\beta_F}} \cdot \frac{1 + V_2 / V_A}{1 + V_{BE} / V_A} \quad (2.9)$$

řeklinde ifade edilebilir. Akım kaynađının  $R_o$  ıkıř direnci karma  $-\pi$  modelinin  $r_o$  ıkıř direncine eřittir. Bu ıkıř direnci



$$R_o = \frac{V_A}{I_2} \quad (2.10)$$

şeklinde ifade edilebilir. Bir npn tranzistor için Early geriliminin tipik değerinin  $V_A = 130$  V civarında olduğu varsayılırsa,  $T_2$  tranzistorunun kolektör geriliminin  $V_2 = V_{CE2} = 30$  V tutulması halinde  $I_{C2}/I_{C1}$  oranı

$$\frac{I_{C2}}{I_{C1}} = \frac{1 + V_{CE2}/V_A}{1 + V_{BE}/V_A} = \frac{1 + 30/130}{1 + 0.6/130} = 1.25$$

olur. Buna göre, akımın değeri, eş olma durumuna göre % 25 oranında daha büyük olmaktadır.

Tranzistorlu akım kaynağının temsil edilmesi için yararlı olabilecek bir eşdeğer devre, Thevenin eşdeğeridir. Akım kaynağı tranzistoru ileri yönde aktif çalışma bölgesinde bulunduğu sürece, bu tranzistor bir  $R_o$  çıkış direnci ve bir de  $I_o$  çıkış akımı ile karakterize edilebilir. Bu eşdeğere Norton eşdeğeri adı verilir. Tranzistorlu akım kaynağı için Norton ve Thevenin eşdeğer devreleri Şekil-2.2'de verilmiştir. Pratikte, çıkış akımının arttırılması halinde çıkış direncinin azalacağı şeklinde genel bir özellik ortaya konabilir. Şekil-2.2a'daki yapının 2.2b'de görülen Thevenin eşdeğerindeki gerilim kaynağının gerilimi

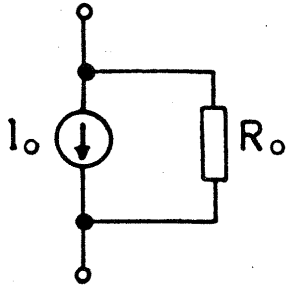
$$V_{Thev} = I_o \cdot R_o \quad (2.11)$$

şeklindedir. Thevenin gerilimi, verilen bir akım kaynağı konfigürasyonu için  $I_o$  çıkış akımı değerinden bağımsız olarak sabit kalır. Örneğin, incelenen basit akım kaynağı devresi için

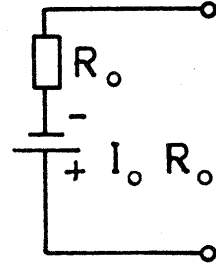
$$R_o = \frac{V_A}{I_o}$$

olduğundan hareket edilirse

$$V_{Thev} = I_o \cdot R_o = I_o \frac{V_A}{I_o} = V_A \quad (2.12)$$



(a)



(b)

Şekil 2.2. Akım kaynağının a) Norton, b)Thevenin eşdeğerleri.

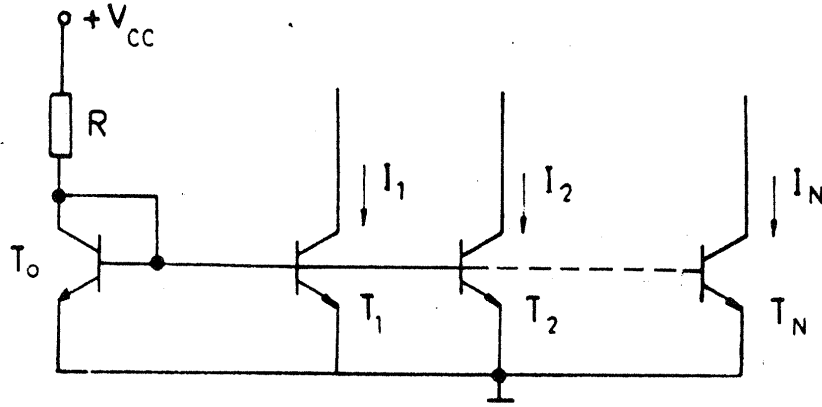
bulunur.  $V_{Thev}$  gerilimi ne kadar yüksek olursa, akım kaynağının çıkış direnci de o kadar yüksek, dolayısıyla akım kaynağı devresi de o kadar iyi bir akım kaynağı olur.

Çıkış direncinin etkisinin yanısıra, devrenin performansını etkileyen önemli bir husus da  $T_2$  tranzistorunun parazitik kolektör-taban kapasitesidir. Bu kapasite  $R_o$  çıkış direncini şöntler.

Birçok uygulamada, çok sayıda akımı tek bir  $I_{ref}$  akımından türetmek yarar sağlar. Bu işlem, çok çıkışlı bir akım aynası ile gerçekleştirilebilir. Devrenin yapısı Şekil-2.3'de görlmektedir.

Bunun için  $N$  tane eş tranzistor bulunduğunu kabul edelim ve Early olayını ihmal edelim. Devreden elde edilecek akımlar

$$I_1 = I_2 = \dots = I_N = \frac{I_{ref}}{1 + \frac{N+1}{\beta_F}} \quad (2.13)$$



Şekil 2.3. Çok çıkışlı akım aynası.

bağıntısıyla tanımlanırlar. Ancak, bu devreyi kullanırken bazı önemli noktaların göz önüne alınması gerekir.  $T_1$  den  $T_N$  ye kadar olan transistörlerden biri doymaya sürülürse, bunun kolektör-baz jonksiyonu geçirme yönünde kutuplanır ve  $I_{ref}$  akımının bir bölümünün toprağa şöntlenmesine yol açar. Current hogging-akım çökmesi olarak da isimlendirilen bu olay, doymada olan transistörün kendi payına düşen baz akımından daha fazla akım harcamasıyla sonuçlanır. Elde edilebilecek maksimum baz akımının sınırlı olması halinde, bu olay geri kalan çıkışlardaki akımların nominal değerlerinin altına düşmesine neden olur.

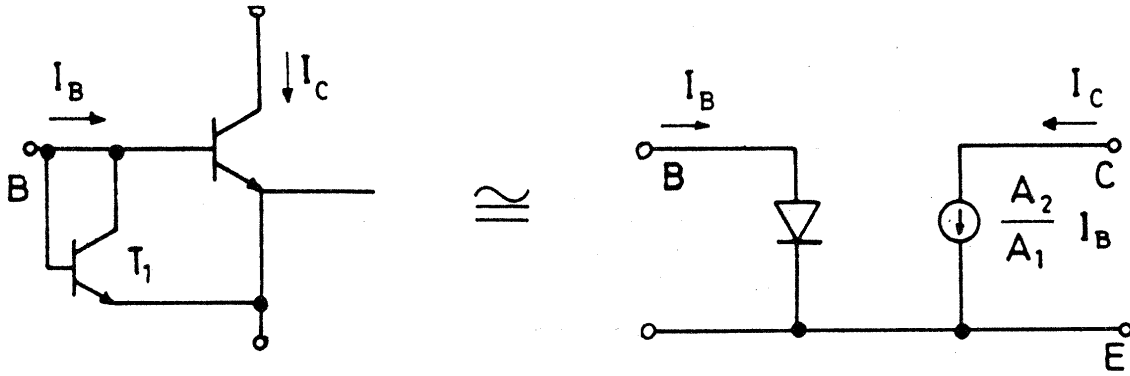
Temel akım aynası devresi, kazancı kontrollü transistör olarak da kullanılabilir. Bu yapı, Şekil-2.4'de gösterilmiştir. Elde edilen üç uçlu eleman tek bir npn transistöre eşdeğerdir. Ancak, bunun  $\beta_{eff}$  etkin akım kazancı  $T_1$  ve  $T_2$  transistörlerinin alanlarının oranına eşittir ve

$$\beta_{eff} = \frac{I_C}{I_B} = \frac{A_2}{A_1} \left[ 1 - \frac{1 + A_2/A_1}{\beta_F} \right] \quad (2.14)$$

şeklinde ifade edilmektedir.  $\beta_F \gg 1$  olması halinde

$$\beta_{eff} = \frac{A_2}{A_1} \quad (2.15)$$

değerini alır. Bu tür kontrollü kazançlı transistör yapıları, yüksek

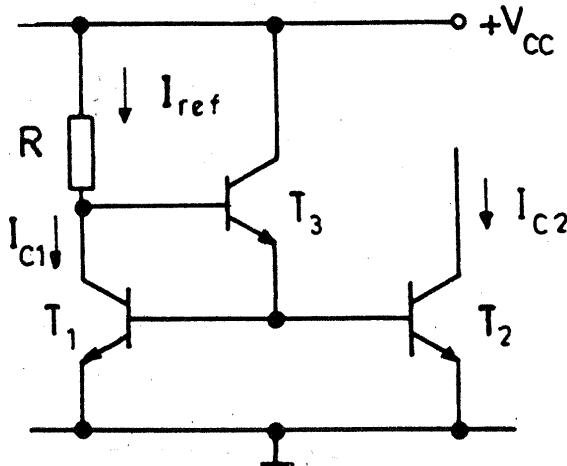


Şekil 2.4. Akım aynasının akım kazancı kontrol edilebilir transistör olarak kullanılması.

akımlı pnp akım kaynaklarının veya sabit akım sürme kapasiteli çıkış katlarının tasarımında kullanılmaya elverişli yapılardır.

### Baz Akımı Kompanze Edilmiş Akım Aynası

Temel akım aynası devresindeki en önemli hata kaynağı, baz akımlarının doğrudan doğruya  $I_{ref}$  akımından çekilmesidir. Bu hata kaynağı, ek bir  $T_3$  transistörünün devreye katılmasıyla giderilebilir. Böyle bir devre, Şekil-2.5'de görülmektedir. Özellikle, akım kaynağının düşük  $\beta$  lı transistörlerle kurulması halinde, bu hata kaynağı dikkati çekecek derecede önemli olur. Yapılan düzeltme ile  $T_1$  ve  $T_2$  nin baz akımları  $T_3$  transistörü üzerinden çekilir.  $I_{ref}$  akımından ise sadece  $T_3$  ün baz akımı çekilmektedir. Devreden hareketle



Şekil 2.5. Baz akımı kompanze edilmiş akım kaynağı.

$$-I_{E3} = \frac{I_{C1}}{\beta_F} + \frac{I_{C2}}{\beta_F} = \frac{2}{\beta_F} I_{C2}$$

yazılabilir.  $I_E$ ,  $I_C$  ve  $I_B$  akımları uçtan içeriye doğru pozitif olarak alınmışlardır. Çıkış dirençlerinin etkisinin ihmal edilmesi şartı altında

$$I_{B3} = \frac{-I_{E3}}{\beta_F + 1} = \frac{2}{\beta_F (\beta_F + 1)} I_{C2}$$

olur.  $T_1$  tranzistorunun kolektör düğümü dikkate alınır

$$I_{ref} - I_{C1} - \frac{2}{\beta_F (\beta_F + 1)} I_{C2} = 0$$

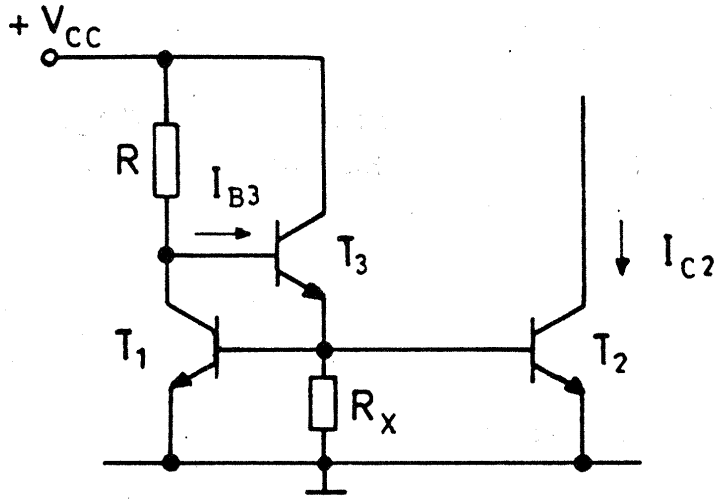
yazılabilir.  $I_{C1}$  ve  $I_{C2}$  akımları eşit olduklarından, çıkış akımı

$$I_O = I_{C2} = \frac{I_{ref}}{1 + \frac{2}{\beta_F^2 + \beta_F}} = \frac{I_{ref} (\beta_F^2 + \beta_F)}{\beta_F^2 + \beta_F + 2} \quad (2.16)$$

şeklini alır. Buna göre, referans akımıyla çıkış akımı, çıkış direncinin etkisinin ihmal edilmesi durumunda, sadece  $1/\beta_F^2$  ile değişen bir çarpan kadar farklılık göstermektedir. Yapılan incelemede  $\beta_F$  akım kazancı bütün tranzistorlar için eşit alınmıştır. Gerçekte ise,  $T_3$  tranzistorunun çok küçük akımlarda çalıştığını, bu nedenle  $\beta_{F3}$  ün çok daha düşük değerli olacağını belirtmekte yarar vardır. Bazı durumlarda bu sakıncanın giderilmesi gerekebilir. Bunun için devre Şekil-2.6'daki gibi düzenlenmelidir. Devrede  $T_1$  ve  $T_2$  tranzistorlarının ortak baz noktalarıyla referans arasına bir  $R_x$  direnci bağlanmıştır.  $R_x$  direncinden akıtılan  $I_x$  akımı ile  $T_3$  tranzistorunun akımı

$$I_x = \frac{V_{BE}}{R_x} \quad (2.17)$$

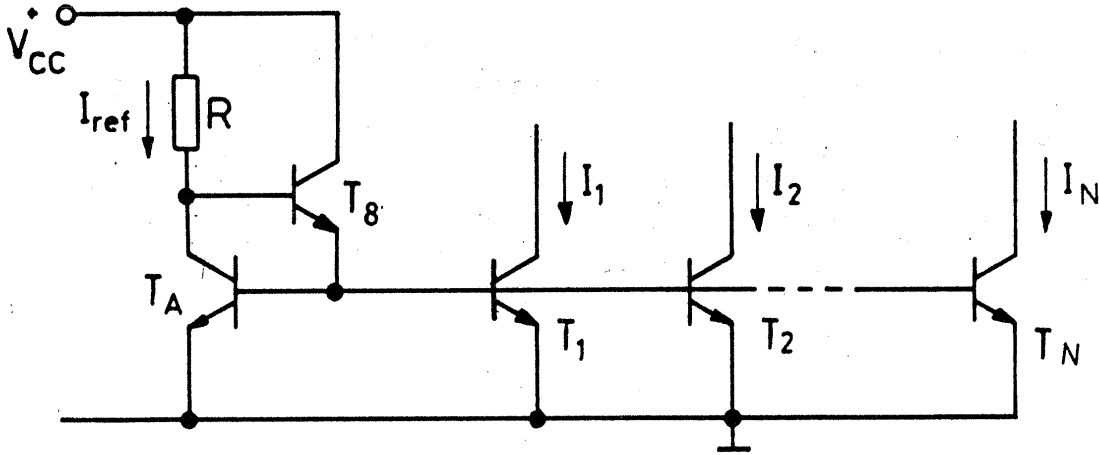
değerine kadar yükseltilebilir. Genelde  $R_x$  direnci,  $I_x$  akımı  $I_{B1}$  ve  $I_{B2}$  baz akımlarına göre 5-10 defa büyük olacak şekilde seçilmektedir.



Şekil 2.6.  $T_3$  ün akımının  $R_x$  ile artırılması.

Baz akımı kompanse edilmiş akım kaynağının doğruluğu baz akımı hatalarına karşı az duyarlı olduğundan, bu devre çoğunlukla tek bir referans akımından çok çıkışlı akım kaynağı gerçekleştirilmesinde kullanılır. Böyle bir devre Şekil 2.7'de görlmektedir. Btn

tranzistorların eş oldukları ve genelde  $N$  çıkış bulunduğ varsayılınsın. Bu durumda çıkış akımlarını  $I_{ref}$  akımına bağlayan ifade



Şekil 2.7. Çok çıkışlı, baz akımı kompanse edilmiş olan akım kaynağı.

$$I_1 = I_2 = \dots = I_N = \frac{I_{ref}}{1 + \frac{N+1}{\beta_F^2 + \beta_F}} \quad (2.18)$$

şeklindedir.

Özetlenecek olursa baz akımı kompanze edilmiş akım kaynağının sağlayacağı en önemli yarar, çıkış akımının tranzistörünün  $\beta_F$  akım kazancına bağımlılığının azaltılmış olmasıdır. Bununla beraber,  $R_o$  çıkış empedansı baz akımı kompanzasyonundan etkilenmemektedir ve yine  $R_o = V_A / I_o$  olmaktadır.

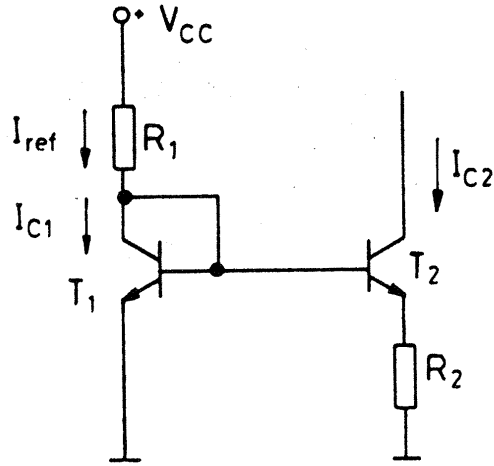
### Widlar Akım Kaynağı

İşlemsel kuvvetlendiricilerde giriş akımının küçük olması yönündeki istek, girişteki emetör bağlamalı katın çok düşük kolektör akımlarında kutuplanmasını gerektirir. Bu şekilde küçük akımda kutuplama zorunluluğu başka uygulamalarda da ortaya çıkabilir. Emetör alanları farklı tutulsa bile, referans akımının akıtıldığı direnç çok büyük değerlere ulaşabilir ve tümdevre yapısı içerisinde gerçekleştirilmesi olanaksız hale gelebilir. Örneğin, emetör alanlarının oranının 10/1 olması durumunda 5  $\mu A$ 'lık bir akım için referans akımının 50  $\mu A$  olması gerekir. 30 V'luk bir besleme kaynağı kullanılması halinde R direnci 600 k $\Omega$  civarında bulunur. Böyle küçük akım değerleri, basit akım aynası devresinde bir değişiklik yapılarak, T<sub>1</sub> ve T<sub>2</sub> tranzistorlarının farklı V<sub>BE</sub> gerilimlerinde çalıştırılmaları ile elde edilebilir. Widlar akım kaynağı olarak da isimlendirilen ve Şekil 2.8'de görülen yapıdaki bu özellik, T<sub>2</sub> tranzistorunun emetörüne seri bir R<sub>2</sub> direnci bağlanarak sağlanmıştır. V<sub>A</sub> Early gerilimi sonsuz alınır ve baz akımları ihmal edilirse, baz emetör çevresinden hareketle

$$V_{BE1} - V_{BE2} - I_{C2} \cdot R_2 = 0$$

$$V_T \cdot \ln \frac{I_{C1}}{I_{S1}} - V_T \cdot \ln \frac{I_{C2}}{I_{S2}} - I_{C2} \cdot R_2 = 0$$

yazılabilir. Eş tranzistorlar için  $I_{S1} = I_{S2}$  olduğundan



Şekil 2.8. Widlar akım kaynađı.

$$V_T \ln \frac{I_{C1}}{I_{C2}} = I_{C2} \cdot R_2 \quad (2.19)$$

bulunur.  $R_2$  ve  $I_{C1}$  in bilindiđi ve  $I_{C2}$  nin bulunmasının istendiđi durumlarda, bu kapalı ifadenin deneme-yanılma yöntemiyle çözümlenmesi gerekir. Devre tasarımı yapılırken, genellikle  $I_{C1}$  ve  $I_{C2}$  akımları bilinir. Buradan hareketle gereki olan  $R_2$  direnci hesaplanabilir. Baz akımlarının ihmal edilebilmesi şartı altında  $I_{C1} = I_{ref}$  kabulü ile yazılan

$$R_2 = \frac{V_T}{I_{C2}} \ln \frac{I_{ref}}{I_{C2}} \quad (2.20)$$

bađıntısı, gerekli olan direnç deđerini verir.  $R_2$  direnci akımın logaritması ile orantılı olduđundan, çok yüksek direnç deđerlerine çıkılmaksızın büyük akım farkları elde edilebilir.

Widlar akım kaynađının sađladığı önemli yararlardan biri de  $I_{C2}$  çıkış akımının besleme gerilimine bađımlılıđının az olmasıdır.  $I_{ref}$  akımının aktığı kol ele alınırsa

$$I_{ref} = \frac{V_{CC} - V_{BE1}}{R_1}$$

olduđundan  $I_{C2}$  akımı

$$I_{C2} = \frac{V_T}{R_2} \ln \frac{V_{CC} - V_{BE1}}{R_1 \cdot I_{C2}} \quad (2.21)$$

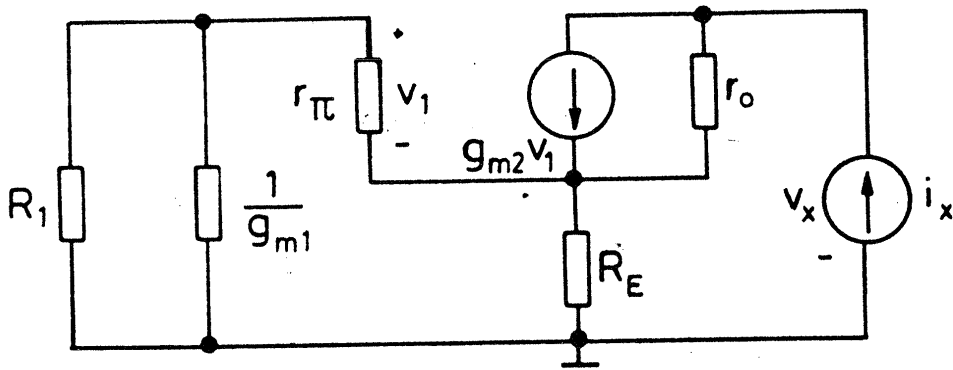


şeklinde ifade edilebilir.  $I_{ref} \gg I_{c2}$  olması halinde, çıkış akımı  $V_{cc}$  geriliminin logaritması ile değişir. Böyle düşük değerli bir akım kaynağı devresi, özellikle, sükunet akımı seviyelerinin besleme kaynağı değişimlerinden olabildiğince bağımsız kalmasının istendiği işlemsel kuvvetlendirici giriş katlarının kutuplanması için elverişli olmaktadır. Bununla beraber, bağıntıdaki  $V_T$  çarpanı nedeniyle çıkış

akımının sıcaklıkla orantılı olduğunu belirtmek gerekir.  $R_2$  direncinin sıcaklık katsayısına ve  $V_T$  ye bağlı olarak,  $I_{c2}$  akımı da sıkı bir sıcaklık bağımlılığı gösterir.

Küçük işaret eşdeğer devresi kullanılarak devrenin çıkış direnci hesaplanırsa

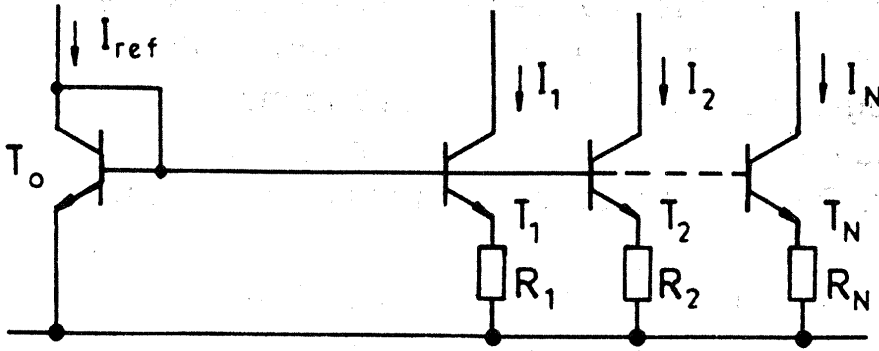
$$R_o = \frac{V_x}{I_x} = r_o \left[ 1 + \frac{I_{c2} \cdot R_2}{V_T} \right] \quad (2.22)$$



Şekil 2.9.  $R_o$  direncinin hesabı için kullanılan eşdeğer devre.

bulunur. (2.22) bağıntısı çıkartılırken kullanılan eşdeğer devre Şekil-2.9'da verilmiştir.

Birçok uygulamada, çok sayıda düşük değerli sabit akım kaynağının aynı akım referansı yardımıyla kurulması istenir. Böyle bir

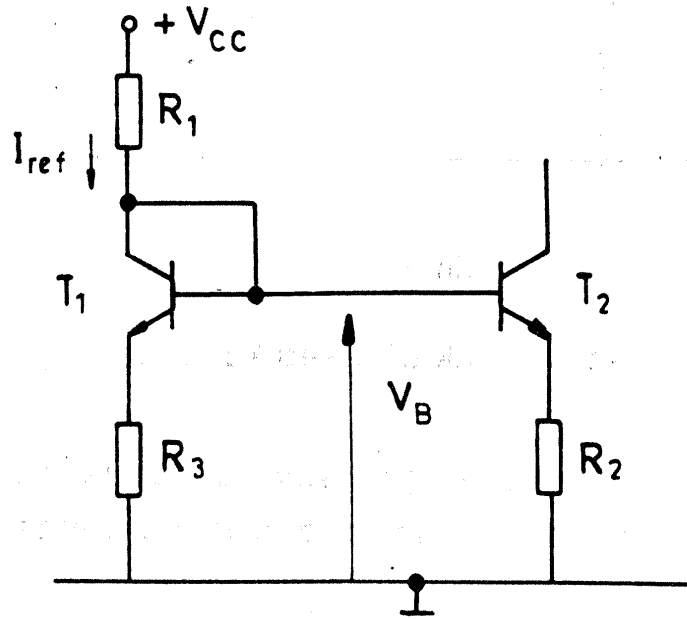


Şekil 2.10. Çok çıkışlı düşük akımlı akım kaynağı.

düzen Şekil-2.10'da gösterilmiştir. Bu devrede her bir çıkış,  $I_{ref}$  akımından çok daha düşük akım seviyelerinde çalışmaktadır.

### Direnç Oranlı Akım Kaynağı

Basit akım aynası devresi, emetör alanları oranını değiştirmek yerine, tranzistorların emetörlerine seri dirençler bağlanarak da kullanılabilir. Emetör alanlarını değiştirmek yerine, akım oranlarını değiştirmek üzere direnç oranlarını değiştirmek mümkündür. Bu şekilde değiştirilmiş olan akım aynası devresi direnç oranlı akım



Şekil 2.11. Direnç oranlı akım kaynağı.

aynası olarak isimlendirilir. Direnç oranlı akım kaynağı devresi Şekil 2.11'de görülmektedir.

Baz akımlarının ihmal edilmesi halinde

$$I_{ref} \cdot R_3 + V_{BE1} = I_{C2} \cdot R_2 + V_{BE2} = V_B$$

olur. Bu bağıntı düzenlenirse

$$I_{ref} \cdot R_3 - I_{C2} \cdot R_2 + V_T \cdot \ln \left[ \left( \frac{I_{S1}}{I_{S2}} \right) \left( \frac{I_{ref}}{I_{C2}} \right) \right] = 0$$

elde edilir. Transistörlerin eş olmaları halinde,  $I_{S1} = I_{S2}$  olacağından, parantezin içindeki terim basitleşir. Dirençlerin eş olmaları halinde  $I_{C2} = I_{ref}$  olur. Dirençlerin eklenmesi, çıkış akımlarının transistör denge-sizliklerine göre duyarlılığını da azaltır.

$I_{C2}$  nin değerinin  $I_{ref}$  akımı ile orantılı olmasının, fakat bu akıma eşit olmamasının istenmesi halinde,  $R_2/R_3$  oranının ve  $I_{S2}/I_{S1}$  oranının uygun bir biçimde seçilmesi gerekir. Transistörlerin eş olmaları durumunda bile, akımların oranını  $R_2$  ve  $R_3$  dirençlerini farklı seçerek ayarlamak mümkündür. Buna göre

$$I_{C2} = \frac{1}{R_2} \left[ I_{ref} R_3 + V_T \cdot \ln \left[ \left( \frac{I_{S2}}{I_{S1}} \right) \left( \frac{I_{ref}}{I_{C2}} \right) \right] \right] \quad (2.23)$$

bağıntısından hareketle,  $I_{S1} = I_{S2}$  için

$$\frac{I_{C2}}{I_{ref}} = \frac{R_3}{R_2} \left[ 1 + \frac{V_T \cdot \ln(I_{ref}/I_{C2})}{R_3 \cdot I_{ref}} \right] \quad (2.24)$$

eşitliği elde edilir.  $R_3$  direncinin uçlarındaki gerilim  $V_T$  ye göre yeteri kadar büyük tutulursa, bu gerilim  $\Delta V_{BE}$  ile kıyaslanabilecek bir değer alır.  $R_3 \cdot I_{ref} \gg \Delta V_{BE}$  şartının sağlanmasıyla köşeli parantez içerisindeki ikinci terim ilk terimin yanında ihmal edilebilir. Böylece (2.24) bağıntısı

$$\frac{I_{C2}}{I_{ref}} = \frac{R_3}{R_2} \quad (2.25)$$

biçimini alır. Başka bir deyişle,  $R_3$  direncinin üzerinde yeteri kadar büyük bir gerilim düşmesi halinde, akımların oranı dirençlerin oranı ile belirlenmektedir.  $I_{ref} R_3 \geq V_{BE}$  şartı için iki akım, direnç oranlarını geniş bir aralık içerisinde izleyebilmektedir. Bu sınırlar

$$\frac{1}{10} < \frac{I_{C2}}{I_{ref}} < 10$$

şeklinde verilmekte, akım oranı bu aralıkta sıcaklıktan bağımsız olarak belirlenebilmektedir. Akım oranının 1 den çok farklı olmasının istendiği durumlarda, direnç oranlı akım kaynağı devresi tercih edilerek kullanılmaktadır. Zira, dirençlerin oranı emetör alanlarının oranına göre daha geniş bir bölge içerisinde değiştirilebilmektedir.

Direnç oranlı akım kaynağı devresinde  $R_2$  direnci  $T_2$  tranzistorunun emetörüne seri geldiğinden direnç üzerinden seri geribesleme oluşur ve bu da devrenin çıkış direncini arttırır. Basit karma  $\pi$  eşdeğer devresi kullanılarak devrenin çıkış direnci hesaplanırsa

$$R_o = r_o \frac{R_3 + \beta_F R_2}{R_2 + R_3} \quad (2.26)$$

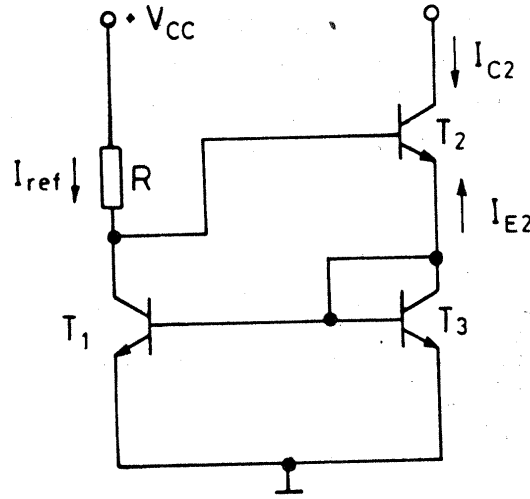
bağıntısı elde edilir. Pratik uygulamalarda  $\beta_F R_2 \gg R_3$  şartının sağlandığı dikkate alınırsa, çıkış direnci bağıntısı

$$R_o = \beta_F \cdot r_o \frac{R_2}{R_2 + R_3} \quad (2.27)$$

şeklinde basitleştirilebilir. Burada  $r_o$  büyüklüğü karma  $\pi$  eşdeğer devresindeki kolektör-emetör direnci olmaktadır. Basit akım aynası ile karşılaştırılması halinde, direnç oranlı akım kaynağı devresinin çıkış direncinin basit devrenin çıkış direncine göre yaklaşık olarak  $\beta_F$  kadar daha büyük olduğu görülür. Elde edilen temel sonuçların, ancak  $R_2$  ve  $R_3$  dirençleri üzerindeki gerilim düşümlerinin  $V_{BE}$  bazemetör gerilimleriyle kıyaslanabilir mertebede olmaları halinde geçerli olduklarını belirtmekte yarar vardır.

## Wilson Akım Kaynağı

Çıkış direncinin yükseltilmesi için, Wilson akım kaynağında geribesleme kullanılmıştır. Geribeslemenin  $T_3$  tranzistoru üzerinden



Şekil 2.12. Wilson akım kaynağı.

sağlandığı Wilson akım kaynağı Şekil-2.12'de görülmektedir. Çıkış direncinin artırılmasının yanısıra, baz akımlarının devre performansı üzerine etkisi de azaltılmaktadır. Bilindiği gibi, basit akım kaynağı devresinin  $\beta_F$  ye bağımlılığı fazladır. Wilson akım kaynağı bu bağımlılığı azaltmaktadır. Referans akımı  $R$  direnci ile oluşturulur. Referans akımı ile  $I_{C2}$  kolektör akımı arasındaki fark,  $T_2$  tranzistorunun bazından akar. Bu baz akımı  $\beta_F + 1$  ile çarpılarak diyet olarak bağlanmış olan  $T_3$  tranzistorundan akar.  $T_3$  tranzistoru  $T_1$  tranzistorundan aynı miktarda bir akım akmasını sağlar. Böylece  $I_{C1}$  akımını regüle eden ve bunun yaklaşık olarak  $I_{ref}$  akımına eşit olmasını sağlayan bir geribesleme çevrimi oluşur.  $T_1$  ve  $T_3$  tranzistorlarının bir diyet gerilimi kadar farklı kolektör-emetör gerilimlerinde çalıştırıldıklarını dikkate almak gerekir. Böylece  $T_2$  tranzistorunun kolektör-emetör geriliminden bağımsız olarak  $T_3$ 'ün kolektör-emetör gerilimi  $T_1$ 'in baz-emetör gerilimine eşit bir değerde kalır.

$V_A$  Early gerilimini sonsuz kabul ederek ve tranzistorların eş olduklarını varsayarak, devreyi basitçe analiz etmek mümkündür.  $T_2$ 'nin emetör akımı  $T_3$  ün kolektör akımıyla  $T_1$  ve  $T_3$  ün baz akımlarının

toplamina eřittir. Bu zellik dikkate alınarak  $I_{C2}$  ile  $I_{ref}$  arasındaki iliřki arařtırılırsa

$$I_{C2} = I_{ref} \left[ 1 - \frac{2}{\beta_F^2 + 2\beta_F + 2} \right] \quad (2.28)$$

baęıntısı elde edilir. Baęıntıdan grlebileceęi gibi, ıkıř ve referans akımları, sadece,  $2 / \beta_F^2$  mertebesinde bir arpın kadar farklılık gstermektedirler. Widlar akım kaynaęındaki benzer bir kk iřaret analizi yapılır ve analiz yapılırken  $r_\mu$  i geribesleme bileřeni ihmal edilirse, ıkıř direnci ve Thevenin gerilimi iin

$$R_o = \frac{\beta_F \cdot r_{o2}}{2} \quad (2.29)$$

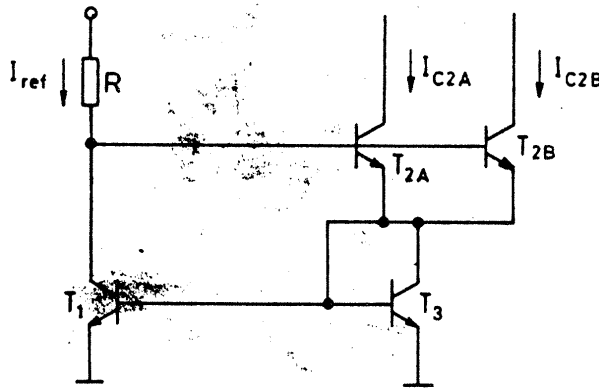
$$V_{Thev} = \frac{\beta_F V_A}{2} \quad (2.30)$$

baęıntıları elde edilir.

Wilson akım kaynaęının en nemli sakıncası, baz akımı etkisini yok etmeden, aynı referans akımından ok sayıda ıkıř elde edilmesinin kolayca mmkn olmamasıdır. Bu problem, devrenin Őekil-2.13'deki biime getirilmesiyle zlebilir. Burada  $T_2$  tranzistoru yerine  $T_{2A}$  ve  $T_{2B}$  řeklinde eř iki tranzistor kullanılmıřtır. Devrenin analizi yapılırsa

$$I_{2A} = I_{2B} = \frac{I_{ref}}{2} \quad (2.31)$$

olacaęı kolayca grlebilir.



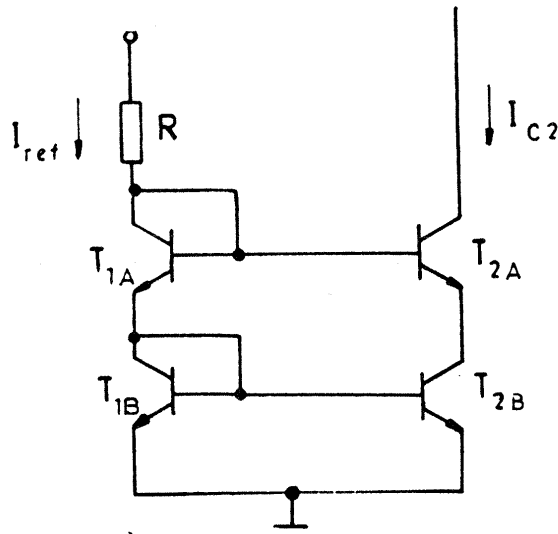
Őekil 2.13. ok ıkıřlı Wilson akım kaynaęı.

### Kaskod Bağlı Akım Aynası

Yüksek çıkış empedansının gerekli olduğu birçok uygulamada, kaskod bağlı akım aynalarının kullanılması yarar sağlar. Kaskod bağlı akım aynası devresi Şekil- 2.14'de görülmektedir. Bu devrede tranzistorların eş oldukları kabul edilirse,  $I_{c2}$  çıkış akımı ile  $I_{ref}$  referans akımı arasındaki ilişki

$$I_{c2} = \frac{I_{ref}}{1 + \frac{4}{\beta_F}} \quad (2.32)$$

bağıntısıyla verilebilir. Bu yapıda  $T_{2B}$  tranzistoru  $T_{2A}$  nın emetörüne bağlanmış bir sabit akım kaynağı olarak görev yapar. Böyle bir akım kaynağı devresi için çıkış direnci ve Thevenin gerilimi hesaplanırsa



Şekil 2.14. Yüksek çıkış dirençli, kaskod bağlı akım kaynağı.

$$R_o = \beta_F \frac{V_A}{I_{c2}} = \beta_F \cdot r_o \quad (2.33)$$

$$V_{Thev} = \beta_F \cdot r_o \cdot I_{c2} = \beta_F \cdot V_A \quad (2.34)$$

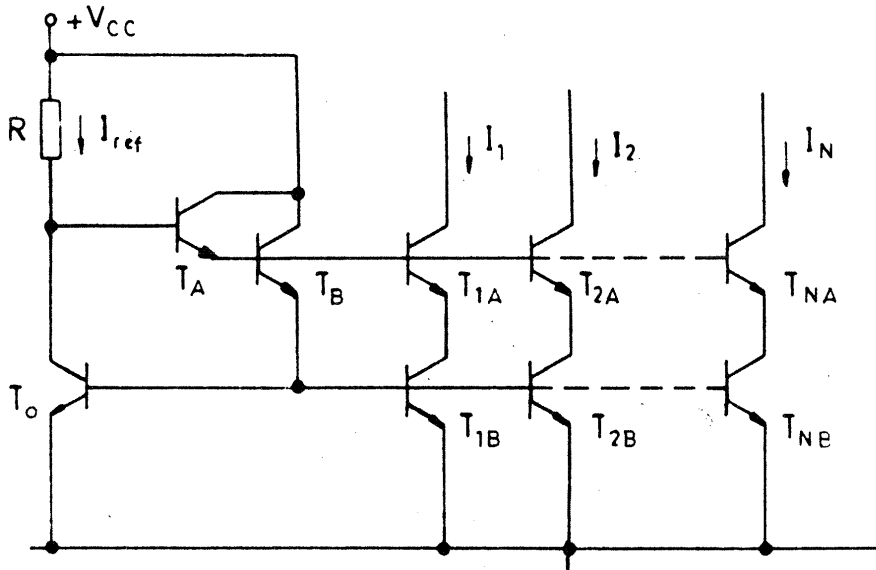
bulunur. Örnek verilirse,  $\beta_F = 100$ ,  $V_A = 120$  V değerleri için  $R_o = 12M\Omega$ ,  $V_{Thev} = 12000$  V değerleri elde edilmektedir.

ok sayıda yksek empedanslı ıkışın gerekli olduėu uygulamalarda, ok ıkışlı kaskod baėlı akım aynası devreleri gerekleřtirilerek kullanılabilir. ok ıkışlı kaskod baėlı akım aynası devresi Őekil-2.15'de verilmiřtir. Bu yapıda  $T_0$  tranzistoru, alt yapıdaki akım kaynaėı tranzistorlarının akımını belirler.  $T_B$  ile baz akımlarının kompanze edilmesi saėlanır.  $T_A$  tranzistoru, st dizideki tranzistorların baz akımlarını kompanze eder.  $T_A$  ve  $T_B$  tranzistorları bir Darlington ifti oluřturduklarından, bunlar aynı izolasyon adasını paylařacak Őekilde gerekleřtirilebilirler.

$I_1$  den  $I_N$  ye kadar olan ıkış akımları referans akımına

$$I_1 = I_2 = \dots = I_N = I_{ref} \left[ 1 - \frac{2(N+1)}{\beta_F^2} \right] \quad (2.35)$$

baėıntısıyla baėlıdır. Her bir ıkış iin ıkış direnci, temel kaskod baėlı akım kaynaėı yapısında olduėu gibi,  $R_o = \beta_F \cdot r_o$  biiminde ifade



Őekil 2.15. ok ıkışlı, kaskod baėlı akım kaynaėı.  
edilmektedir.

### pnp Akım Kaynakları

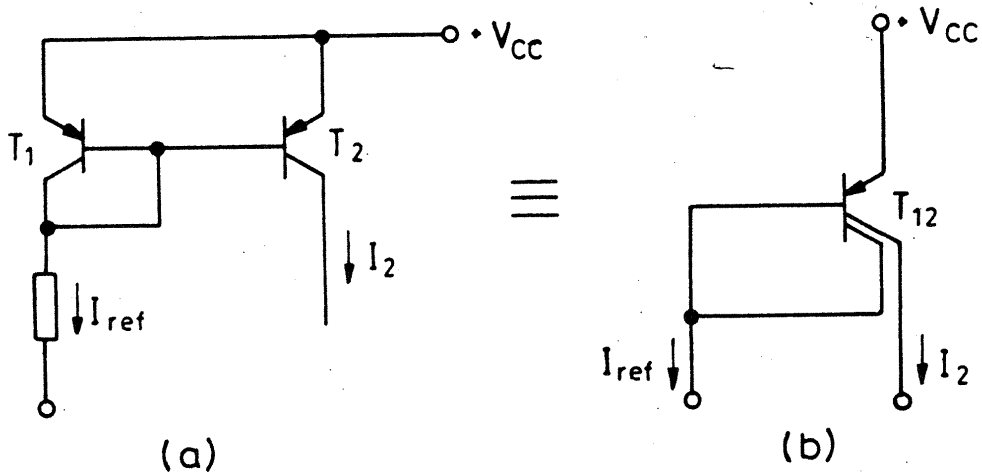
Temelde, btn npn akım kaynaėı yapıları pnp tranzistorlara da uyarlanabilir. Ancak, pratikte pnp tranzistorlarla gerekleřtirilen devrelerin tmdevre pnp tranzistorların zelliklerinden kaynaklanan  temel yetmezliėi bulunmaktadır:



1. Düşük  $\beta_F$  değerleri (enine pnp tranzistorlar için  $\beta_F$  tipik olarak 10-50 değerleri arasındaki bölgede bulunur),
2. Düşük çıkış direnci (enine pnp tranzistorlarda baz bölgesi kolektör bölgesine göre daha az katkılanmış olduğundan, kolektör-baz fakirleşmiş bölgesi hemen hemen sadece baz içerisinde etkili olur. Bunun sonucunda baz genişliği modülasyonu fazla etkili ve  $V_A$  Early gerilimi oldukça düşük değerli olur. Enine pnp tranzistorlar için  $V_A$  Early gerilimi 50V civarında hatta daha küçük olur),
3. Sınırlı akım akıtabilme kapasitesi (pratikte gerçekleştirilen enine pnp tranzistor geometrilerinde,  $\beta_F$  akım kazancı 50-100 $\mu$ A den daha büyük  $I_C$  değerlerinde hızla düşmektedir).

Bu nedenle, uygun pnp akım kaynağı yapılarının seçiminde bu üç sınırlamanın dikkate alınması zorunlu olur. Öte yandan, enine pnp tranzistorun çok kolektörlü yapı olarak elde edilebilmesi, elemanların bağlanması ve yerleşimi (layout) açısından bazı yararlar sağlamaktadır. Temel pnp akım aynası devresi Şekil-2.16'da verilmiştir.

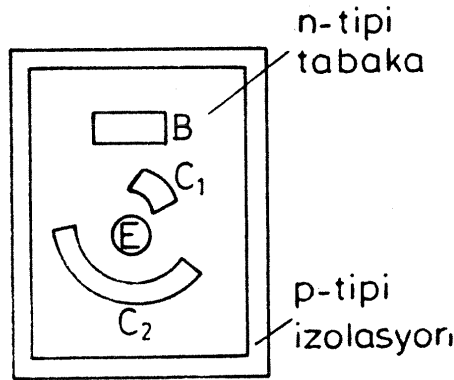
$T_1$  ve  $T_2$  tranzistorlarının bazları ve emetörleri ortak bölgeler oluşturduklarından, bunların kombinezonu iki kolektörlü bir  $T_{12}$  tran-



Şekil 2.16. pnp akım aynası; a) devre şeması, b) çok kolektörlü enine pnp tranzistorla pnp akım kaynağı.

zistoru ile deęiştirilebilir. Çok kolektörlü enine pnp tranzistorda kolektör akımları, emetörün çevresinde yerleştirilen kolektör bölgelerinin emetörü çevreleme oranları uygun seçilerek ayarlanabilir. Bu ise tasarımcıya  $I_2$  çıkış akımının  $I_{ref}$  akımına oranını ayarlama olanağı sağlar.  $C_1$  ve  $C_2$  kolektörlerinin çevreleme oranlarının 1:N olduğu kabul edilirse, çıkış akımını referans akımına bağlayan eşitlik

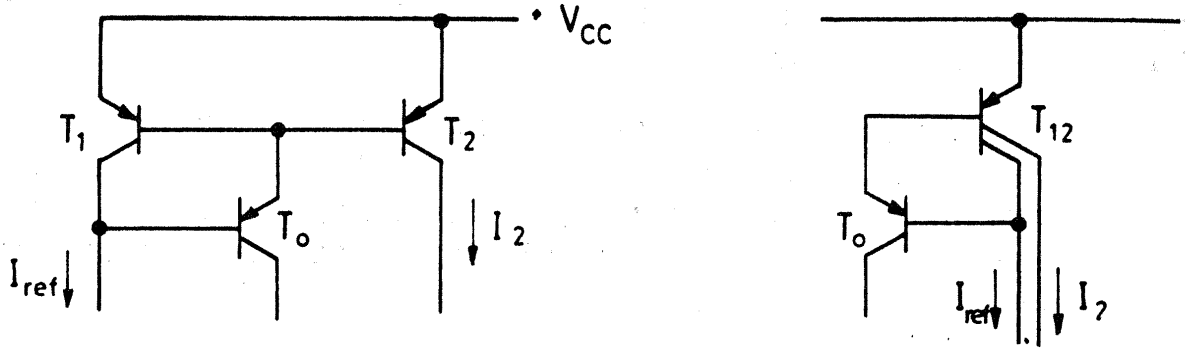
$$I_2 = N \cdot I_{ref} \cdot \left[ 1 - \frac{1 + N}{\beta_F} \right] \quad (2.36)$$



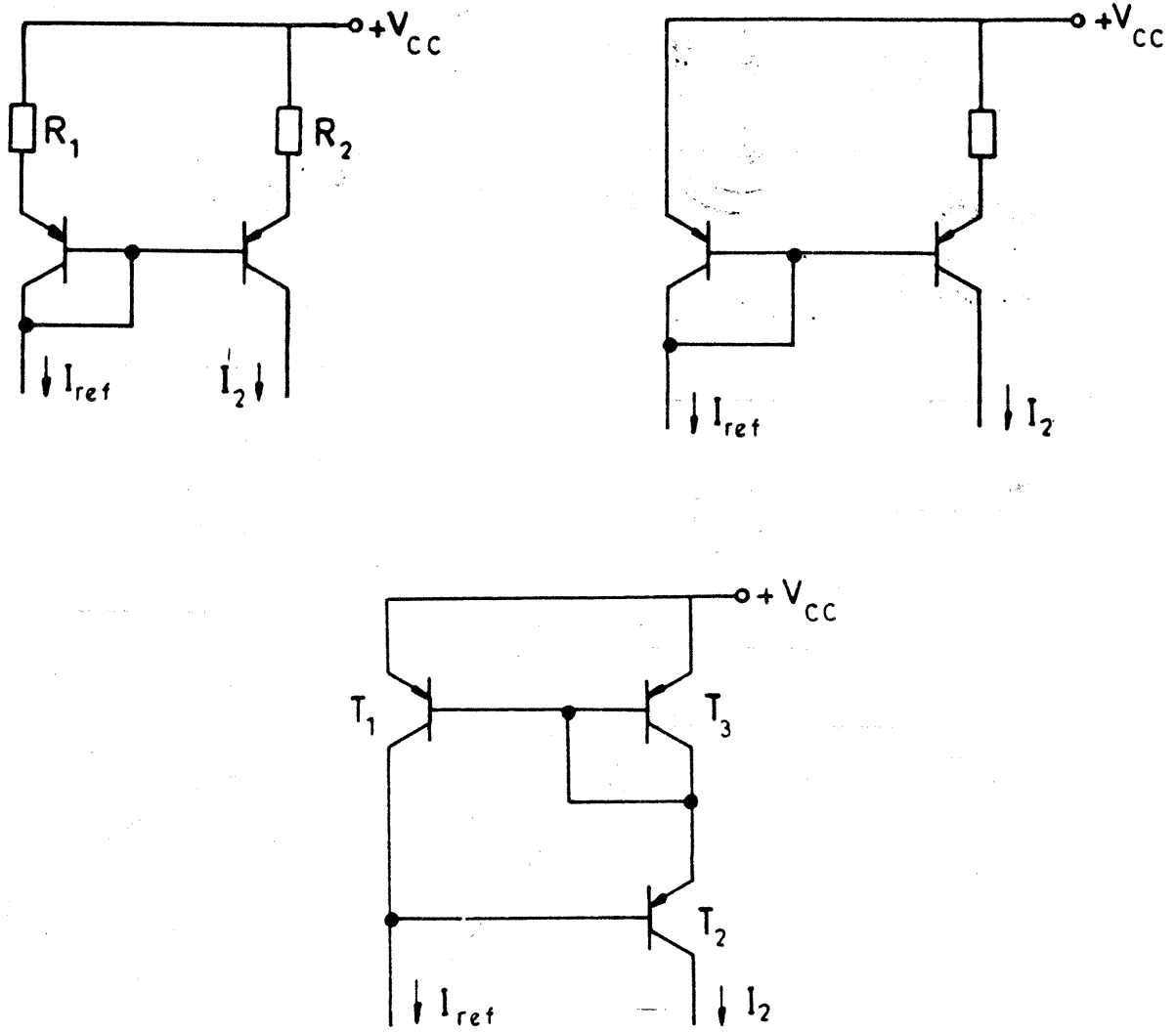
Şekil 2.17. Çok kolektörlü pnp tranzistor ile akım kaynağı.

şeklinde olur. Çok kolektörlü enine pnp tranzistorun yapısı şematik olarak Şekil- 2.17'de gösterilmiştir. pnp tranzistorunun  $\beta_F$  akım kazancının olabildiğince düşük olmasının bir sonucu olarak, büyük N değerleri için parantez içerisindeki terim önemli derecede etkili olabilir.  $\beta_F$  dengesizlikleri nedeniyle ortaya çıkacak akım dengesizlikleri, baz akımı kompanse edilmiş akım kaynağı yapısının pnp akım aynasına uygulanmasıyla azaltılabilir. Böyle bir devre Şekil- 2.18'de görülmektedir. Bu yapıdaki  $T_0$  kompanzasyon tranzistoru pnp taban tranzistoru olarak,  $T_1$  ve  $T_2$  tranzistorları da iki kolektörlü pnp tranzistor olarak gerçekleştirilebilir.

Daha önce npn yapı olarak ele alınan akım kaynaklarından türetilen diğer pnp akım kaynağı devreleri de Şekil- 2.19'da verilmiştir. Bunlardan birincisi emetör dirençli (direnç oranlı) akım kaynağı devresi, ikincisi düşük akımlı yahut Widlar akım kaynağı devresi, üçüncüsü ise pnp Wilson akım kaynağı devresidir.



Şekil 2.18. Baz akımı kompanse edilmiş pnp akım kaynağı.

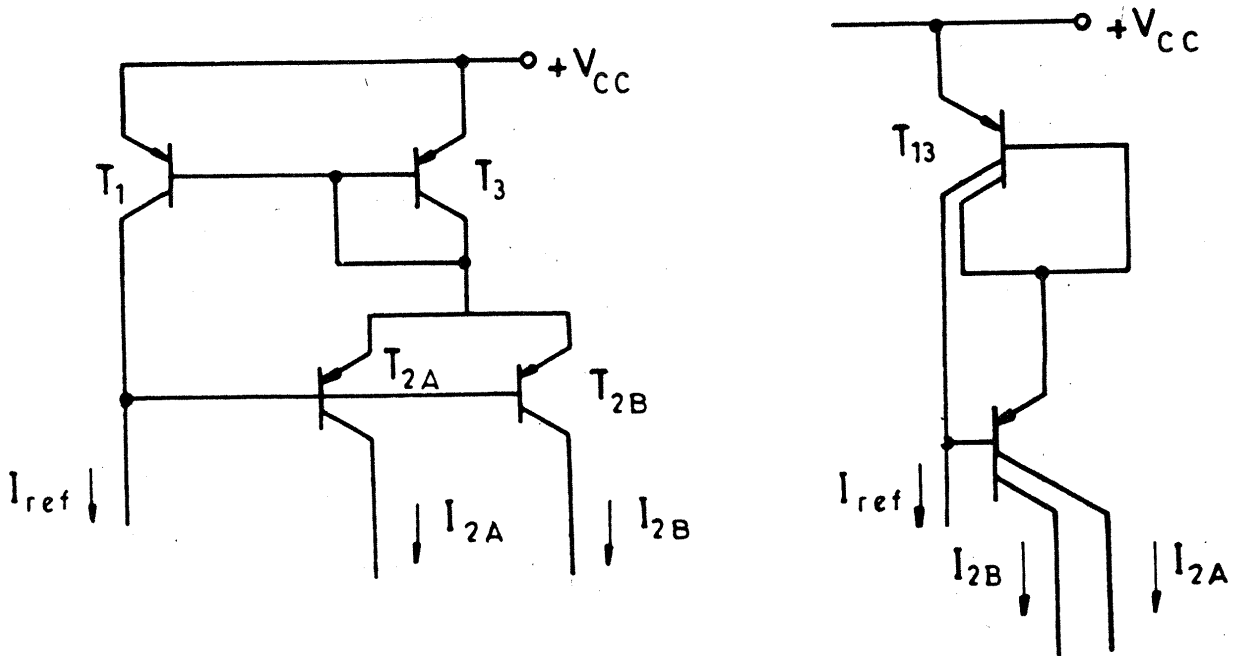


Şekil 2.19. Diğer pnp akım kaynağı yapıları.

Diğer bir pnp akım kaynađı yapısı çok ıkıřlı Wilson akım kaynađı devresidir ve bu devre Őekil-2.20'de verilmiřtir. Bu devrede  $I_{2A} = I_{2B} = I_{ref}/2$  olmaktadır.

pnp tranzistorlu akım kaynaklarının getirdiđi sınırlamalardan biri de pnp tranzistorun sınırlı akım akıtma kapasitesinden kaynaklanmaktadır. Bu sorun, ıkıř kapısına bir npn tranzistor bađlanarak ve bylece kompozit bir pnp tranzistor oluřturularak zlebilir. Byle bir kompozit tranzistor yapısı kendi bařına bir npn tranzistorun akım akıtma kapasitesine sahiptir. Kutuplaması ise pnp tranzistorun kutuplanmasına eřdeđerdir. Normal npn tranzistor yerine kontroll  $\beta_F$  li bir npn tranzistor kullanılırsa, ıkıř akımı seviyesi dođru olarak kontrol edilebilir. Devre Őekil-2.21'de grlmektedir. Devrede  $T_1$  ve  $T_2$  tranzistorları temel akım aynasını oluřtururlar.  $I_2$  kolektr akımı, ayrıca kontroll  $\beta_F$  li npn tranzistor ( $T_3 - T_4$  tranzistoru) tarafından kuvvetlendirilir.

$T_3$  ve  $T_4$  tranzistorlarının emetr kesit alanlarının farklı olmaları kabul altında,  $I_0$  ıkıř akımı  $I_2$  kolektr akımına



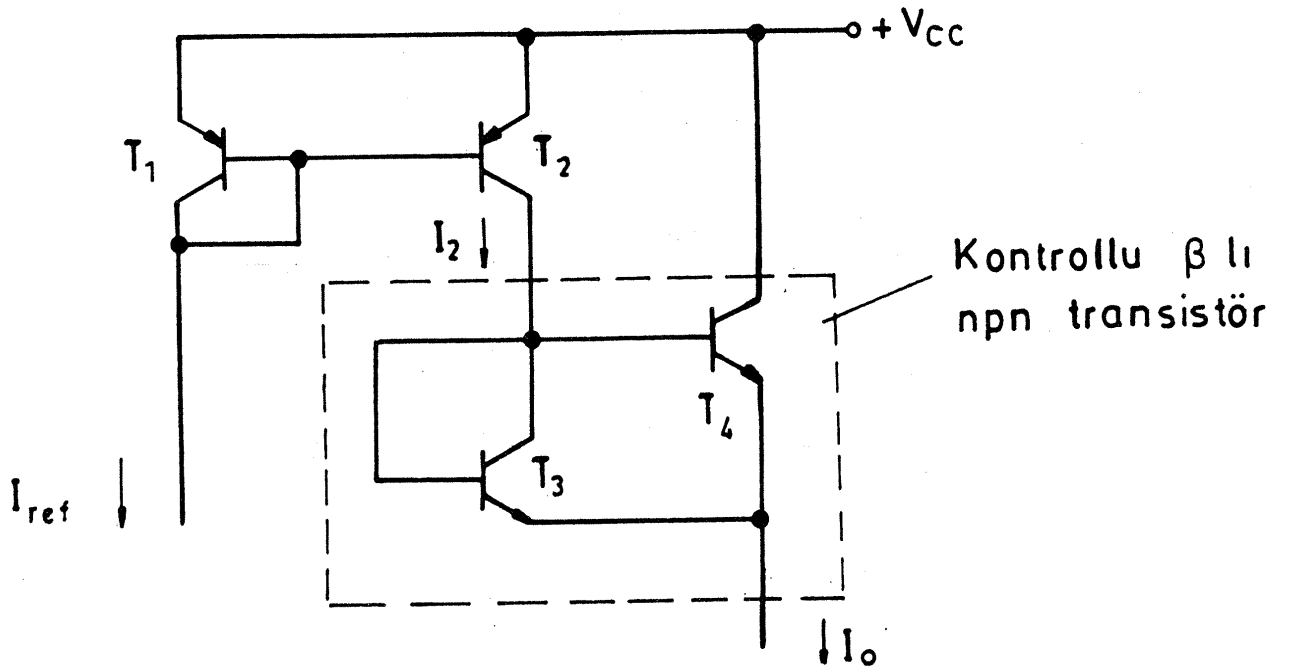
Őekil 2.20. Çok ıkıřlı, pnp Wilson akım kaynađı.

$$I_o = I_2 \left( 1 + \frac{A_4}{A_5} \right) \quad (2.37)$$

bağıntısı ile bağlıdır.  $I_2$  akımının  $I_{ref}$  akımına basit akım aynası bağıntısı ile bağlı olması nedeniyle, devrenin toplam akım transfer oranı

$$\frac{I_o}{I_{ref}} = \left[ 1 - \frac{2}{\beta_F} \right] \left[ 1 + \frac{A_4}{A_3} \right] = 1 + \frac{A_4}{A_3} \quad (2.38)$$

olur. Burada  $\beta_F$ ,  $T_1$  ve  $T_2$  pnp tranzistorlarının akım kazancı olmaktadır. Böylece yüksek akım akıtma kapasitesi ile birlikte doğruluğu iyi akım oranları elde edilebilmektedir.



Şekil 2.21. Kontrollü  $\beta$ 'lı npn tranzistor ile yüksek akımlı akım kaynağı.

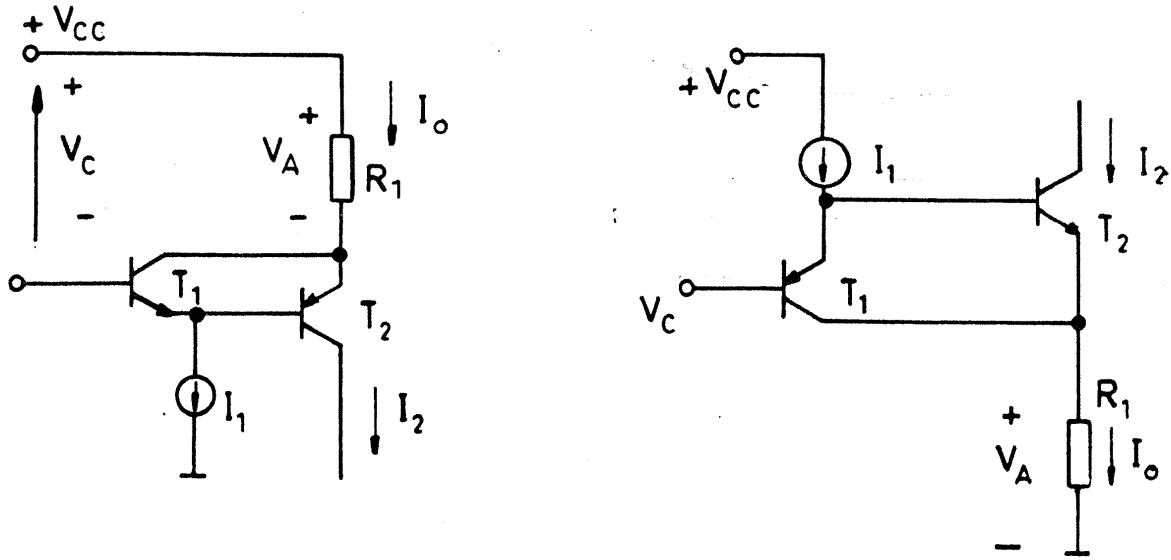
### Gerilim Kontrollu Akım Kaynakları

Genel olarak, buraya kadar ele alınan npn ve pnp akım kaynakları,  $I_{ref}$  referans akımını belirleyen R direncine uygulanan gerilimin deęiştirilmesiyle gerilim kontrollu akım kaynaęı olarak kullanılabilirler. Örneęin, Şekil-2.1'deki devrede  $V_{CC}$  besleme gerilimi yerine  $V_C$  kontrol gerilimi uygulanırsa,  $I_2$  çıkıř akımı  $V_C$  kontrol gerilimine

$$I_2 = I_{ref} = \frac{V_C - V_{BE}}{R} \quad (2.39)$$

baęintısıyla baęlı olur; burada  $V_{BE}$  diyot olarak baęlanmış  $T_1$  tranzistorunun baz-emetör gerilimidir.

Pratikte, böyle bir baęıntı ile verilen kontrol karakteristięi, çıkıř akımının  $V_C$  nin yanısıra  $V_{BE}$  ye de baęlı olması nedeniyle uygun olmamaktadır. Akımın  $V_{BE}$  ye baęımlılıęı, özellikle  $V_C$  nin  $V_{BE}$  ye yakın deęerlerinde, çıkıř akımının sıcaklıkla fazlaca sürüklenmesine yol açar. Sıcaklıkla sürüklenme problemi, Şekil-2.22'de verilen gerilim



Şekil 2.22. Gerilim kontrollu akım kaynakları.

kontrollu akım kaynaęı devresi yardımıyla çözülebilir. Çıkıř akımının  $V_{BE}$  ye baęımlılıęı,  $T_1$  ve  $T_2$  tranzistorlarının  $V_{BE}$  baz-emetör gerilimlerinin baęıntıda birbirlerini yok etmeleriyle giderilmektedir.  $T_1$  ve  $T_2$  tranzistorlarının  $V_{BE1}$  ve  $V_{BE2}$  baz-emetör gerilimlerinin yaklaşık

olarak eşit değerli ve zıt yönlü oldukları kabul edilsin. Bu durumda  $T_2$  tranzistorunun emetöründeki doğru gerilim seviyesi

$$V_A = V_C - V_{BE1} + |V_{BE2}| = V_C \quad (2.40)$$

şeklinde yazılabilir.  $T_1$  in baz akımının ihmal edilebilecek kadar küçük olduğu varsayılırsa,  $I_2$  akımı diğer iki koldaki akımlara

$$I_2 = I_O - I_1 \quad (2.41)$$

şeklinde bir bağımlılık gösterir.  $I_O$  akımı  $R_1$  direncinin uçlarındaki gerilim düşümü ile belirlendiğinden

$$I_O = \frac{V_A}{R_1} = \frac{V_C}{R_1} \quad (2.42)$$

bağıntısından hareket edilirse, çıkış akımının kontrol gerilimine

$$I_2 = \frac{V_C}{R_1} - I_1 \quad (2.43)$$

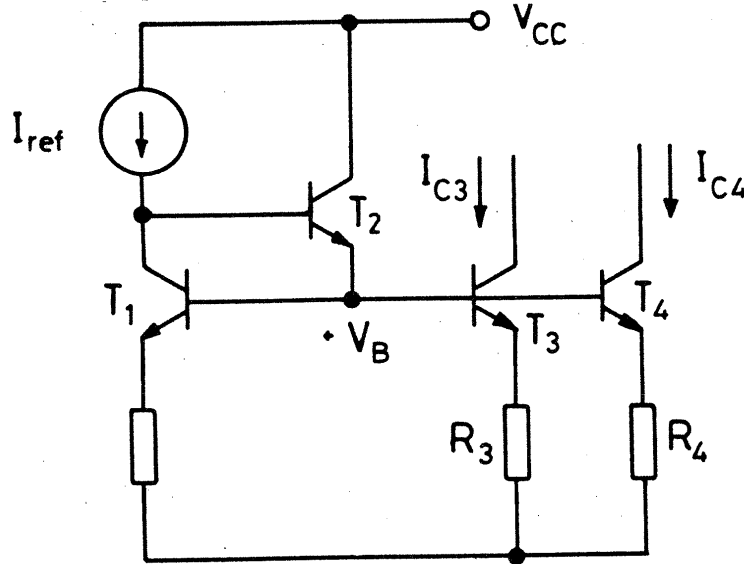
bağıntısıyla bağlı olduğu kolayca görülebilir. Burada  $I_1$  sabit değerli bir kutuplama akımıdır. Şekildeki ikinci devre, ilk devrenin eşleniğidir. Bununla beraber, giriş katı bir pnp tranzistor ile oluşturulduğundan, baz akımını ihmal ederken dikkat etmek gerekir. Gerilim kontrollü akım kaynakları, gerilim kontrollü osilatör tasarımında ve otomatik kazanç kontrolü devrelerinin gerçekleştirilmesinde kullanılan bir yapı bloku olarak, geniş bir uygulama alanı bulmaktadır.

### Tranzistorlu Akım Kaynaklarında Tranzistorların Eş Olmaması Sorunu

Birçok devre yapısında, eşit değerli iki yahut daha fazla sayıda akım kaynağının tasarlanması gerekir. Bu, özellikle D/A çevirici, işlemsel kuvvetlendirici ve enstrümantasyon kuvvetlendiricisi tasarımında önem taşır. Daha önceki bölümlerde baz akımının etkisinin minimize edilmesi ele alınmıştı. Bununla beraber,

tranzistorların  $I_S$  ve  $\beta_F$  ( $\alpha_F$ ) parametrelerindeki dengesizlik ve direnç dengesizliđi, ıkıř akımlarında byk dengesizliklere yol aar.

řekil-2.23'deki iki ıkıřlı akım kaynađı devresi ele alınsın. Direnç ve tranzistorların eř olmaları durumunda, kolektr gerilimleri de eř ise, kolektr akımları presizyonlu olarak eřitlenirler. Ancak, tranzistorların  $I_S$  ve  $\alpha_F$  parametrelerinde ve emetr direnlerinde dengesizlik varsa, emetr akımları da eřit olamayacaklardır.



řekil 2.23. İki ıkıřlı akım kaynađı devresi.

T<sub>3</sub> tranzistoru iin

$$V_T \cdot \ln \frac{I_{C3}}{I_{S3}} + \frac{I_{C3}}{\alpha_{F3}} R_3 = V_B$$

T<sub>4</sub> tranzistoru iin

$$V_T \cdot \ln \frac{I_{C4}}{I_{S4}} + \frac{I_{C4}}{\alpha_{F4}} R_4 = V_B$$



yazılabilir. Bu iki bağıntının birbirinden çıkartılmasıyla

$$V_T \ln \frac{I_{C3}}{I_{C4}} - V_T \ln \frac{I_{S3}}{I_{S4}} + \frac{I_{C3}}{\alpha_{F3}} R_3 - \frac{I_{C4}}{\alpha_{F4}} R_4 = 0 \quad (2.44)$$

bağıntısı elde edilir.

$$\Delta I_C = I_{C3} - I_{C4} \quad (2.45)$$

şeklinde yeni bir ortalama değer dengesizlik parametresinin tanımlanmasıyla

$$I_C = \frac{I_{C3} + I_{C4}}{2} \quad (2.46)$$

yazılabilir. Burada  $I_C$  büyüklüğü kolektör akımının ortalama değeridir. Benzer şekilde hareket edilirse tranzistorların  $I_S$  doyma akımları,  $\alpha_F$  akım kazançları ve  $R_3$ - $R_4$  emetör dirençleri için

$$\Delta I_S = I_{S3} - I_{S4} \quad (2.47)$$

$$I_S = \frac{I_{S3} + I_{S4}}{2} \quad (2.48)$$

$$\Delta \alpha_F = \alpha_{F3} - \alpha_{F4} \quad (2.49)$$

$$\alpha_F = \frac{\alpha_{F3} + \alpha_{F4}}{2} \quad (2.50)$$

$$\Delta R = R_3 - R_4 \quad (2.51)$$

$$R = \frac{R_3 + R_4}{2} \quad (2.52)$$

elde edilir. Bu bağıntılar, orijinal bağıntıları ortalama dengesizlik parametreleri cinsinden ifade etmek üzere kullanılabilirler. Bu yapılırsa, kolektör akımları için

$$I_{C3} = I_C + \frac{\Delta I_C}{2} \quad (2.53)$$

$$I_{C4} = I_C - \frac{\Delta I_C}{2} \quad (2.54)$$

yazılabilir. Bu baęıntılar (2.44) eřitlięinde yerine konursa

$$\begin{aligned} V_T \cdot \ln \frac{I_C + \frac{\Delta I_C}{2}}{I_C - \frac{\Delta I_C}{2}} - V_T \cdot \ln \frac{I_S + \frac{\Delta I_S}{2}}{I_S - \frac{\Delta I_S}{2}} \\ + \frac{\left( I_C + \frac{\Delta I_C}{2} \right) \left( R + \frac{\Delta R}{2} \right)}{\alpha_F + \frac{\Delta \alpha_F}{2}} - \frac{\left( I_C - \frac{\Delta I_C}{2} \right) \left( R - \frac{\Delta R}{2} \right)}{\alpha_F - \frac{\Delta \alpha_F}{2}} = 0 \end{aligned} \quad (2.55)$$

baęıntısı elde edilir. Dengesizlięin kçük olması řartı altında, (2.55) baęıntısındaki ilk terim

$$V_T \cdot \ln \frac{I_C + \frac{\Delta I_C}{2}}{I_C - \frac{\Delta I_C}{2}} = V_T \cdot \ln \frac{1 + \frac{\Delta I_C}{2 I_C}}{1 - \frac{\Delta I_C}{2 I_C}}$$

řekline getirilebilir ve  $\Delta I_C / 2 I_C \ll 1$  olması řartı altında

$$\begin{aligned} V_T \cdot \ln \frac{I_C + \frac{\Delta I_C}{2}}{I_C - \frac{\Delta I_C}{2}} &= V_T \cdot \ln \left[ \left( 1 + \frac{\Delta I_C}{2 I_C} \right) \left( 1 + \frac{\Delta I_C}{2 I_C} \right) \right] \\ &= V_T \cdot \ln \left[ 1 + \frac{\Delta I_C}{I_C} + \left( \frac{\Delta I_C}{I_C} \right)^2 \right] \\ &= V_T \cdot \ln \left( 1 + \frac{\Delta I_C}{I_C} \right) \end{aligned} \quad (2.56)$$

biçiminde ifade edilebilir. Bu bağıntıdaki ikinci derece terim ihmal edilmiştir. Logaritma fonksiyonu

$$\ln(1+x) = 1 - \frac{x^2}{2} + \dots$$

şeklinde seriye açılabilirdiğinden ve  $x \ll 1$  olduğundan

$$\ln(1+x) = x$$

yaklaşıklığı yapılabilir. Böylece dengesizlik için

$$\frac{\Delta I_c}{I_c} = \frac{1}{1 + \frac{g_m R}{\alpha_F}} \frac{\Delta I_s}{I_s} + \frac{\frac{g_m R}{\alpha_F}}{1 + \frac{g_m R}{2}} \left( -\frac{\Delta R}{R} + \frac{\Delta \alpha_F}{\alpha_F} \right) \quad (2.57)$$

bağıntısı elde edilir.

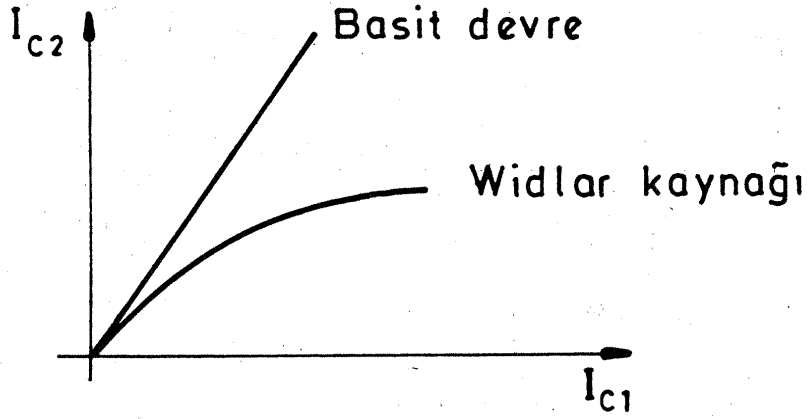
### 2.1.2. Kaynaktan Bağımsız Kutuplama

Basit akım kaynağı devrelerinde çıkış akımı besleme gerilimi ile orantılıdır. Örnek vermek gerekirse, bir işlemsel kuvvetlendirici devresinde kullanılan akım kaynağı devresinin 10V ile 30V sınırları arasında değişen bir besleme gerilimi ile kutuplanması halinde, akım kaynağının akımı 1:3 oranında, devrenin güç harcaması ise 1:9 oranında değişir. Bu bağımlılık, söz konusu kaynak için duyarlık ifadeleri yazılarak verilebilir. Basit akım aynası için bu duyarlık  $S=1$  olur. Widlar akım kaynağında ise, akımın besleme gerilimine bağımlılığının logaritmik olmasının bir sonucu olarak, çıkış akımının besleme gerilimine duyarlığı daha az olmaktadır. Bu iki akım kaynağı düzenine ilişkin çıkış akımı-referans akımı değişimleri Şekil-2.24'de gösterilmiştir.  $I_{c1}$  akımı referans akımına,  $I_{c2}$  de çıkış akımına karşı düşmektedir.

Çıkış akımının besleme gerilimiyle değişimini karakterize etmek üzere  $S$  bağıl duyarlığından yararlanılabilir. Bir  $y$  büyüklüğünün bir  $x$  büyüklüğüne göre  $S$  bağıl duyarlığı

$$S_x^y = \frac{x}{y} \cdot \frac{\partial y}{\partial x} \quad (2.58)$$

bađıntısıyla tanımlanır.  $y=I_{C2}$  ve  $x=V_{CC}$  alınsın. Bu durumda elde edilen bađıl duyarlılık, yzde olarak besleme geriliminde ortaya ıkacak bir deđiřmeye karřılık ıkıř akımının yine yzde olarak ne oranda deđiřeceğini veren bir parametre olur ve



řekil 2.24. Basit akım aynası ve Widlar akım kaynađı iin ıkıř akımının kutuplama akımına bađımlılıđı.

$$S_{V_{CC}}^{I_{C2}} = \frac{V_{CC}}{I_{C2}} \frac{\partial I_{C2}}{\partial V_{CC}} \quad (2.59)$$

bađıntısıyla ifade edilir. Widlar akım kaynađı durumunda,  $I_{C2}$  ıkıř akımının  $V_{CC}$  besleme gerilimine duyarlılıđı, bu akım kaynađı devresi iin verilen

$$V_T \cdot \ln \left( \frac{I_{ref}}{I_{C2}} \right) = I_{C2} \cdot R_2 \quad (2.60)$$

kapalı ifadesinden hareketle bulunabilir. Bunun iin bađıntının  $V_{CC}$  ye gre kısmi trevinin alınması gerekir. Bylece

$$V_T \cdot \frac{\partial}{\partial V_{CC}} \left( \ln \frac{I_{ref}}{I_{C2}} \right) = R_2 \cdot \frac{\partial I_{C2}}{\partial V_{CC}}$$

elde edilir. Bu bađıntıdan  $\partial I_{C2} / \partial V_{CC}$  nin zlmesiyle

$$S_{V_{CC}}^{I_{C2}} = \frac{1}{1 + \frac{I_{C2} \cdot R_2}{V_T}} S_{V_{CC}}^{I_{ref}} \quad (2.61)$$

eşitliği bulunur.

$$I_{ref} = \frac{V_{CC} - V_{BE}}{R_1}$$

olduğundan,  $I_{ref}$  akımının besleme gerilimine göre bağıl duyarlığı 1 olur. Devre için  $I_{ref} = 1 \text{ mA}$ ,  $I_{C2} = 10 \text{ } \mu\text{A}$  ve  $R_2 = 11.9 \text{ k}\Omega$  değerleri alınırsa, bağıl duyarlık

$$S_{V_{CC}}^{I_{C2}} = 0.13$$

değerini alır. Başka bir deyişle, %10 oranındaki bir  $V_{CC}$  değişimi,  $I_{C2}$ 'de sadece %1.3 oranında bir değişime neden olmaktadır. Ancak, birçok analog devre uygulaması için bu değer de yeterli olmaz. Böyle durumlarda, kutuplama akımlarını besleme gerilimi yerine bir gerilim standardına bağımlı kılmak yoluna gidilir. Kutuplama akımı devresinin duyarlığı, kullanılan gerilim referansı devresi ile belirlenir.

Yaygın olarak kullanılan gerilim referansları

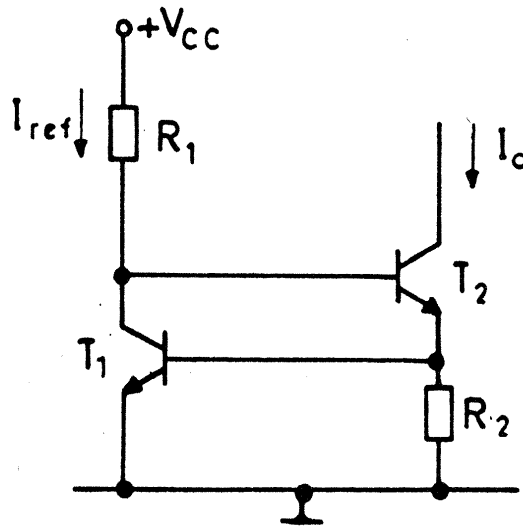
- bir tranzistorun  $V_{BE}$  baz-emetör gerilimi,
- $V_T$  ısı gerilimi
- bir tranzistorun ters yönde kutuplanmış BE jonksiyonunun bel-verme gerilimi.
- $V_{BE}$  ve  $V_T$  referanslarının bir araya getirilmesi ve bunların zıt yönlü sıcaklık katsayılarının birbirini dengelemesi ilkesine dayanan band aralığı referansı

başlıkları altında toplanabilir. Bunların her biri, akımın besleme kaynağına bağımlılığını azaltmak amacıyla kullanılabilir. Ancak, ilk ikisinin sıcaklığa fazlaca bağımlı olduğuna dikkat etmek gerekir.  $V_{BE}$  nin sıcaklık katsayısının negatif,  $V_T$  ısı geriliminin sıcaklık katsayısının ise pozitif olduğunu belirtmekte yarar vardır.

Zener diyodunun en az 7-8V'luk bir besleme gerilimine gereksinme gstermesi nedeniyle bir dezavantajı bulunmaktadır. Tmdevre teknięinde Zener diyodu, bir npn tranzistorun baz-emetr jonksiyonunun 6V civarında belvermesinden yararlanılarak geręekleřtirilmekte, bunun tesinde Zener diyodunun bir kutuplama referansı devresi ięerisinde kullanılması fazla miktarda grlt gerilimi oluřmasına neden olmaktadır.

### $V_{BE}$ Gerilimi Referansı

$V_{BE}$  gerilimi referansı geręekleřtirmek zere kullanılabilecek en basit devre yapısı Őekil-2.25'de grlmektedir. Bu devre Wilson akım kaynaęına benzerlik gsterir. Ancak, diyot olarak baęlanmış olan tranzistorun yerini burada bir  $R_2$  direnci almıřtır.  $I_{ref}$  referans akımı  $T_1$  tranzistorundan akıtılmakta, bunun akabilmesi ięin  $T_2$  tranzistorunun  $R_2$  direncinden yeteri kadar akım akıtabilmesi ve bylece  $T_1$  tranzistorunun baz-emetr geriliminin  $V_{BE1}=V_{BE}(I_{ref})$  olmasının saęlanması gerekmektedir. Baz akımlarının ihmal edilmesi halinde,  $I_o$  ıkıř akımı  $T_2$  nin emetr akımına eřit olur ki, bu akım aynı zamanda  $R_2$  zerinden akar.  $R_2$  direnci zerinde bir baz-emetr gerilimi dřm oluřturacak deęerde olduęundan, ıkıř akımı bu baz-emetr gerilimiyle orantılı olur. Baz akımları ihmal edilirse

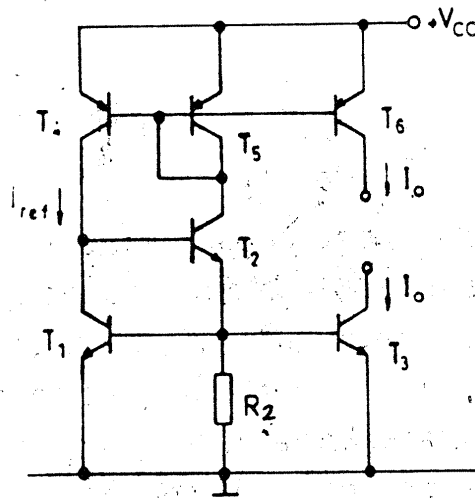


Őekil 2.25.  $V_{BE}$  referansı kullanılarak kaynaktan baęımsız kutuplama.

$$I_O = \frac{V_{BE1}}{R_2} = \frac{V_T}{R_2} \ln \frac{I_{ref}}{I_{S1}} \quad (2.62)$$

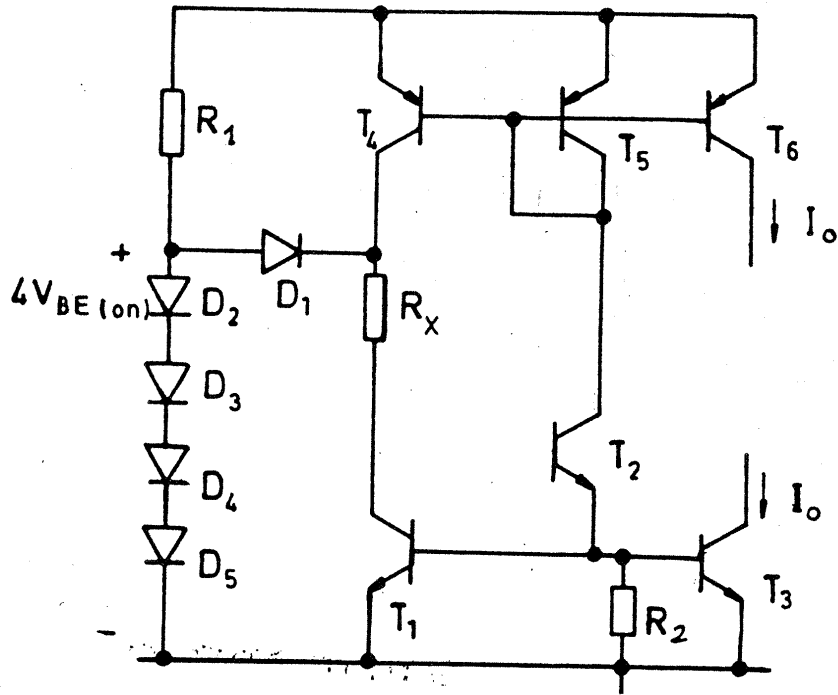
bağıntısı bulunur.  $T_1$  in baz-emetör gerilimi  $V_{CC}$  besleme gerilimi ile değiştiğinden, bu devrenin tümüyle kaynaktan bağımsız olduğu söylenemez. Besleme kaynağından bağımsız kalma özelliği, sürüklenmeli kutuplama devresi olarak da isimlendirilen devre kullanılarak önemli ölçüde iyileştirilebilir. Bu devrede, referans akımının kaynağa bağlanan bir dirençle sağlanması yerine, referans akımı doğrudan doğruya akım kaynağının çıkış akımına bağımlı kılınmıştır. Yapıda oluşan geribesleme çevrimiyle çalışma noktasının kararlı tutulduğu kabulü altında, devreden akan akım dirençle kutuplanmış devredekine göre besleme gerilimine çok daha az bir bağımlılık gösterir. Bu tekniğin  $V_{BE}$  gerilimi referansı devresine uygulanması Şekil-2.26'da gösterilmiştir.

Kolaylık sağlamak amacıyla  $V_A = \infty$  alınsın.  $T_1$ ,  $T_2$  tranzistorları ve  $R_2$  direncinden oluşan devre  $I_{C2}$  nin  $I_{ref}$  akımına logaritmik olarak bağımlı olacağını,  $T_4$  ve  $T_5$  tranzistorlarının emetör kesit alanlarının eşit olması da  $I_{ref}$  ve  $I_{C2}$  nin eşit olacağını göstermektedir. Böylece, Early olayı gözönüne alınmazsa, kutuplama akımı besleme geriliminden bağımsız kalmaktadır. İstendiği takdirde, kaskod devrenin yahut Wilson devresinin kullanılmasıyla çıkış direncinin artırılması mümkündür. Devrenin çıkış akımları, emetör alanları  $T_1$  ve  $T_5$  ile aynı olan  $T_3$  ve  $T_6$  tranzistorları üzerinden alınır.



Şekil 2.26. Kendi kendini kutuplayan  $V_{BE}$  referansı devresi.

Bu devrenin en nemli sakıncası, besleme gerilimi sıfırdan farklı olsa bile, devrenin akımının sıfır olduėu ikinci bir kararlı alıřma konumunun (alıřma noktası) bulunmasıdır. Devrenin bu istenmeyen durumda kalmasını nlemek zere, genellikle, bařlatma devresi olarak isimlendirilen ek bir devreye gereksinime duyulmaktadır. Sıfır akımlı istenmeyen durum, devredeki tranzistorlardan biraz akım akıtılarak ve bunların akım kazançlarının ok dřk deėerler alması nlenerek giderilebilir. Byle bir devre dzeni Őekil-2.27'de gsterilmiřtir.



Őekil 2.27. Sıfır akımlı istenmeyen durumun oluřmasını nlemek zere bařlatma devresi.

İlk bařta, devrenin istenmeyen konum olan sıfır akım konumunda bulunduėu varsayılıں. Byle olması halinde,  $T_1$  tranzistorunun bazı referans potansiyelinde bulunur.  $T_2$  tranzistorunun baz potansiyeli de devredeki kaak akımlarla belirlenen on milivoltlar mertebesinde bir potansiyel farkı kadar referans potansiyelinin zerinde bir deėer alır. Bununla beraber, sol tarafta  $D_1$  diyodunun anodu



referans potansiyeline göre dört diyot gerilimi kadar daha pozitif bir değer alır. Böylece,  $R_X$  direncinin uçlarında üç diyot gerilimi kadar bir gerilim düşer ve  $R_X$  üzerinden  $T_1 - T_2$  kombinezonuna bir akım akar. Bu akım  $T_4$  ve  $T_5$  tranzistorlarından da bir akım akmasına neden olur ve bununla devrenin sıfır akım durumunda kalması önlenir.

Ancak, akım kaynağı devresi istenen şartları sağladıktan sonra, başlatma devresinin esas devreyi etkilememesi gerekir. Bu şart  $R_X$  direncinin yeteri kadar büyük seçilmesiyle sağlanır, böylece  $R_X$  üzerindeki gerilim düşümü  $D_1$  diyodunu tıkama yönünde kutuplayacak kadar büyük olur. Sürekli halde,  $T_1$  tranzistorunun kolektör gerilimi referansa göre iki diyot gerilimi kadar daha yüksektir.  $D_1$  diyodunun anodunda ise dört diyot gerilimi bulunur.  $I_{C1} \cdot R_X$  gerilim düşümü iki diyot gerilimine eşit yapılırsa, sürekli çalışma halinde  $D_1$  diyodu sıfır gerilimle kutuplanmış olur. Sonuçta,  $R_5$ ,  $D_2$ - $D_5$  elemanlarıyla oluşturulan başlatma devresi, sürekli çalışma halinde  $D_1$  diyodu ile ana devreden ayrılmaktadır.

$V_{BE}$  referansı devresinin sakıncalı bir yanı, sıcaklığa bağımlılığıdır. Sıcaklık katsayısı, derece santigrad sıcaklık değişimi başına çıkış akımındaki değişim olarak tanımlanır ve

$$TC_F = \frac{1}{I_O} \frac{\partial I_O}{\partial T} \quad (2.63)$$

bağıntısıyla ifade edilir. Bu bölümde ele alınmış olan  $V_{BE}$  referansı devresi için

$$TC_F = \frac{1}{V_{BE1}} \frac{\partial V_{BE}}{\partial T} - \frac{1}{R} \frac{\partial R}{\partial T} \quad (2.64)$$

eşitliği elde edilir. Buna göre,  $I_O$  çıkış akımının sıcaklığa bağımlılığı, direncin sıcaklık katsayısı ile baz-emetör jonksiyonu geriliminin sıcaklık katsayısının farkı ile belirlenmektedir. Bunlardan ilki pozitif, ikincisi ise negatif olduğundan,  $TC_F$  oldukça büyük değerli ve negatif olur.

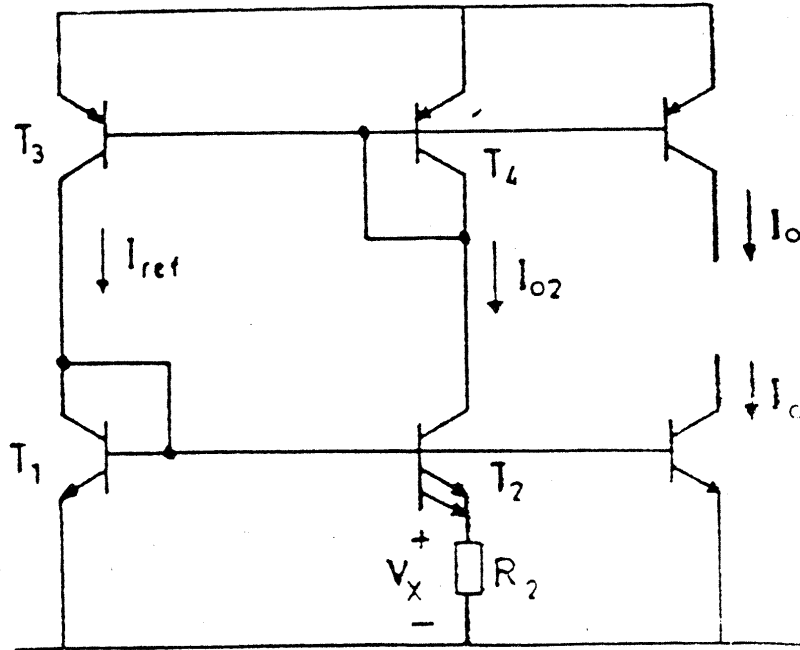
### $V_T$ Isıl Gerilimi Referansı

Gerilim referansı retmek iin dięer bir yol,  $V_T$  ısıl geriliminden yararlanmaktır. Farklı akım yoęunluklarında alıřan iki jonksiyonun gerilimleri arasındaki farkın  $V_T$  ısıl gerilimiyle orantılı olduęu gsterilebilir. Kutuplama akımını saęlayabilmek zere, bu gerilim farkının akıma dnřtrlmesi gerekir.

Farklı akım yoęunluklarında alıřtırılan iki tranzistordan oluřan Widlar akım kaynaęı devresi iin  $R_2$  direncinin ularındaki  $V_x$  gerilimi

$$V_x = I_{c2} \cdot R_2 = V_T \cdot \ln \frac{I_{c1} \cdot I_{s2}}{I_{c2} \cdot I_{s1}}$$

řeklinde yazılabilir. İki kolektr akımının oranı sabit tutulduęundan,  $R_2$  nin ularındaki gerilim  $V_T$  ısıl gerilimi ile orantılı olur. řekil-2.28'de verilen kendilięinden kutuplamalı devrede bu zellikten yararlanılmaktadır. Bu devrede emetr kesit alanları eř olan  $T_3$  ve  $T_4$  tranzistorlarıyla kurulan akım kaynaęı ile  $I_{c1}$  ve  $I_{c2}$  kolektr akımlarının eřit olmaları saęlanmıřtır.  $T_2$  tranzistorunun emetr kesit alanının  $T_1$  tranzistorunun alanının iki katı olması halinde  $I_{s2}=2 \cdot I_{s1}$  olacaęından hareket edilirse,  $R_2$  direncinin ularındaki gerilim



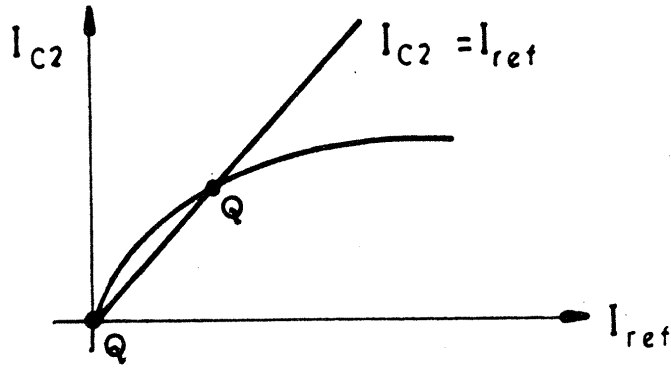
řekil 2.28.  $V_T$  ısıl gerilimi referansı devresi.

$$V_X = V_T \cdot \ln \frac{I_{C1} \cdot I_{S2}}{I_{C2} \cdot I_{S1}} = V_T \cdot \ln(2)$$

olur. Bundan hareketle

$$I_{C2} = \frac{V_T}{R_2} \ln(2) \quad (2.65)$$

bağıntısı elde edilir. Şekil-2.29'dan fark edilebileceği gibi, bu devrenin de biri sıfırda diğeri ise istenen çalışma noktasında olmak üzere iki olası çalışma noktası bulunmaktadır. Sıfır akımlı çalışmayı önleyebilmek üzere, bu devrede de başlatma düzeni gerekli olur.



Şekil 2.29. Devrenin çalışma durumları.

Çıkış akımının sıcaklığa bağımlılığı incelenirse

$$\begin{aligned} \frac{1}{I_{C2}} \frac{\partial I_{C2}}{\partial T} &= \frac{1}{I_{C2}} \frac{\partial}{\partial T} \left[ \frac{V_T}{R_2} \ln(2) \right] \\ &= \frac{1}{I_{C2}} \left[ \frac{V_T}{R_2} \ln(2) \left( \frac{1}{V_T} \frac{\partial V_T}{\partial T} - \frac{1}{R_2} \frac{\partial R_2}{\partial T} \right) \right] \end{aligned}$$

bağıntısından hareketle

$$TC_F = \frac{1}{V_T} \frac{\partial V_T}{\partial T} - \frac{1}{R_2} \frac{\partial R_2}{\partial T} \quad (2.66)$$

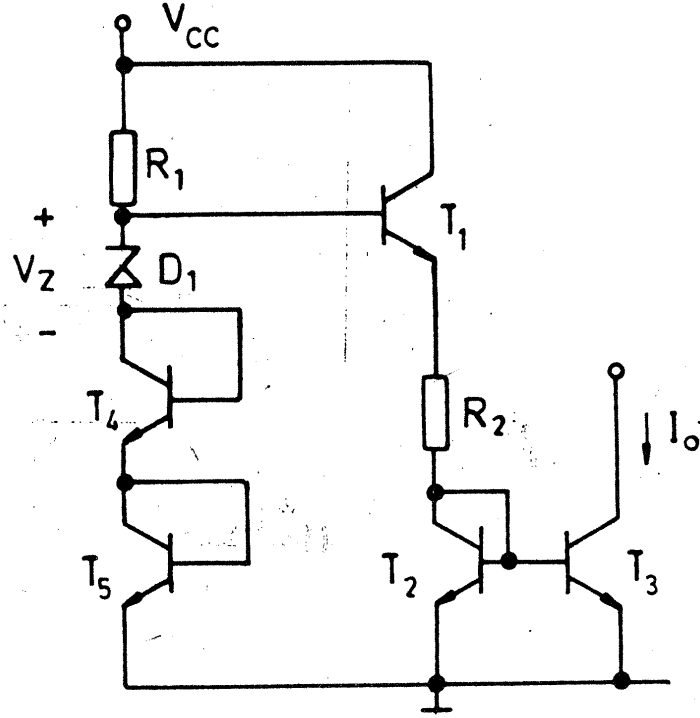
eşitliđi elde edilir. Buradaki 1/2 lik emetr kesit alanları oranı örnek olarak seđilmiştir. Gerçekte bu oran, tranzistorlar ve  $R_2$  direnci için gerekli olan alan toplam alan minimize edecek biçimde seđilir.  $V_{BE}$  referansı ile karşılaştırıldığında, bu devre çıkış akımı için daha küçük bir sıcaklık katsayısı gösterir; zira, hem  $V_T$  ısıl geriliminin hem de difüzyonlu bir direnç olan  $R_2$  direncinin sıcaklık katsayısı pozitiftir ve bunlar (2.56) bađıntısı uyarınca birbirlerinin etkisini yok ederler.

### Sıcaklıktan Bađımsız Kutuplama

Daha önceki bölümde deđinildiđi gibi, baz-emetr gerilimi ve ısıl gerilimin referans olarak kullanıldıkları devrelerde çıkış akımının sıcaklık katsayısı,  $V_T$  referansında önemli ölçüde düzeltilmiş olmasına rağmen, oldukça yüksektir. Bu sakınca iki farklı yaklaşımla giderilebilir; bunlardan ilki Zener diyodu referansı, ikincisi ise band aralıđı (band-gap) referansıdır.

### Zener Referanslı Kutuplama Devreleri

Zener referansının kullanıldığı tipik bir kutuplama devresi Şekil-2.30'da görlmektedir. Bir npn tranzistorun baz-emetr jonksiyonu, ters yönde kutuplanması halinde, prosesin ayrıntılarına bađlı olarak 6V-8V arasında belverme gösterir. Bu çalışma bölgesinde küçük işaret direnci küçüktür ve eleman, bu bölge içerisinde sıcaklık katsayısı 6V civarında 0 olan ve 8V deđerine yaklaşıldığında 4mV/°C olan bir gerilim kaynađı gibi davranır. Şekil-2.30'daki devrede  $R_1$  direnci  $D_1, T_4$  ve  $T_5$  elemanlarının kutuplama akımını sağlar.  $T_1$  tranzistorunun  $V_{B1}$  baz gerilimi  $V_Z$  Zener gerilimi ile iki diyot geriliminin toplamına eşittir.  $R_2$  direncinin uçlarındaki gerilim ise  $V_{B1}$  den  $T_2$  diyodunun ve  $T$  tranzistorunun baz-emetr gerilimlerinin çıkartılması ile bulunabilir.  $R_2$  nin uçlarındaki gerilim yaklaşık olarak  $V_Z$  Zener gerilimine eşittir, böylece

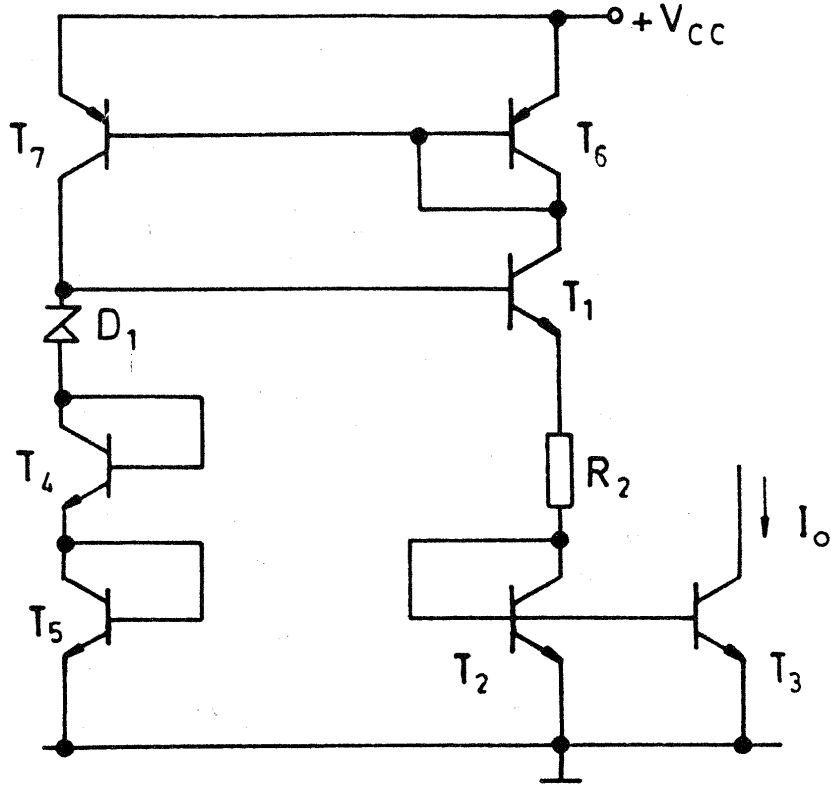


Şekil 2.30. Zener referansı devresi.

$$I_o = \frac{V_Z}{R_2}$$

(2.67)

olur. Besleme geriliminin değişmesi halinde,  $R_1$  den akan akımın da değişmesi nedeniyle, bu devre bir miktar kaynak bağımlılığı gösterir. Böylece,  $T_3, T_4$  ve  $D_1$ 'den akan akım da değişir. Bu elemanlar sonlu küçük işaret direnci gösterdiklerinden,  $T_1$  tranzistörünün bazındaki gerilim de değişir. Daha önceki devrelerde yapıldığı gibi kendiliğinden kutuplamalı devreler kullanılırsa, bu sorun ortadan kaldırılabilir. Kendiliğinden kutuplamalı böyle bir devre düzeni Şekil-2.31'de gösterilmiştir.



Şekil 2.31. Kendiliğinden kutuplamalı Zener referansı devresi.

Her iki devre de,  $R_2$  nin düşük değeri olması durumunda  $TC_F$  sıcaklık katsayısı düşük olan bir çıkış akımı üretmekte, ancak  $R_2$  nin yüksek sıcaklık katsayılı difüzyonlu bir direnç olması durumunda sıcaklıkla değişimler önemli değerlere ulaşmaktadır.  $I_o$  çıkış akımının  $TC_F$  sıcaklık katsayısının sıfır olmasının istenmesi halinde,  $R_2$  nin ve  $V_Z$  nin sıcaklıkla değişimini kompanse etmek üzere,  $n$  tane diyot  $R_2$  direncine seri olarak bağlanabilir. Bu yapı Şekil-2.32'de verilmiştir. Bu devrede

$$V_Z = I_o \cdot R_2 + (n+2) \cdot V_{BEon} \quad (2.68)$$

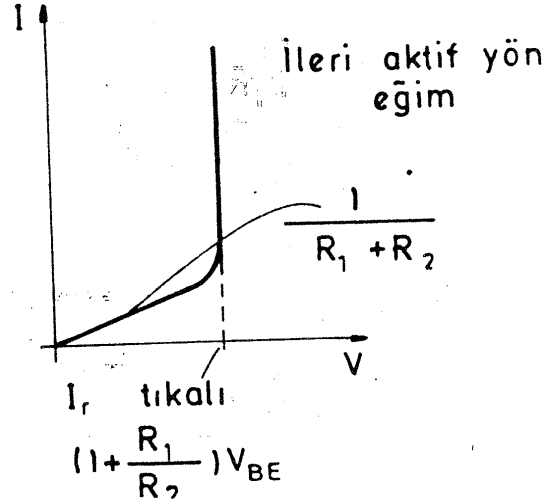
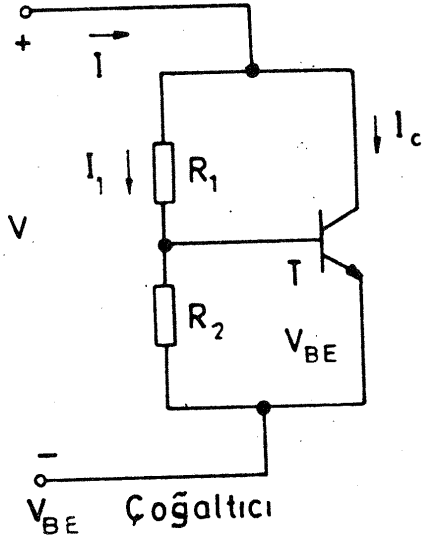
şeklinde olup,  $n$  büyüklüğü kompanzasyon diyotlarının sayısını vermektedir. Sıcaklığa göre türev alınırsa

$$\frac{\partial V_Z}{\partial T} = R_2 \cdot \frac{\partial I_o}{\partial T} + (n+2) \frac{\partial V_{BEon}}{\partial T} + I_o \cdot \frac{\partial R_2}{\partial T}$$

bulunur. Her iki taraf  $R_2 \cdot I_o$  değerine bölünürse, bağıntı



$$V_{BEon} = V \frac{R_2}{R_1 + R_2}$$



Şekil 2.33.  $V_{BE}$  oğaltıcı devresi.

olmaktadır. Kolektör akımı

$$I_c = I_s \cdot \exp(V_{BEon}/V_T) = I_s \cdot \exp\left[\frac{V \cdot R_2}{R_1 + R_2} \frac{1}{V_T}\right]$$

ve devredeki toplam akım da

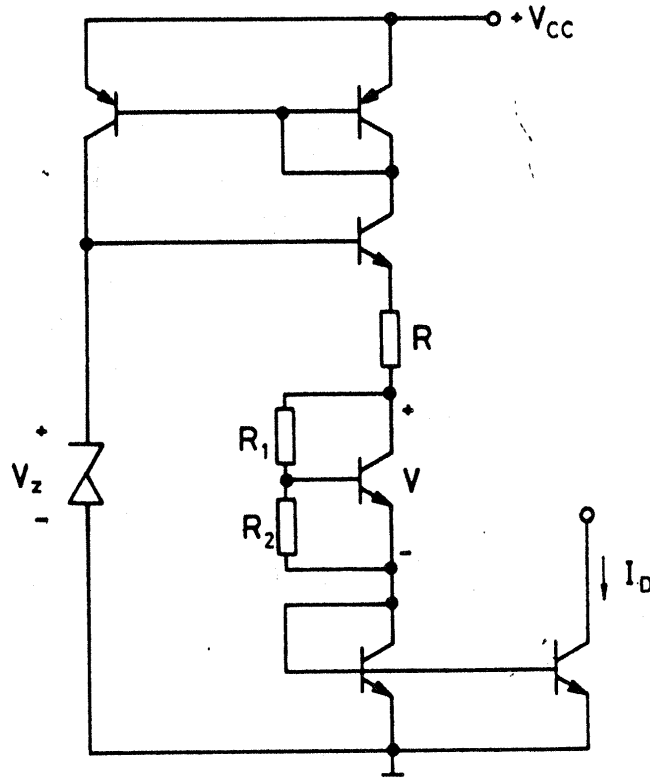
$$I = I_1 + I_c = \frac{V}{R_1 + R_2} + I_s \cdot \exp\left[\frac{V \cdot R_2}{R_1 + R_2} \frac{1}{V_T}\right]$$

şeklinde ifade edilebilir. Devre genelde  $I_c \gg I_1$  olacak şekilde çalıştırıldığından, bu bölgede

$$I = I_s \cdot \exp\left[\frac{V \cdot R_2}{R_1 + R_2} \frac{1}{V_T}\right]$$

olur. Bu bağıntının tersi alınır





Şekil 2.34.  $V_{BE}$  çoğaltıcılı sıcaklık kompanzasyonu.

$$V = \left(1 + \frac{R_1}{R_2}\right) \cdot V_T \cdot \ln \frac{I}{I_S} = \left(1 + \frac{R_1}{R_2}\right) \cdot V_{BEon} \quad (2.70)$$

bulunur. Buna göre, iki uç arasındaki gerilim  $V_{BEon}$  geriliminin bir katı olmaktadır. Bu devrenin kullanılmasıyla gerçekleştirilen sıfır sıcaklık katsayılı bir akım kaynağı devresi Şekil-2.34'de görülmektedir.

### Band Aralığı Referansı

Zener diyotlu devrenin kullanılabilmesi için en az 8-10V'luk bir besleme gerilimine gereksinime duyulur. Bunun yanısıra, Zener diyodunun gürültüsünün yüksek olduğunu belirtmekte yarar vardır. Bu sakıncalardan kurtulmak üzere başvurulan diğer bir yol band aralığı referansı devresi kullanmaktır. Band aralığı referansı devreleri gerilim kaynakları ile birlikte daha sonraki bölümde ele alınacaktır.

## 2.2. Gerilim Kaynakları

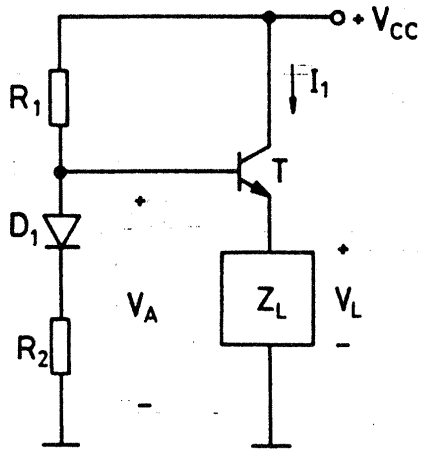
Bir ok devre uygulamasında, devre ierisinde bir i gerilim kaynađı grevini stlenecek dşk empedanslı noktalara (dđmlere) gereksinme duyulur. İdeal durumda, byle bir gerilim referansı hem deđiřken iřaretler aısından dşk empedans elde edilmesi; hem de ok kararlı, besleme geriliminden ve sıcaklıktan bađımsız bir dođru gerilim seviyesi elde edilmesi aısından istenir. Bir ok uygulamada bu řartların yerine gelmesi, devrenin sađlıklı alıřabilmesi aısından nem tařır. Bu řartları yerine getiren alt yapı bloklarına gerilim kaynađı adı verilmektedir. Gerilim kaynakları, besleme kaynađından ve sıcaklıktan bađımsız sabit referans gerilimleri reten devrelerdir.

Gerilim kaynađı katları, normalde, devre ierisinde bađımsız kutuplama seviyeleri oluřturmak zere kullanılırlar. Bazı uygulamalarda, farklı katları birbirinden yalıtılmak zere dşk empedanslı gerilim kaynađı yapılarının kullanılması gerekli olur.

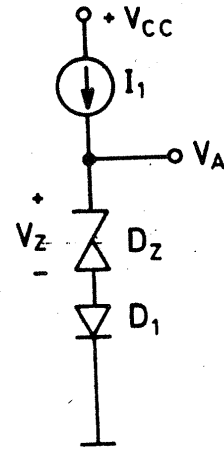
Tmdevre tekniđinde kullanılan temel gerilim kaynađı yapıları řekil-2.35'de grlmektedir. řekil-2.35a'da yer alan devre, emetr ıkıřlı katın dşk deđerli ıkıř empedansı, ıkıř gerilimi

$$V_L = (V_{CC} - V_{BE_{on}}) \frac{R_2}{R_1 + R_2} \quad (2.71)$$

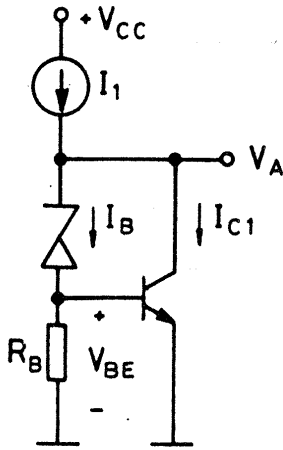
olan dşk empedanslı bir gerilim kaynađı oluřturulmasını mmkn kılmaktadır. Bu yapıda yer alan  $D_1$  diyodu dođru gerilim dengesizliđini gidermek ve T tranzistorunun  $V_{BE}$  geriliminin sıcaklıđa bađımlılıđının devre zerine etkisini azaltmak zere kullanılmıřtır. Devredeki  $Z_L$  empedansı, T tranzistoru zerinden beslenen diđer devre bloklarını temsil etmektedir. Tranzistor iin karma  $\pi$  modeli kullanılarak, T tranzistorunun emetrnden ieriye dođru bakıldıđında grlen diren hesaplanırsa



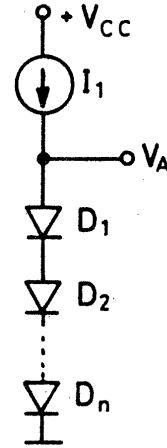
(a)



(b)



(c)



(d)

Şekil 2.35. Tümdevre tekniğinde gerilim kaynağı yapıları.

$$R_O = \frac{V_T}{I_1} + \frac{R_1 \cdot R_2}{\beta_F (R_1 + R_2)} \quad (2.72)$$

eşitliği bulunur.

Rezistif kutuplama düzeni nedeniyle, bu devrede  $V_A$  ve  $V_L$  gerilimleri  $V_{CC}$  besleme gerilimine bağlıdır. Besleme gerilimine bağımlılık, Şekil-2.35b,c ve d'deki düzenlerin kullanılmasıyla azaltılabilir. Bu devrelerin her birinde, kutuplama uçlarından içeriye doğru bakıldığında görülen empedans, ek bir emetör çıkışlı katı gereksiz kılacak derecede düşük değerlidir. Bir çok uygulamada,  $I_1$  akım kaynağı  $V_{CC}$  ile  $V_A$  arasına bağlanacak bir dirençle değiştirilebilir.

ekil-2.35b ve c'deki devrelerde ıkıř dođru gerilim seviyesi

$$V_A = V_Z + V_{BEon} \quad (2.73)$$

řeklindedir. İleri ynde kutuplanmış  $D_1$  diyodu,  $V_Z$  geriliminin pozitif sıcaklık katsayısının kısmen kompanze edilmesini sađlamaktadır. Monolitik bir yapıda  $D_Z$  ve  $D_1$  yapısı, iki ayrı emetr bulunan tek bir tranzistor řeklinde gerekleřtirilebilir. ıkıř ularından ieriye dođru bakıldıđında grlen empedans

$$R_O = R_Z + \frac{V_T}{I_1} \quad (2.74)$$

olup, burada  $R_Z$  byklđ baz-emetr belvermesinden yararlanılarak gerekleřtirilen Zener diyodunun dinamik direncidir ve tmdevre yapılarında deđeri  $40-100\Omega$  arasında deđiřir.

ekil-2.35c'deki devre,  $V_Z + V_{BE}$  deđerine eřit bir dođru gerilim seviyesi verir. Devredeki  $T_1$  tranzistoru aktif kazanç katı olarak grev yapar ve  $I_{C1}$  akımını ıkıř gerilimi seviyesi sabit tutulacak řekilde ayarlar. Devrenin ıkıř empedansı yaklařık olarak nceki devreninkine eřittir.

ekil-2.35d'deki devrede  $n$  tane diyot, yahut diyot olarak bađlanmış tranzistor,  $V_A$  ıkıř gerilimini oluřturmak zere seri olarak bađlanmışlardır. Burada ıkıř gerilimi

$$V_A = n \cdot V_{BEon} \quad (2.75)$$

ve ıkıř empedansı da

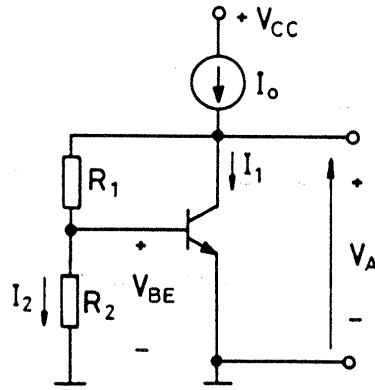
$$R_O = \frac{n \cdot V_T}{I_1} \quad (2.76)$$

olmaktadır. Bu yapıda ıkıř geriliminin sıcaklık katsayısı negatif olup

$$\frac{\partial V_A}{\partial T} = \frac{\partial V_{BE}}{\partial T} = -2.5 \times n \text{ mV}/^\circ\text{C} \quad (2.77)$$

biiminde ifade edilmektedir.

Dizideki her bir diyot ayrı bir kolektörü bulunan bir tranzistorla oluşturulursa, kırmık üzerinde bu bölüme ayrılan bölge önemli bir yer tutar. Bu soruna bir çözüm bulmak üzere, daha önce akım kaynağı devreleri incelenirken ele alınan  $V_{BE}$  çoğaltıcı devresinden yararlanılabilir. Böyle bir devre Şekil-2.36'da görülmektedir.



Şekil 2.36.  $V_{BE}$  çoğaltıcı.

Baz akımının ihmal edilebileceği kabulü ile  $R_L$  direncinden akan akım  $R_1$  direncinden akan akıma eşittir. Böylece

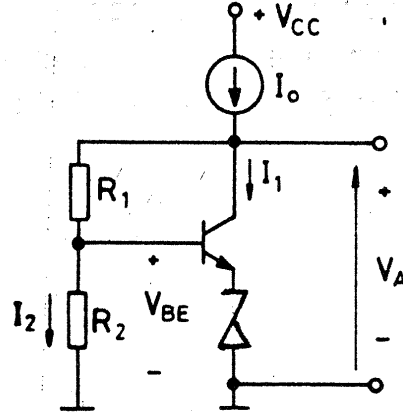
$$V_A = I_2 \cdot (R_1 + R_2) = V_{BE} \cdot \left(1 + \frac{R_1}{R_2}\right) \quad (2.78)$$

olmaktadır. Karma  $\pi$  eşdeğer devresi kullanılarak devrenin çıkış direnci hesaplanırsa

$$R_O = \frac{R_1}{\beta_F} \cdot \frac{R_1 + R_2}{g_m \cdot R_2} \quad (2.79)$$

bulunur. Bu bağıntıda  $g_m = I_1 / V_T$  şeklinde alınmaktadır.

Daha yüksek değerli doğru gerilim seviyelerinin istenmesi halinde, devredeki tranzistorun emetörüyle referans noktası arasına bir Zener diyodu yerleştirilerek, gerekli şartları sağlayacak şekilde devre üzerinde bir değişiklik yapılabilir. Bu değişikliğin yapılması



Şekil 2.37. Yüksek gerilimli Zener diyodu.

sonucunda ortaya çıkan devre Şekil-2.37'de verilmiştir. Devrenin çıkış gerilimi

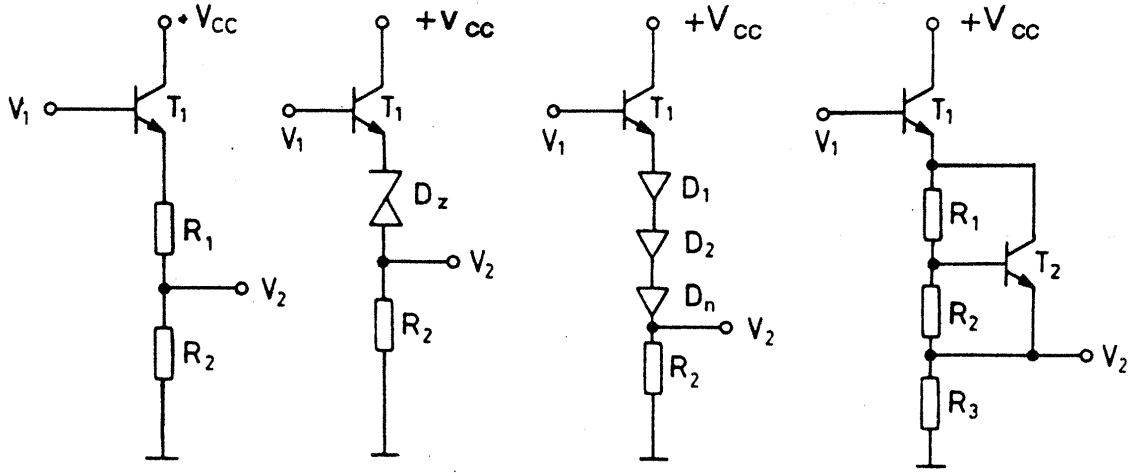
$$V_A = (V_Z + V_{BEon}) \left( 1 + \frac{R_1}{R_2} \right) \quad (2.80)$$

biçiminde ifade edilebilir.  $I_O.R_2 > V_Z + V_{BEon}$  olduğu sürece T tranzistoru aktif çalışma bölgesinde çalışır. Bu devre, yüksek gerilimli tümdevrelerde yüksek gerilimli Zener diyodu olarak kullanılır.

Devre içerisinde alçak empedanslı kutuplama noktaları elde etmek üzere, çoğunlukla ayırıcı kat olarak emetör çıkışlı katlardan yararlanılmaktadır. Çok sayıda emetör çıkışlı kat, aynı izolasyon adacığında gerçekleştirilebildiğinden, bunlar tümdevre yapısı içerisinde az yer kaplarlar. Bir çok uygulamada, aynı referans gerilimiyle kutuplanan, ancak değişken gerilimler bakımından birbirinden yalıtılmış doğru gerilim kaynakları kullanılması gerekli olur. Klasik devre tekniğinde, bu özellik, aynı Zener referansından kutuplanan iki yahut daha fazla sayıda emetör çıkışlı kat yardımıyla sağlanabilir. Bununla beraber, tektaş (monolitik) tümdevre tasarımının getirdiği olanaklar dikkate alınırsa, böyle bir devrenin çok emetörlü bir tranzistor yardımıyla gerçekleştirilebileceği açıktır. Aynı



gerçekleřtirilen pnp tranzistorların frekans karakteristiklerinin kt ve akım kazançlarının dřk deęerli olması, sorunun çzmn zorlařtırmaktadır. Bu nedenle, tmdevre teknięinde doęru gerilim seviyesi teleme katları kullanılmaktadır. Byle bir katın, aynı zamanda iki katın arasındaki yalıtımı saęlayabilmesi iin, yksek deęerli bir giriř direnci ile dřk deęerli bir ıkıř direnci gstermesi istenir.



řekil 2.39. Doęru gerilim seviyesi teleme devreleri.

Seviye teleyiciler iin temel devre yapıları řekil-2.39'da grlmektedir.

řekil-2.39a'da grlen direnli seviye teleme devresi, doęru gerilim seviyesini deęiřtirmenin yanısıra deęiřken iřareti de zayıflatır. Bu nedenle, direnli seviye teleme devresinin deęiřken iřaret gerilim kazancı 1'den kk olup

$$K_V = \frac{R_2}{R_1 + R_2} < 1 \quad (2.81)$$

řeklindeyir. Bunun yanısıra, devrenin ıkıř empedansı olduka yksektir ve gerilim kaynaęı ile srlme durumu iin yaklařık olarak

$$R_O = \frac{R_1 \cdot R_2}{R_1 + R_2} \quad (2.82)$$

deęerine eřittir.



Şekil-2.39b'de yer alan Zener diyotlu seviye öteleme devresinde ötelenme miktarı

$$V_1 - V_2 = V_{BEon} + V_Z \quad (2.83)$$

şeklindedir.  $D_Z$  Zener diyodunun gövde direnci ile dinamik direncinin toplamının  $R_2$  direncine göre yeteri kadar küçük olması halinde, katın değişken gerilim kazancı yaklaşık olarak 1 olur. Gerilim kazancı ve çıkış direnci, bir önceki devreye ilişkin bağıntılarda  $R_1$  yerine Zener diyodunun göstereceği direnç konarak kolayca elde edilebilir.

Zener diyotlu seviye öteleyicilerin başlıca iki önemli sakıncası bulunmaktadır. Bunlardan ilki, Zener diyodu nedeniyle  $V_2$  geriliminin alabileceği değerlerin sınırlı olması, ikincisi ise Zener diyodunun gürültüsünün yüksek olmasıdır. Dolayısıyla, böyle bir doğru gerilim öteleyici devresi, düşük besleme gerilimlerinde ve düşük değişken işaret seviyelerinde çalıştırılacak tümdevrelerin tasarımında kullanılmaya elverişli değildir.

Şekil-2.39c'deki diyot dizili seviye öteleme devresinin sağladığı ötelenme miktarı

$$V_1 - V_2 = (n+1) \cdot V_{BEon} \quad (2.84)$$

değerinde olup, burada  $n$  büyüklüğü dizideki diyot sayısını göstermektedir. Genelde,  $D_1$  den  $D_n$ 'e kadar olan diyotlar, diyot olarak bağlanmış tranzistorlarla gerçekleştirilir. Diyotların dinamik dirençleri ihmal edilirse, devrenin gerilim kazancı yaklaşık olarak 1 dir. Çıkış empedansı da oldukça düşük değerli olup

$$R_O = (n+1) \cdot \frac{V_T}{I_1} \quad (2.85)$$

şeklinde hesaplanabilir. Bu devrenin de iki önemli sakıncası bulunmaktadır. Her bir diyot ayrı bir izolasyon adacığ gerektireceğinden, devrenin kapladığı alan fazlaca yer tutar. Bunun yanısıra, taban kapasitesi de büyük değerler alır. Ayrıca,  $V_{BE}$  geriliminin sıcaklığa bağımlılığının bir sonucu olarak çıkış doğru gerilim seviyesi de sıcaklığa sıkıca bağlı olur.

Şekil-2.39d'deki devrede diyot dizisi yerine bir  $V_{BEon}$  çoğaltıcı kullanılmıştır. Devrenin sağladığı gerilim ötelenmesi

$$V_1 - V_2 = V_{BEon} \cdot \left( 2 + \frac{R_1}{R_2} \right) \quad (2.86)$$

bağıntısıyla verilir. Yine,  $\beta_F \gg 1$  kabulü altında, devrenin gerilim kazancı

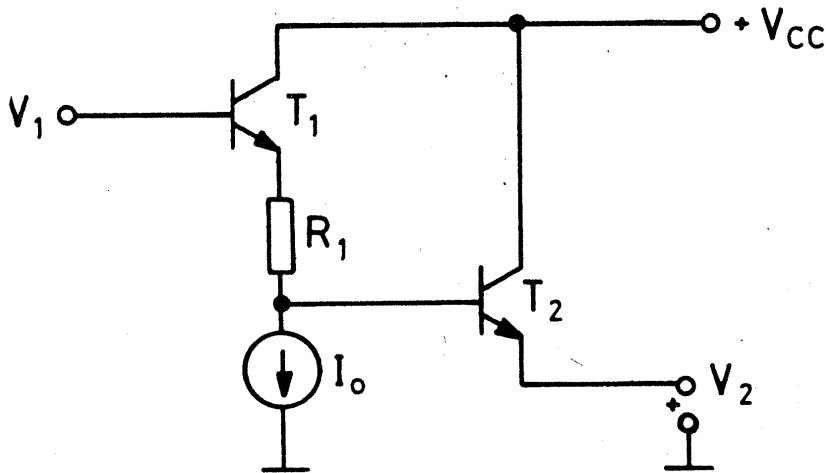
$$K_V = \frac{g_m R_2 R_3}{1 + g_m R_2 R_3} = 1 \quad (2.87)$$

olmaktadır; burada  $g_m$  büyüklüğü  $T_2$  tranzistorunun eğimidir. Devrenin çıkış direnci hesaplanırsa

$$R_O = R_3 // (R_1 / g_m R_2) \quad (2.88)$$

bulunur. Bu son iki devrenin en önemli sakıncası,  $V_2$  nin  $V_{BEon}$  gerilimi nedeniyle sıcaklığa fazlaca bağımlı olmasıdır.

Yaygın olarak kullanılan diğer bir gerilim öteleme devresi Şekil-2.40'da verilmiştir. Akım kaynağının dinamik direnci  $R_1$  direncine göre çok büyük olduğundan, devrenin gerilim kazancı 1'e yakın olur. Devrenin referansa yahut negatif besleme kaynağına göre doğru gerilim öteleme miktarı



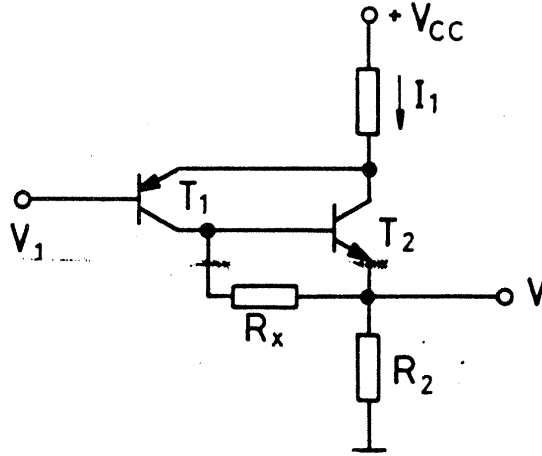
Şekil 2.40. Akım kaynağı ve dirençle seviye öteleme.

$$V_1 - V_2 = I_0 \cdot R_1 + 2 \cdot V_{BEon} \quad (2.89)$$

bağıntısıyla hesaplanabilir. npn akım kaynağı tranzistorunun kolektör-taban kapasitesi akım kaynağını şöntleyeceğinden, bu tranzistor gerçekleştirilirken kolektör yüzeyinin minimum tutulmasına dikkat edilmelidir.

### pnp Seviye Öteleme Devreleri

Akım kazançlarının düşük ve frekans cevaplarının kötü olmasına rağmen, enine pnp tranzistorlar kazanç katlarında ve seviye öteleme devreleri gerçekleştirilmesinde yaygın bir uygulama alanı bulmaktadır. Genelde, uygulama alanı, enine pnp tranzistorun düşük  $f_T$  geçiş frekansının sorun yaratmadığı alçak frekans devreleriyle sınırlıdır. Enine pnp tranzistorun sakıncaları, bir npn tranzistorun eklenmesiyle oluşturulan kompozit tranzistor yardımıyla giderilebilir. Şekil-2.41'de kompozit tranzistorun hem kazanç katı,



Şekil 2.41. Kompozit pnp tranzistorla doğru gerilim seviyesi öteleme.

hem de seviye öteleyici olarak kullanılmasına ilişkin bir örnek verilmiştir. Kompozit pnp tranzistor, iki katlı geribeslemeli bir kuvvetlendirici olması ve frekans cevabında iki baskın kutbu bulunması nedeniyle osilasyon yapmaya eğilimlidir. Pratikte, bu sakınca,

toplam akım kazancını azaltmak ve  $T_1$  tranzistorunu  $T_2$  tranzistorunun baz akımından daha yksek bir akım deęerinde alıřtırmak zere,  $T_2$  tranzistorunun baz ve emetr arasına bir  $R$  direnci baęlanarak giderilebilir.  $R_X$ 'den akan  $I_X$  akımı  $I_1$ 'in %10'u kadar seilir. Bylece

$$R_X = \frac{10 \cdot V_{BE_{on}}}{I_1} \quad (2.90)$$

olur. Kompozit pnp tranzistorun ıkıř doęru gerilim seviyesi

$$V_2 = (V_{CC} - V_{BE} - V_1) \cdot \frac{R_2}{R_1} \quad (2.91)$$

baęıntısıyla belirlenir. Devrenin gerilim kazancı da

$$K_V = - \frac{R_2}{R_1} \quad (2.92)$$

biiminde ifade edilmektedir.

pnp-npn tranzistorlarla gerekleřtirilen dięer seviye teleme devreleri Őekil-2.42'de verilmiřtir. Őekil-2.42a'da yer alan devre daha nce ele alınan gerilim kontrollu akım kaynaęından tretilmiřtir. Devre

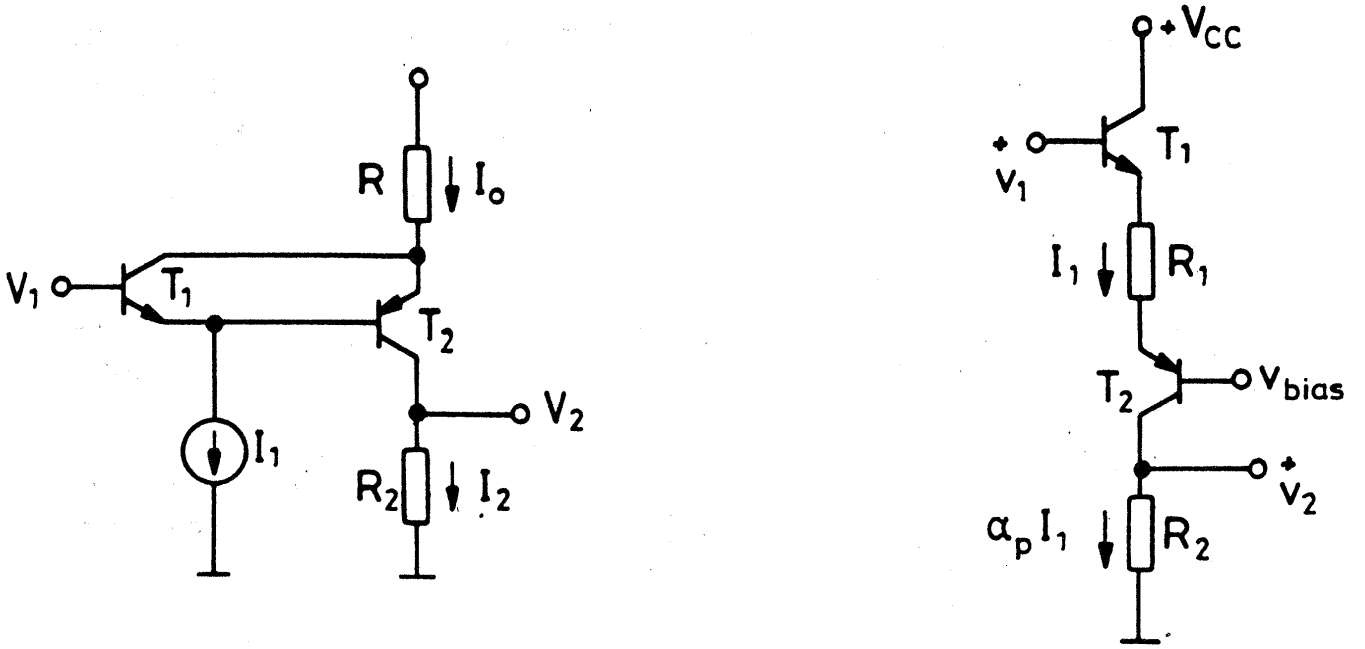
$$V_2 = I_2 \cdot R_2 = (V_{CC} - V_1 - I_1 \cdot R_1) \cdot \frac{R_2}{R_1} \quad (2.93)$$

deęerinde bir ıkıř gerilimi retir.  $I_1$  ise sabit akım kaynaęının akımıdır. Deęiřken iřaret kazancı, bu baęıntıda trev alınarak

$$K_V = - \frac{R_2}{R_1} \quad (2.94)$$

řeklinde bulunabilir.

Őekil-2.42b'deki devrede enine pnp tranzistor, frekans karakteristięini dzeltmek zere ortak bazlı devre olarak alıřtırılmaktadır. Devrenin  $V_2$  ıkıř doęru gerilimi seviyesi,  $\alpha_P$  ortak bazlı  $T_2$  tranzistorunun akım kazancı olmak zere



Şekil 2.42. Diğer pnp seviye öteleme devreleri.

$$V_2 = \alpha_P \cdot I_1 \cdot R_2 = \frac{\alpha_P \cdot R_2}{R_1} (V_1 - V_K - 2 \cdot V_{BEon}) \quad (2.95)$$

şeklinde ifade edilmektedir. Devrenin değişken işaretler için gerilim kazancı

$$K_V = \alpha_P \frac{R_2}{R_1 + 2/g_m} = \alpha_P \frac{R_2}{R_1} \quad (2.96)$$

olur. Burada  $g_m = I_1/V_T$  şeklinde  $T_1$  veya  $T_2$  nin eğimi olmaktadır.

İncelenen üç devre içerisinde Şekil - 2.42b'deki devre frekans cevabı açısından en uygun çözümdür. Bununla beraber, düşük empedanslı bir  $V_K$  kutuplama kaynağı gerektirmesi ve öteleme karakteristiğinin değeri enine pnp tranzistorlarda değeri 0.8 ile 0.98 arasında değişen  $\alpha_P$  akımı kazancına bağımlı olması nedeniyle iki önemli sakıncası bulunmaktadır.

### Sıcaklıktan Bağımsız Kutuplamalı Gerilim Kaynakları

Çeşitli analog devrelerin tasarımında devre içerisinde sıcaklıktan bağımsız kutuplama referanslarının kullanılması gerekli olur. Bu kutuplama referansı bir akım yahut bir gerilim olabilir. Sıcaklıktan bağımsız kutuplama akımlarının ne şekilde elde edilebileceklerine önceki bölümde değinilmişti. Bu bölümde, sıcaklıktan bağımsız gerilim kaynaklarının gerçekleştirilişi ele alınacaktır.

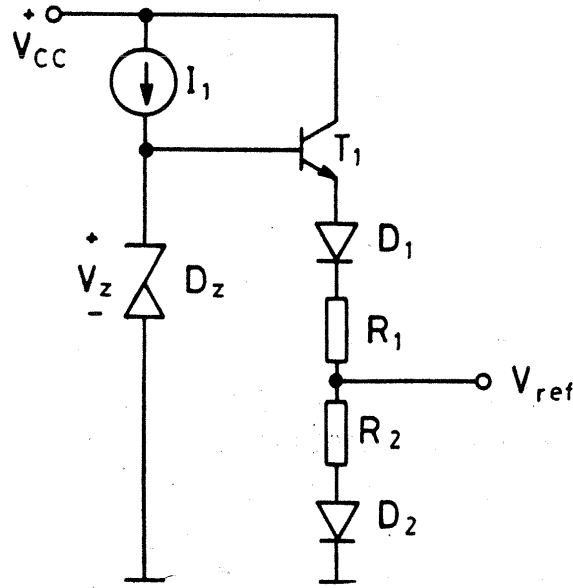
Daha önce de belirtildiği gibi, tektaş devrelerde kullanılacak referansların sıcaklıkla sürüklenmeleri için aşağıda verilen özellikler bulunmaktadır:

1.  $V_{BE}$  gerilimi sıcaklığa negatif bir sıcaklık katsayısı ile bağlı bulunmakta, bu sıcaklık katsayısının değeri yaklaşık olarak  $-2.5mV/^{\circ}C$  değerinde olmaktadır.
2.  $V_{BE}$  gerilimleri arasındaki  $\Delta V_{BE}$  farkı  $V_T$  gerilimiyle, dolayısıyla sıcaklıkla doğru orantılı olmakta, bu nedenle pozitif bir sıcaklık katsayısına sahip bulunmaktadır.
3. Baz-emetör jonksiyonunun ters yönde kutuplanmasıyla oluşturulan Zener diyodunun sıcaklıkla sürüklenmesi düşük değerli ve pozitif olmaktadır.

Sıcaklık bakımından dengelenmiş kutuplama referansları, bu referans kaynaklarının sürüklenmelerinin bir skala faktörü ile çarpılıp birbirinden çıkartılmasıyla gerçekleştirilebilir.

Tektaş dirençlerin sıcaklık katsayıları, uygun bir sıcaklık kompanzasyonu sağlamak açısından çok yüksek ve ayrıca nonlineer olmaktadır. Bununla beraber, direnç oranları geniş bir sıcaklık değişim bölgesi boyunca değerini saklamakta, direnç oranlarının sıcaklık katsayısı, iyi eşleştirilmiş dirençler için düşük değerli olmaktadır ( $\pm 5$  ile  $\pm 20$  ppm/ $^{\circ}C$ ). Böylece, tektaş dirençler, sıcaklıktan bağımsız oranlar elde etmek üzere kullanılabilir.

Zener diyoduyla ileri yönde kutuplanmış bir diyodun zıt yönlü sürüklenmelerinden yararlanılarak gerçekleştirilmiş bir gerilim referansı devresi Şekil-2.43'de görülmektedir. Bu devrede, Zener diyodunun  $V_z$  Zener gerilimiyle ileri yönde kutuplanmış jonksiyonun  $V_{BE}$  geriliminin sıcaklıkla sürüklenmelerinin zıt yönde olmalarından yararlanılmaktadır. Baz-emetör jonksiyonunun ters yönde kutuplanmasıyla gerçekleştirilmiş bulunan Zener diyodundan, bir akım kaynağı üzerinden sağlanan sabit bir  $I_1$  akımı akıtılmaktadır. Bu akım yardımıyla pozitif sıcaklık katsayılı bir  $V_z$  kutuplama gerilimi üretilmiş olur.  $V_z$  geriliminin sıcaklık katsayısı tipik olarak  $+3 \text{ mV}/^\circ\text{C}$  mertebesindedir.  $T_1$  tranzistorunun  $V_{BE}$  geriliminin ve  $D_1$  diyodunun geriliminin sıcaklığa bağımlılığının sonucunda  $D_1$  diyodunun katodunda yaklaşık olarak  $+8 \text{ mV}/^\circ\text{C}$  civarında bir sıcaklık katsayısı elde edilmektedir. Benzer biçimde,  $D_2$  diyodunun uçlarındaki gerilimin sıcaklığa bağımlılığı,  $D_2$  diyodunun anodunda yaklaşık olarak  $-2.5 \text{ mV}/^\circ\text{C}$ 'lik bir sıcaklık katsayısına neden olur.  $R_1$  ve  $R_2$  dirençlerinin ara ucundan çıkış alınmasıyla ters yönde sıcaklık sürüklenmesi gösteren iki nokta birleştirilmiş olur ve nominal sıcaklık katsayısı sıfır olan bir  $V_{ref}$  gerilimi elde edilir.  $V_{ref}$  gerilim seviyesi



Şekil 2.43. Kompanzasyonlu Zener referansı devresi.

$$V_{ref} = \frac{R_2 \cdot V_Z + V_{BE} \cdot (R_1 - 2 \cdot R_2)}{R_1 + R_2} \quad (2.97)$$

baęıntısıyla verilmektedir.  $V_{ref}$  geriliminin sıcaklık katsayısı, direnç deęerlerinin

$$\frac{R_1 - 2 \cdot R_2}{R_2} = - \frac{\partial V_Z / \partial T}{\partial V_{BE} / \partial T} \quad (2.98)$$

řartını yerine getirecek biçimde seęilmeleriyle sıfır yapılabilir.

$I_1$  akım kaynaęının en basit akım aynası devresiyle gerçekteřtirilmesi halinde, bu kaynaęın vereceęi akım  $V_{CC}$  besleme kaynaęına baęımlı olur. Bu akımı besleme geriliminden baęımsız kılmak zere, devreyi daha nce akım kaynakları incelenirken belirtildięi gibi kendilięinden kutuplamalı biçimde gerçekteřtirmek de mmkndr. Byle bir devre Őekil-2.44'de grlmektedir. Kendilięinden kutuplamalı bir devre olmasından tr, bu devrenin de iki çzm vardır ve sıfır akım çzm istenmeyen çzm oluřturmaktadır. Dolayısıyla, devrenin mutlaka sıfırdan farklı çzmde çalıřabilmesini saęlamak ve bunun iin bir bařlatma devresi kullanmak gerekli olur.

Zener referanslı devrelerin temel sakıncası, daha nce akım kaynakları incelenirken de deęinildięi gibi, bu yapıların olduka byk besleme gerilimi deęerlerine gereksinme gstermeleri ve kk gerilimli devrelerin gerçekteřtirilmesine uygun dřmemeleridir.

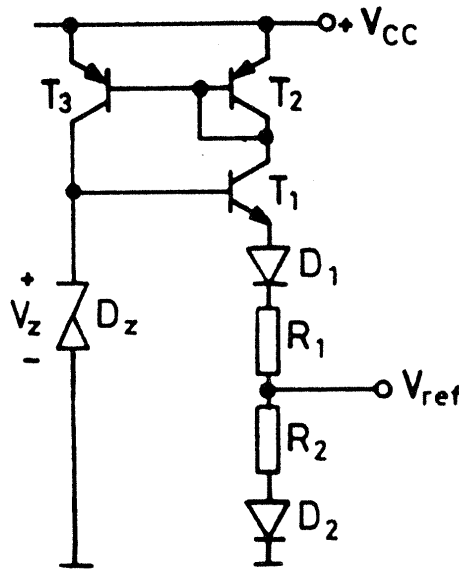
### Band Aralıęı Referanslı Devreleri

Zener diyotlu devrelerin getirdięi yksek deęerli besleme gerilimi ve Zener grlts problemleri, band aralıęı referanslı devrelerinin kullanılmasıyla çzlebilir. Bu tr referans devreleri,  $V_{BE}$  geriliminin negatif sıcaklık katsayısının  $V_T$  ısıl geriliminin pozitif sıcaklık katsayısı ile kompanse edilmesi prensibine dayanarak çalıřmaktadır. Devrenin yapı ilkesi Őekil-2.45'de gsterilmiřtir. İlk adımda  $V_{BE}$  gerilimi nedeniyle negatif bir sıcaklık katsayısı elde



edilmekte, ikinci adımda ise  $V_T$  sıcaklık gerilimine bağlı olarak pozitif katsayılı bir gerilim üretilmekte, en sonunda pozitif sıcaklık katsayılı gerilim sıcaklıktan bağımsız bir  $K$  çarpanı ile çarpılarak negatif katsayılı gerilimle toplanmakta, böylece sıfır sıcaklık katsayılı bir referans gerilimi elde edilmektedir. Şekil-2.45'deki şematik yapıdan hareket edilirse,  $V_o$  çıkış gerilimi için

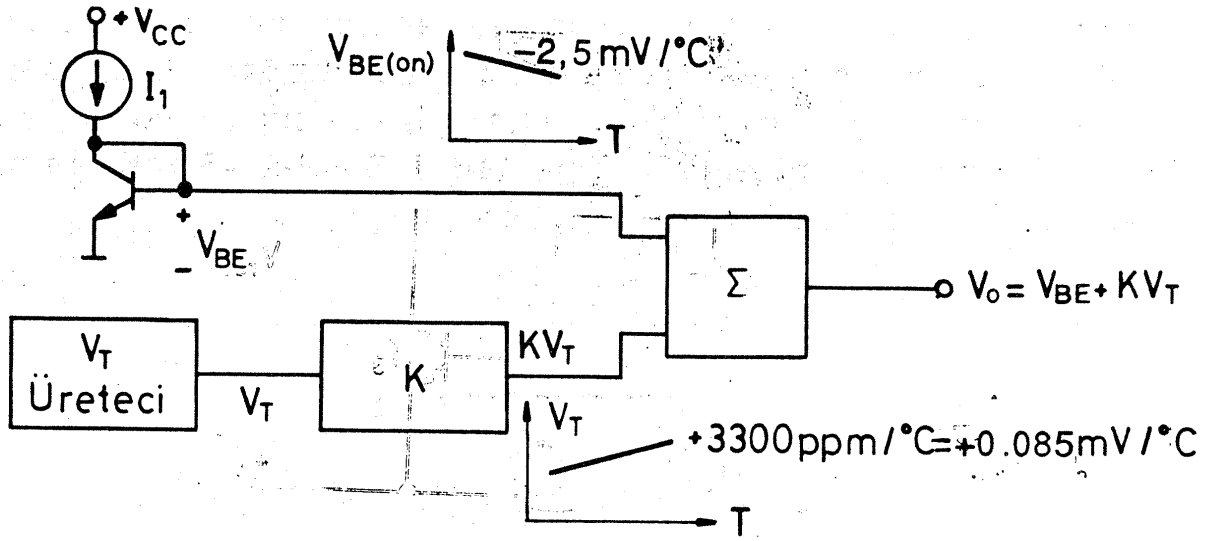
$$V_o = V_{BE} + K.V_T \quad (2.99)$$



Şekil 2.44. Kendiliğinden kutuplamalı gerilim referansı.

bağıntısı elde edilir. Bu bağıntıdaki iki terim zıt yönlü sıcaklık bağımlılığı gösterirler ve en azından teorik olarak belirli bir sıcaklıkta  $V_o$  çıkış geriliminin sıcaklıktan bağımsız olması gerekir.

Özetlenecek olursa, band aralığı referansının üretilmesinin temel prensibi yukarıda anlatılanlara dayanmaktadır. Sıcaklık açısından kararlı kılınmış çıkış doğru gerilim seviyesi yaklaşık olarak 1.25 V civarında ve belirli bir  $T_o$  sıcaklığında  $\partial V_o / \partial T = 0$  biçiminde sıfır değerli bir sıcaklık katsayısına sahip olur. Bu değer  $S_i$  malzemenin band aralığı gerilimi olduğundan, sıcaklıktan bağımsız referans gerilimi elde etmek üzere başvurulan bu yöntem band aralığı yöntemi adı verilmektedir.



Őekil 2.45. Band aralıęı referansı elde etmek zere kurulan devrelerin prensip Őeması.

Band aralıęı referansı elde edebilmek zere kurulabilecek basit bir devre yapısı Őekil-2.46'da grlmektedir. Bu devrede  $T_1$  ve  $T_2$  tranzistorları dŐk akım seviyesinde alıŐmak zere ngrlen bir Widlar akım kaynaęı devresi oluŐtururlar.  $R_3$  direnci ularında  $T_1$  ve  $T_2$  tranzistorlarının  $V_{BE}$  gerilimleri arasındaki farka eŐit bir gerilim bulunur. Buna gre

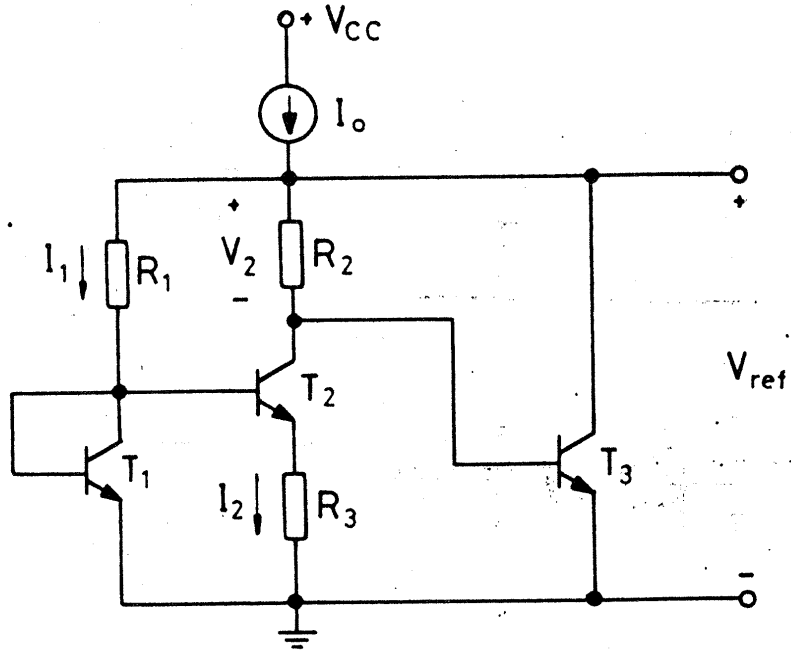
$$I_2 \cdot R_3 = V_{BE1} - V_{BE2} = V_T \cdot \ln\left(\frac{I_1}{I_2}\right) = \Delta V_{BE} \quad (2.100)$$

baęıntısı bulunmaktadır.  $\beta_F \gg 1$  olduęu kabul edilirse,  $R_2$  direncinin ularındaki  $V_2$  gerilimi

$$V_2 = \frac{R_2}{R_3} \Delta V_{BE} = V_T \cdot \frac{R_2}{R_3} \ln\left(\frac{I_1}{I_2}\right) \quad (2.101)$$

Őeklinde yazılabilir. . Bu durumda  $V_{ref}$  ıkıŐ gerilimi,  $T_3$  tranzistorunun baz-emetr gerilimine  $V_2$  geriliminin eklenmesiyle bulunabilir. Bylece

$$V_{ref} = V_{BE} + V_T \cdot \frac{R_2}{R_3} \ln\left(\frac{I_1}{I_2}\right) \quad (2.102)$$



Şekil 2.46. Basit band aralığı devresi.

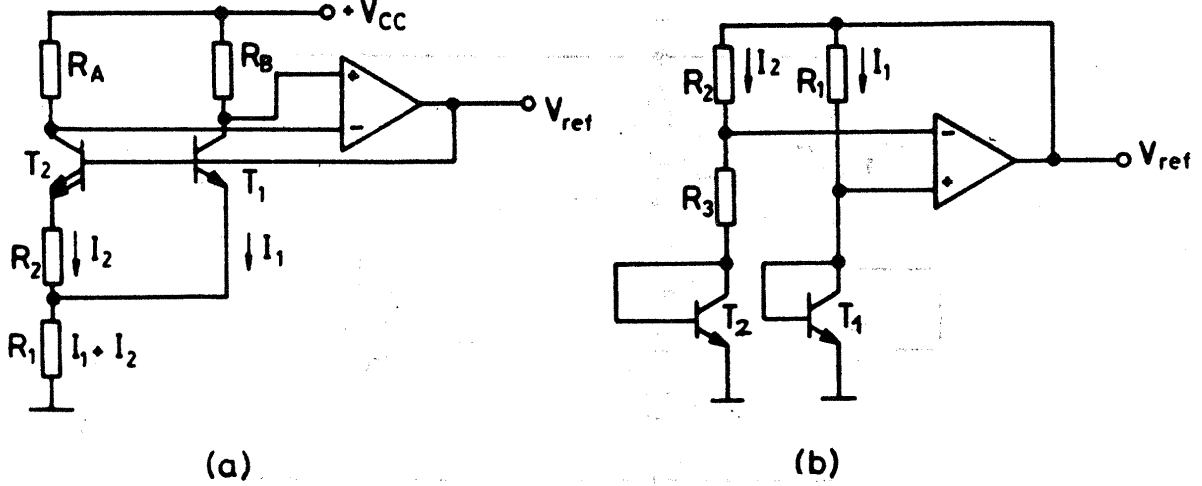
eşitliği elde edilir.  $I_1/I_2$  akımlarının oranının sıcaklıktan bağımsız olduğu kabul edilirse, (2.102) bağıntısı (2.99) bağıntısıyla verilen band aralığı bağıntısı biçiminde olmakta ve birinci dereceden bir yaklaşımla  $V_{ref}$  geriliminin sıcaklığa bağımlılığı sıfıra indirgenmiş olmaktadır. Bu yoldan hareket edilerek 30-60 ppm/°C mertebesinde sıcaklık katsayıları elde edilebilmektedir.

Şekil-2.46'daki devrede karşılaşılabilecek en büyük zorluk,  $I_1/I_2$  akım oranının sıcaklıktan bağımsız olarak sağlanabilmesidir. Bu zorluğu yenebilmek üzere, başka devreler geliştirilmesi yoluna gidilmiştir. Band aralığı referansı elde edebilmek üzere başvurulan iki farklı seçenek, Şekil-2.47'de verilmiştir. Bu devrelerin kullanılmasıyla yukarıda değinilen sorun geniş ölçüde giderilmiş olmaktadır.

Şekil-2.47a'da yer alan devrede  $T_2$  tranzistorunun emetör alanı  $T_1$  tranzistorunun emetör alanının iki katı olacak biçimde gerçekleştirilmiştir. Devrenin çıkış gerilimi

$$V_{ref} = V_{BE1} + (I_1 + I_2) \cdot R_1$$

şeklinde ifade edilmektedir.  $R_A$  ve  $R_B$  kolektör dirençlerinin eş oldukları kabul edilirse,  $T_1$  ve  $T_2$  nin kolektör akımlarının eş olmaya



Şekil 2.47. Band aralığı referans devreleri.

zorlandıkları ve böylece işlemsel kuvvetlendiricinin girişindeki fark işaretinin sıfıra eşit olduğu söylenebilir. Bunun sonucunda  $I_1$  akımı  $I_2$  akımına eşit olmaya zorlanır ve  $R_2$  direncinin üzerindeki gerilim düşümü  $T_1$  ile  $T_2$  tranzistorlarının baz-emetör gerilimleri arasındaki  $\Delta V_{BE}$  farkına eşitlenir. Böylece çıkış gerilimi

$$V_{ref} = V_{BE1} + V_T \frac{2 \cdot R_1}{R_2} \ln(n) \quad (2.103)$$

şeklinde yeniden yazılabilir. Bu bağıntının daha önce (2.99) bağıntısı ile verilen formda olacağı açıktır. Pratikte,  $T_2$  tranzistorunun emetör kesit alanı  $T_1$  tranzistorunun kesit alanının iki katı olarak alınır ve böylece  $n=2$  olarak belirlenmiş olur.

Şekil-2.47b'deki devrenin çalışma ilkesi de aynıdır. İşlemsel kuvvetlendiricinin girişindeki fark işaretinin sıfır olması gerektiğinden hareket edilirse,  $I_1$  ve  $I_2$  akımlarının

$$I_1 / I_2 = R_2 / R_1$$

akımında olduğu kolayca görülebilir. Baz akımlarının ihmal edilmesi ve  $T_1 - T_2$  tranzistorlarının eş oldukları kabulü altında, baz-emetör gerilimleri arasındaki  $\Delta V_{BE}$  farkı

$$V_{BE1} - V_{BE2} = \Delta V_{BE} = V_T \ln \left( \frac{I_1}{I_2} \right) = V_T \ln \left( \frac{R_2}{R_1} \right)$$

şeklinde verilebilir. Bu  $\Delta V_{BE}$  geriliminin  $R_3$  direncinin uçlarında bulunduğu dikkate alınır

$$\Delta V_{BE} = I_2 \cdot R_3 = I_1 \cdot \frac{R_1 \cdot R_3}{R_2}$$

yazılabilir.  $V_{ref}$  gerilimi,  $V_{BE1}$  gerilimine  $R_1$  direncinin uçlarındaki gerilim düşümünün eklenmesiyle

$$V_{ref} = V_{BE1} + I_1 \cdot R_1$$

olarak bulunur. Bu üç bağıntının biraraya getirilmesiyle

$$V_{ref} = V_{BE1} + V_T \frac{R_2}{R_3} \ln \left( \frac{R_2}{R_1} \right) \quad (2.104)$$

eşitliği elde edilir ki, bu bağıntının da band aralığı bağıntısı biçiminde olduğu açıktır.

### 2.3. Temel Kazanç Katları

Analog tümdevre tasarımında giriş ve kazanç katlarının seçimi en önemli adımlardan biridir. Bu bölümde analog tümdevre tekniğinde çok sık kullanılan bazı temel kazanç katı yapıları ele alınacaktır. Bu kazanç katlarını devreyi oluşturan alt yapı taşları olarak da düşünmek mümkündür.

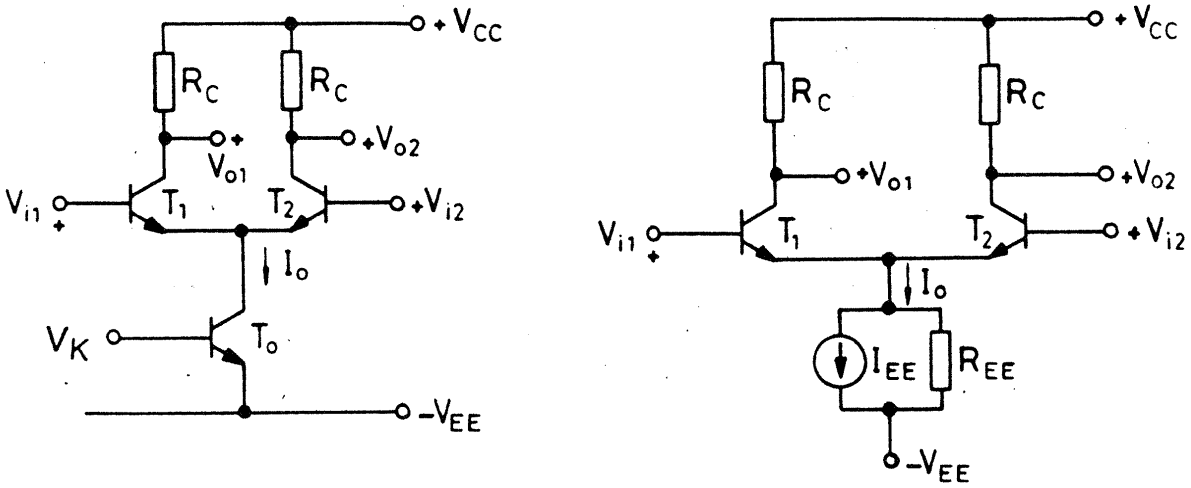
Analog tümdevre tekniğinde en yaygın olarak kullanılan yapıtaşları fark kuvvetlendiricisidir. Bu nedenle, ilk başta bu temel kazanç katı ayrıntılı olarak ele alınacaktır. Kazanç katları ailesinin diğer bir grubu da devrelerin çıkışında yer alan çıkış katlarıdır. Çıkış katları, çıkışa bağlanan bir yüke büyük işaret dalgalanmalarını düşük distorsiyonlu olarak aktaran katlardır. Temel kazanç katları bölümünün ikinci kısmında bu önemli yapı grubu incelenecektir.

Giriş ve çıkış katlarının yanısıra, klasik devre tekniğinden bilinen kazanç katları da tümdevre yapılarında uygulama alanı bulmaktadır. Ancak, klasik devre yapıları burada ele alınmayacaktır.

## Fark Kuvvetlendiricileri

Fark kuvvetlendiricileri, iki giriř iřareti arasındaki farkla orantılı ıkıř iřareti veren yapıtařlarıdır. Bir fark kuvvetlendiricisi katının kutuplama seviyeleri ve kazanç karakteristiđi, devrenin iki kolu arasındaki simetriye bađımlıdır. Fark kuvvetlendiricisinin bu dengeli olma özelliđi, söz konusu yapıtařını tmdevreler iin ideal bir kazanç bloku haline getirmiřtir, zira tekař elemanların iyi bir biimde eř olmalarının sađlanması mmkn olmaktadır.

Temel fark kuvvetlendiricisi yapısı Őekil-2.48'de grlmektedir.  $T_1$  ve  $T_2$  tranzistorlarının emetrleri birbirine bađlı olduklarından, devre emetr bađlamalı kat olarak da isimlendirilmektedir. Normalde, devrenin kutuplama akımı  $T_0$  tranzistoru tarafından sađlanmaktadır. Analizi genel biimde yrtebilmek zere, akım kaynađının ideal olmadıđı kabul edilsin ve akım kaynađı tranzistoru yerine bunun Őekil-2.48b'de grlen Norton eřdeđeri konulsun.



Őekil 2.48. a) Temel fark kuvvetlendirici yapısı, b) akım kaynađı tranzistoru yerine bunun Norton eřdeđerinin kullanılması.

Devredeki dirençlerin ve tranzistorların iyi bir biçimde eşleştirildikleri varsayımı altında,  $V_{O1}$  ve  $V_{O2}$  çıkış doğru gerilimi seviyeleri eş olur ve

$$V_{O1} = V_{O2} = V_{CC} - \frac{I_0 \cdot R_C}{2} \quad (2.105)$$

değerini alırlar. Bu nedenle,  $V_{OD}$  çıkış fark doğru gerilimi

$$V_{OD} = V_{O1} - V_{O2} \quad (2.106)$$

bağıntısı uyarınca sıfır değerinde olur. Giriş gerilimlerinin farklı olmaları halinde ise  $V_{O1}=V_{O2}$  olacağı hemen görülebilir. Başka bir deyişle, devrenin iki kolu arasındaki akım dağılımı artık simetrik değildir ve bu nedenle bir  $V_{OD}$  fark gerilimi oluşacaktır. Bundan dolayı, ideal durumda, böyle bir devre sadece iki giriş işareti arasındaki farkı kuvvetlendirmek üzere tasarlanmış olmaktadır. Dolayısıyla, her iki girişe aynı işaretin uygulanması halinde, çıkışta herhangi bir değişim olmaması gerekir. Gerçekte ise, bu durumun sağlanamayacağı açıktır. Her iki girişe farklı işaretlerin uygulandığı çalışma durumuna fark işaretle çalışma, her iki girişe ortak bir işaretin uygulandığı duruma da ortak işaretle çalışma adı verilir. İdeal durumda, bir fark kuvvetlendiricisinin ortak işareti hiçbir şekilde kuvvetlendirmemesi, başka bir deyişle ortak işaret kazancının sıfır olması istenir. Yukarıda da değinildiği gibi, ortak işaret kazancının sıfır olması sağlanamaz, ancak ne kadar sıfıra yakın yapılabilirse, devre de ideal duruma o kadar yaklaşmış olur.

### Fark ve Ortak İşaret Kazançları

Devrenin girişlerine uygulanan küçük gerilim değişimlerini  $v_{i1}$  ve  $v_{i2}$  sembolleri ile, yine çıkış işaretlerinin değişken bileşenlerini de  $v_{o1}$  ve  $v_{o2}$  sembolleri ile gösterelim. Giriş gerilimleri bir ortak işaret ve bir de fark işaret bileşenine ayrılınsın. Bunlardan fark işaret bileşeni

$$v_{id} = v_{i1} - v_{i2} \quad (2.107)$$

şeklinde iki giriş işaretinin farkıyla orantılı, ortak işaret bileşeni de

$$V_{ic} = \frac{V_{i1} + V_{i2}}{2} \quad (2.108)$$

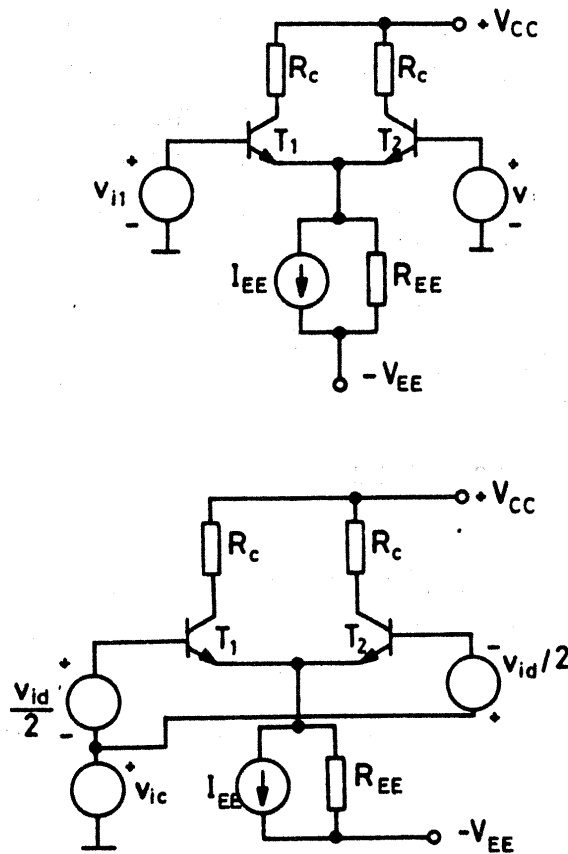
biçiminde iki girişin ortalamasıyla ilişkili olsun. Temel fark kuvvetlendiricisi devresinin ortak işaret ve fark işaret bileşenleri Şekil-2.49'da gösterilmiştir. Çıkış geriliminin fark işaret bileşeni

$$V_{od} = V_{o1} - V_{o2} \quad (2.109)$$

ortak işaret bileşeni de

$$V_{oc} = \frac{V_{o1} + V_{o2}}{2} \quad (2.110)$$

biçiminde ifade edilsin. Asimetrik  $v_{o1}$  ve  $v_{o2}$  çıkışlarından ayırt edebilmek üzere,  $v_{od}$  çıkışı genelde fark çıkışı olarak isimlendirilir.



Şekil 2.49.  $v_{i1}$  ve  $v_{i2}$  giriş işaretlerinin fark ve ortak işaret bileşenlerine ayrılması.



Ortak işaret kazancı  $K_{cm}$  ile gösterilir ve ortak işaret giriş gerilimindeki değişim başına ortak işaret çıkış gerilimindeki değişim olarak tanımlanır. Bu kazanç matematiksel olarak

$$K_{cm} = \frac{V_{oc}}{V_{ic}} = \frac{-g_m \cdot R_c}{1 + 2 \cdot g_m \cdot R_{EE} (1 + 1/\beta_F)} \approx \frac{-R_c}{2 \cdot R_{EE}} \quad (2.111)$$

biçiminde ifade edilir; burada  $g_m = I_{EE}/2 \cdot V_T$  olmaktadır. Devrenin fark işaret kazancı ise

$$K_{dm} = \frac{V_{od}}{V_{id}} = -g_m \cdot R_c \quad (2.112)$$

bağıntısıyla verilmektedir.

Görüldüğü gibi, bir fark kuvvetlendiricisinin fark işaretle çalışma ve ortak işaretle çalışma modlarına ilişkin kazanç bağıntıları büyük bir farklılık göstermektedir. Böyle bir devrenin ortak işaretleri bastırırken fark işaretleri kuvvetlendirme miktarını veren büyüklük, ortak işareti bastırma oranı olarak isimlendirilir ve **common mode rejection ratio** deyimine ilişkin kelimelerin ilk harflerinden esinlenilerek CMRR sembolü ile gösterilir. Bu büyüklük

$$CMRR = \frac{K_{dm}}{K_{cm}} = 1 + 2 \cdot g_m \cdot R_{EE} \left(1 + \frac{1}{\beta_F}\right) \approx 2 \cdot g_m \cdot R_{EE} \quad (2.113)$$

bağıntısıyla yahut dB olarak

$$CMRR \text{ (dB)} = 20 \cdot \log(CMRR) \quad (2.114)$$

eşitliği ile verilmektedir. İdeal durumda devrenin sadece fark işaretleri kuvvetlendirmesi istendiğinden, CMRR ne kadar yüksek olursa kuvvetlendiricinin de o derece ideale yaklaşacağı açıktır.

Şekil-2.49'daki basit kuvvetlendiricide kutuplama devresinin Norton eşdeğerinin ortak emetörlü bir tranzistorla kurulmuş akım kaynağı yapısının eşdeğeri olduğundan hareket edilirse, etkin direnç

$$R_{EE} = \frac{V_A}{I_{EE}} = \frac{V_A}{2 \cdot V_T \cdot g_m} \quad (2.115)$$

şeklinde ifade edilebilir. Basit akım aynasından yararlanılarak, daha önce de elde edilmiş olan bu bağıntıda  $V_A$  büyüklüğü akım kaynağı tranzistorunun Early gerilimidir. (2.105) bağıntısının (2.103) bağıntısında yerine konması halinde, ortak işareti bastırma oranı için

$$CMRR = \frac{V_A}{V_T} \quad (2.116)$$

eşitliği elde edilir.  $V_A$  Early gerilimi 100V mertebesinde olan bir npn tranzistorun akım kaynağı olarak kullanılması ve  $V_T$  ısı geriliminin 26 mV alınması halinde, ortak işareti bastırma oranı için  $CMRR=4000$  yahut 72dB değerleri bulunur.

### Emetör Direncinin Etkisi

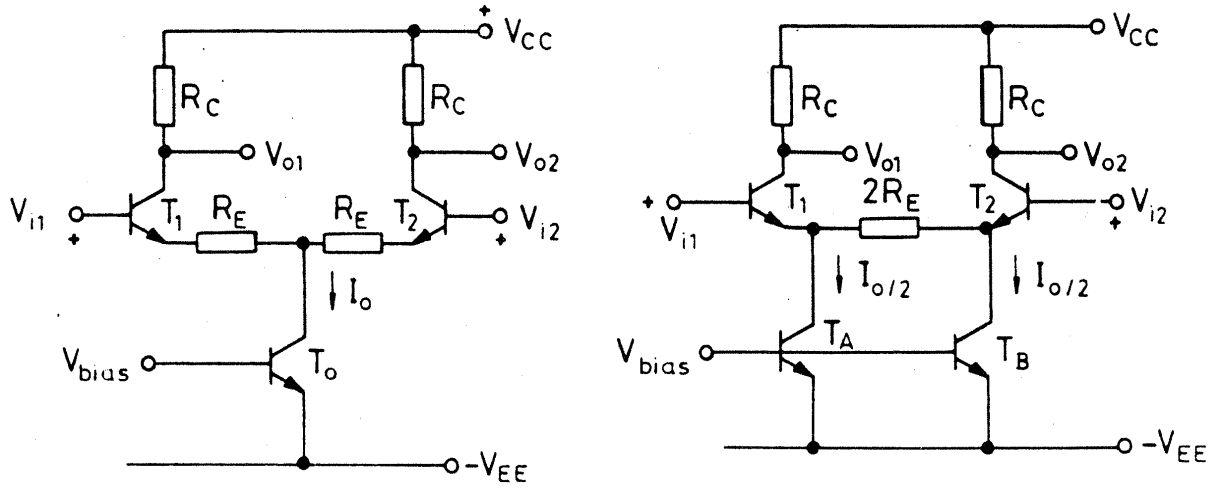
Buraya kadar ele alınan temel fark kuvvetlendiricisi yapısı, sadece çok küçük bir giriş gerilimi değişim bölgesi içerisinde lineer kuvvetlendirici davranışını gösterir. Başka bir deyişle,  $V_T$  ısı gerilimi mertebesindeki işaret değişimleri için devre lineer bir kuvvetlendirici olarak çalışır. Fark giriş işaretinin değişim bölgesini kuvvetlendirici genişçe bir bölgede lineer davranış gösterecek biçimde arttırmak üzere,  $T_1$  ve  $T_2$  tranzistorlarının emetörlerine seri dirençler bağlanır. Emetör dirençlerinin yerleştirilmesiyle elde edilen devre, Şekil-2.50'de verilmiştir. Şekil-2.50a'da ve Şekil-2.50b'de verilen devreler birbirinin eşdeğeri olmaktadır. Analog tümdevre tekniğinde (b) de verilen devrenin daha yaygın olarak kullanıldığını belirtmekte yarar vardır. Bunun nedeni,  $2.R_E$  direncinin dışarıdan bağlanabileceği biçimde dışarıya uç alınması halinde, istenen değerde bir  $R_E$  direncinin kullanılabilmesi ve istenen kazanç değerinin sağlanabilmesidir.

Karma  $\pi$  eşdeğer devresinin kullanılmasıyla, kuvvetlendiricinin fark işaret kazancı

$$K_{dm} = \frac{V_{od}}{V_{id}} = \frac{-g_m R_C}{1 + g_m R_E} \approx -\frac{R_C}{R_E} \quad (2.117)$$

bağıntısı elde edilir. Görüldüğü gibi, bu bağıntının vereceği kazanç değeri, emetör direnci köprülenmemiş ortak emetörlü bir tranzistorlu

kuvvetlendiricinin kazancına denktir. Ortak işaret kazancı ise, emetöre yerleştirilen ve akımdan seri geribesleme oluşturan  $R_E$



Şekil 2.50. Fark kuvvetlendiricilerinde emetör dirençlerinin kullanılması.

dirençlerinden etkilenmez. Bu nedenle, kuvvetlendiricinin ortak işaret kazancı

$$K_{cm} \approx \frac{V_{oc}}{V_{ic}} = - \frac{R_C}{2 \cdot R_{EE}} \quad (2.118)$$

şeklinde, yine daha önce verilmiş olan bağıntıyla belirlenir. Ortak işareti zayıflatma oranı hesaplanırsa,  $CMRR = K_{dm}/K_{cm}$  tanımı uyarınca

$$CMRR \approx \frac{2 \cdot R_{EE}}{R_E} \quad (2.119)$$

bağıntısı elde edilir. (2.119) bağıntısından fark edileceği gibi, emetör dirençlerinin kullanılması halinde CMRR ortak işareti zayıflatma oranı küçülmekte ve devrenin bu özelliği kötüleşmektedir. Dolayısıyla, CMRR büyüklüğünün artırılmasının gerekli olduğu hal-lerde, çıkış direnci daha yüksek olan bir akım kaynağının kullanılması gerekli olur.  $g_m R_E \gg 1$  olması halinde devre  $I_o \cdot R_E$  mertebesindeki tepeden tepeye fark giriş işaretleri için lineer kuvvetlendirici olarak çalışır.

### Fark Kuvvetlendiricisinin Byk İřaret Davranıřı

Emetr baęlamalı fark kuvvetlendiricisinin byk iřaret davranıřı, bu devrenin karakterize edilmesi aısından byk nem tařır; zira, byk iřaret davranıřı hem devrenin lineer kuvvetlendirici olarak alıřtıęı giriř iřareti deęiřim blgesini sınırlamakta, hem de doyma olmaksızın analog dalga Őekillerinin sınırlanması zellięini saęlamaktadır. Basitlik saęlamak aısından, emetr akım kaynaęının  $R_{EE}$  ıkıř direncinin sonsuz olduęu, her bir tranzistorun baz akımının kolektr akımı yanında ihmal edilebildięi ve ıkıř direnlerinin sonsuz olduęu kabul edilsin. Yapılan kabuller alak frekans byk iřaret cevabını etkilemeyecektir. Giriř evresinden hareket edilirse

$$V_{I1} - V_{BE1} + V_{BE2} - V_{I2} = 0$$

yazılabilir.  $V_{BE1}, V_{BE2} \gg V_T$  kabulü ile

$$V_{BE1} = V_T \ln \frac{I_{C1}}{I_{S1}}$$

$$V_{BE2} = V_T \ln \frac{I_{C2}}{I_{S2}}$$

baęıntıları yazılabilir. Tranzistorların eř olmaları nedeniyle  $I_{S1} = I_{S2}$  olacaęından

$$\frac{I_{C1}}{I_{C2}} = \exp\left[\frac{V_{I1} - V_{I2}}{V_T}\right] = \exp\left[\frac{V_{ID}}{V_T}\right] \quad (2.120)$$

bulunur.  $V_{ID}$  byklę giriře uygulanan  $V_{I1}$  ve  $V_{I2}$  doęru gerilimlerinin farkını gstermektedir. Tranzistorların emetrlerindeki akımların toplanmasıyla

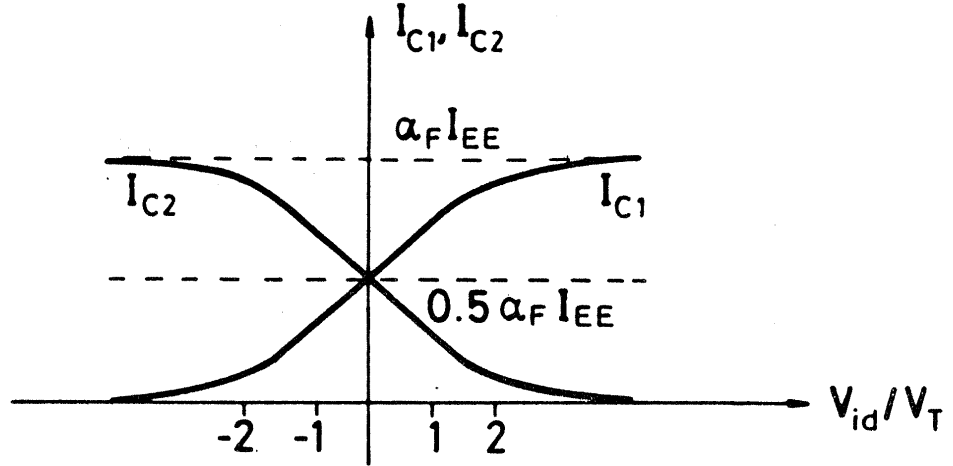
$$-(I_{E1} + I_{E2}) = I_{EE} = \frac{1}{\alpha_F} (I_{C1} + I_{C2})$$

baęıntısı elde edilir. Baęıntıların biraraya getirilmesiyle

$$I_{C1} = \frac{\alpha_F \cdot I_{EE}}{1 + \exp(-V_{ID}/V_T)} \quad (2.121)$$

$$I_{C2} = \frac{\alpha_F \cdot I_{EE}}{1 + \exp(V_{ID}/V_T)} \quad (2.122)$$

eşitlikleri bulunur. Bu iki kolektör akımının  $V_{ID}$  gerilimine göre değişimleri Şekil-2.51'de görülmektedir. Şekilden fark edileceği gibi, giriş geriliminin birkaç yüz milivolttan daha büyük değerleri için kolektör akımları giriş geriliminden bağımsız olmaktadır. Bu durumda tranzistordan biri kesime giderken, diğeri iletimde kalır ve akımın tümü bu tranzistor üzerinden akar. 50 mV'dan daha küçük fark işaretleri için devrenin yaklaşık olarak lineer bölgede çalıştığı söylenebilir. Çıkış gerilimleri hesaplanırsa



Şekil 2.51. Emetör bağlamalı fark kuvvetlendiricisinde kolektör akımlarının giriş fark işaret gerilimiyle değişimi.

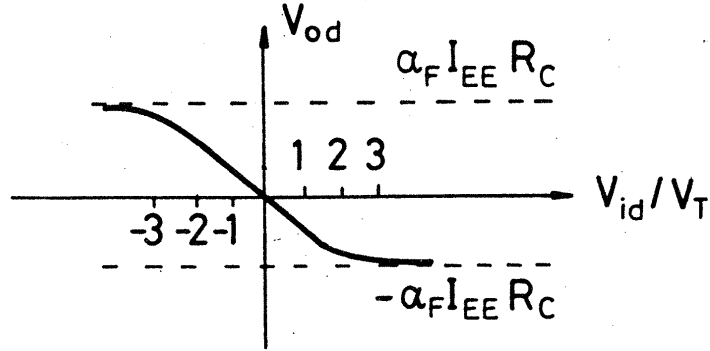
$$V_{O1} = V_{CC} - I_{C1} \cdot R_C$$

$$V_{O2} = V_{CC} - I_{C2} \cdot R_C$$

bağıntıları ve bunlardan hareketle de  $V_{OD}$  fark çıkış gerilimini veren

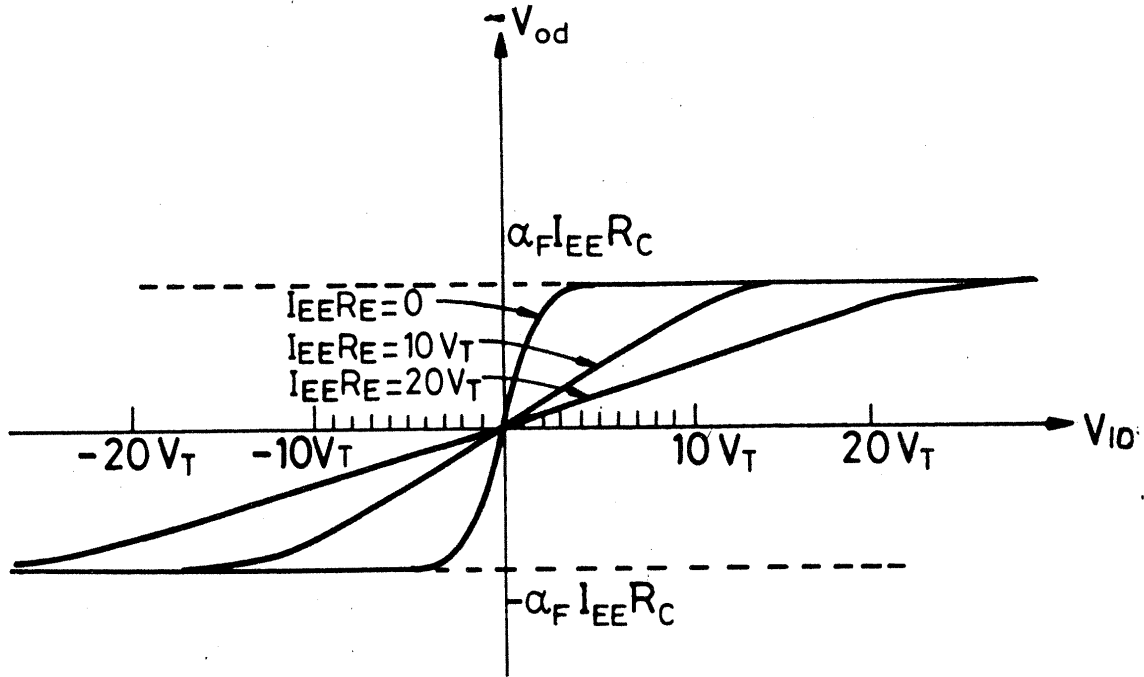
$$V_{OD} = V_{O1} - V_{O2} = \alpha_F \cdot I_{EE} \cdot R_C \cdot \tanh(-V_{ID}/2V_T) \quad (2.123)$$

eşitliği elde edilir.  $V_{OD}$  çıkış fark doğru geriliminin  $V_{ID}$  giriş fark doğru gerilimi ile değişimi Şekil-2.52'de gösterilmiştir.



Şekil 2.52. Fark işaret çıkış geriliminin fark işaret giriş gerilimi ile deęişimi.

Tranzistorlara emetör dirençleri üzerinden akımdan seri geribesleme uygulanması halinde, bağlanan direncin deęerine baęlı olarak kuvvetlendiricinin lineer çalıřma bölgesi genişler. Emetör dirençlerinin büyük işaret davranışına etkisi,  $I_{EE} R_E$  çarpımı parametre olarak alınarak Şekil-2.53'de gösterilmiştir.



Şekil 2.53. Emetör dirençlerinin kuvvetlendiricinin büyük işaret cevabı üzerine etkisi

### Fark İşaret ve Ortak İşaret Giriş Dirençleri

Fark kuvvetlendiricisinin fark işaret ve ortak işaret için farklı davranış göstermesi nedeniyle, bu kuvvetlendirici yapısının fark işaret ve ortak işaret için göstereceği giriş dirençleri de farklı değerler alır.

Küçük işaret fark giriş direnci, bir fark kuvvetlendiricisinin giriş uçlarından içeriye doğru bakıldığında görülen direnç olarak tanımlanır ve  $R_{id}$  sembolü ile gösterilir.

Benzer şekilde, ortak işaret giriş direnci de  $v_{ic}$  ortak işaret gerilimi kaynağının gördüğü direnç olarak tanımlanmakta ve  $R_{ic}$  sembolü ile gösterilmektedir. Ortak işaret ve fark işaret giriş dirençlerinin hesaplanması için yararlanılacak eşdeğer devreler Şekil-2.54'de verilmiştir. Buradan, hareketle fark işaret giriş direnci

$$R_{id} = 2 \cdot (r_{\pi} + (\beta_F + 1) \cdot R_E) = 2 \cdot (r_{\pi} + \beta_F \cdot R_E) \quad (2.124)$$

ve ortak işaret giriş direnci de

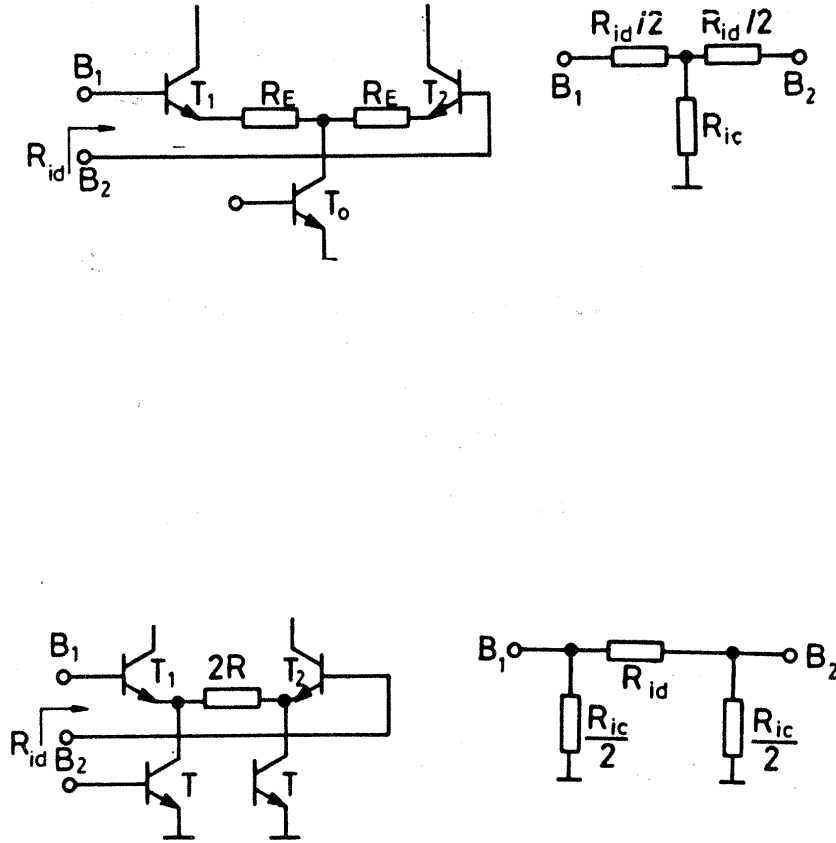
$$R_{ic} = (\beta_F + 1) \cdot R_{EE} + \frac{r_{\pi}}{2} \approx \beta_F \cdot R_{EE} \quad (2.125)$$

olarak elde edilir. Bu bağıntılarda  $r_{\pi}$  büyüklüğü, ortak emetörlü tranzistorlu katın giriş direncini göstermektedir.

Birçok uygulamada, fark kuvvetlendiricisi emetör dirençleri kullanılmadan çalıştırılır; böylece  $R_{id}$  fark işaret giriş direnci  $R_{ic}$  ortak işaret giriş direncine göre daha önemli bir parametre haline gelir. Yukarıdaki bağıntılar uyarınca,  $R_{id}$  giriş direnci  $R_E$  arttırılarak

büyütülebilmekte, ancak bu yapıldığında  $K_{dm}$  fark işaret kazancı ve CMRR ortak işareti zayıflatma oranı küçülmektedir.  $R_E$  emetör direncinin kullanılmadığı durumlarda, giriş direncini yükseltmenin bir diğer yolu da  $T_1$  ve  $T_2$  tranzistorlarını daha düşük akım seviyelerinde çalıştırmaktır. Bunun yanısıra, başvurulacak bir başka yol da Dar-

lington çiftleriyle fark kuvvetlendiricisi oluşturmaktır. Ancak, Darlington çiftleriyle kurulan devreleri incelemeden önce, fark kuvvetlendiricilerinin önemli bir sorunu olan elemanlar arası dengesizliği incelemekte yarar vardır.



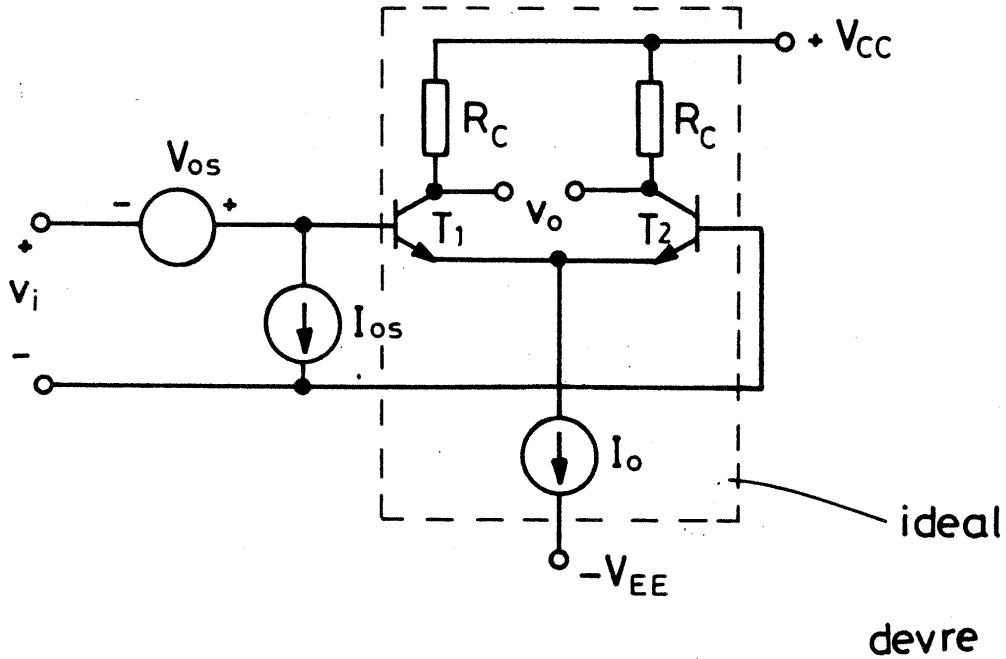
Şekil 2.54. Fark ve ortak işaret giriş direncinin hesabı için eşdeğer devreler.

### Eleman Dengesizliğinin Devre Özelliklerine Etkisi

Tümdevre yapılarında, aynı kırıık üzerinde gerçekleştirilmiş eş transistörler arasında küçük dengesizlikler bulunur. Elemanlar arası dengesizliğin etkisi, bir fark kuvvetlendiricisinin akım dengesi



üzerinde kendini gösterir. Bunun yanısıra, dirençler arasında da bir dengesizliğin bulunacağı açıktır. Bir fark kuvvetlendiricisinde eleman dengesizliklerinin devrenin doğru gerilim karakteristikleri üzerine etkisi, bu etkilerin devrenin girişine indirgenmesi ile modellenenir. Böyle bir indirgeme işlemi, giriş dengesizlik gerilimi (input offset voltage) veya giriş dengesizlik akımı (input offset current) yardımıyla kolayca gerçekleştirilebilir. Bunun için ideal eşleştirilmiş devrenin girişine eşdeğer bir  $V_{os}$  dengesizlik gerilimi kaynağı ve  $I_{os}$  eşdeğer dengesizlik akım kaynağı bağlanmaktadır. Dengesizlik kaynakları ile birlikte elde edilen devre Şekil-2.55'de gösterilmiştir. Eleman farklılıklarının bir sonucu olan dengesizliği modelleyen dengesizlik kaynaklarına ilişkin tanımlar aşağıda verilmiştir:



Şekil 2.55. Fark kuvvetlendiricisinin dengesizliğinin girişe indirgenmesi.

**Giriř dengesizlik gerilimi  $V_{os}$  :**

Giriře hię bir iřaret uygulanmamıřken,  $V_o$  ıkıř gerilimini sıfır yapabilmek zere giriř uęları arasına uygulanması gereken gerilimdir.

**Giriř dengesizlik akımı  $I_{os}$  :**

Elemanlar arası farklılıklar nedeniyle  $T_1$  ve  $T_2$  tranzistorlarının baz akımları arasında ortaya ıkan farktır. Bařka bir deyiřle, giriř uęlarının deęiřken iřaretler aısından aık devre edilmeleri halinde, bařka bir deyiřle bu uęların eř akım kaynakları ile kutuplanmaları durumunda, ıkıř geriliminin sıfır yapılabilmesi iin iki giriř arasına paralel baęlanması gereken akım kaynaęının akımının deęeri, giriř dengesizlik akımı olarak isimlendirilmektedir.

Bir fark kuvvetlendiricisi katının devre uygulamalarında  $V_{os}$  ve  $I_{os}$  dengesizlik byklkleri kuvvetlendirilecek iřareten ayırt edilemezler. Bu nedenle, sz konusu dengesizlik byklkleri, zellikle kk iřaret seviyelerinde, kuvvetlendiricinin alıřmasını sınırlayan birer etken olarak ortaya ıkarlar. Analog tmdevre tasarımımda, elemanların eř olmamalarından kaynaklanan dengesizliklerin minimum dzeyde tutulmaları, mutlaka gznnde bulundurulması gereken bir husustur. Fark kuvvetlendiricisi katının dřk empedanslı bir kaynak zerinden srlmesi halinde,  $V_{os}$  dengesizlik geriliminin etkisi baskın olur. Devrenin yksek empedanslı bir kaynakla srlmesi durumunda ise  $I_{os}$  dengesizlik akımının baskın bileřen olacaęı aıktır.

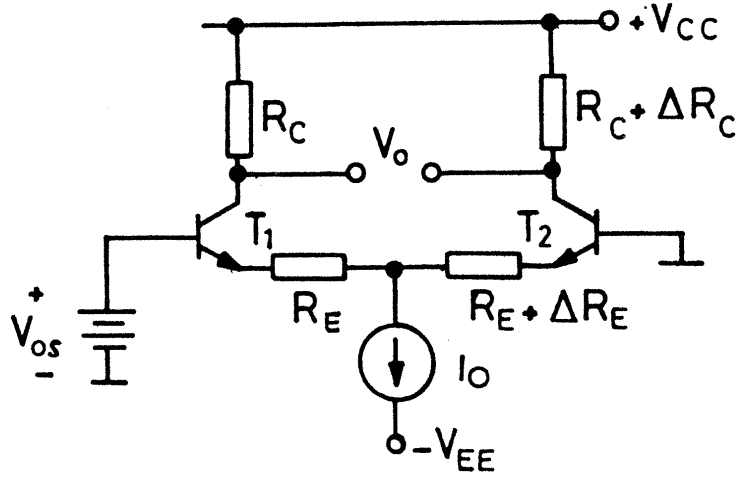
Eleman dengesizliklerinin etkisi Őekil-2.56'da verilen devreden yararlanılarak kolayca hesaplanabilir. Giriř tarafındaki evreden hareket edilirse

$$V_{OS} - V_{BE1} + \frac{I_o \cdot \Delta R_E}{2} + V_{BE2} = 0$$

ve buradan yararlanılarak

$$V_{OS} = V_{BE1} - V_{BE2} + \frac{I_O \cdot \Delta R_E}{2} \quad (2.126)$$

yazılabilir; burada  $\Delta R_E$  büyüklüğü emetör dirençleri arasındaki dengesizliği göstermektedir. Dengesizliğe bağlı olarak, bu büyüklük pozitif yahut negatif değerler alır.



Şekil 2.56. Devre elemanları arasındaki dengesizliğin hesabı için yararlanılan devre.

$V_{BE}$  baz-emetör gerilimleri arasındaki fark, kolektör akımları ve ters doyma akımları cinsinden

$$V_{BE1} - V_{BE2} = V_T \ln \left[ \frac{I_{C1} \cdot I_{S2}}{I_{C2} \cdot I_{S1}} \right] \quad (2.127)$$

biçiminde ifade edilebilir.  $V_O$  çıkış geriliminin sıfır olması gerektiğinden,  $V_{OS}$  nin tanımı gereği, kolektör dirençlerindeki gerilim düşümleri eşit olmalıdır, yani

$$I_C \cdot R_C = I_{C2} \cdot (R_C + \Delta R_C)$$

veya

$$\frac{I_{C1}}{I_{C2}} = \frac{R_C + \Delta R_C}{R_C} \quad (2.128)$$

şartı yerine gelmelidir. (2.128) bağıntısı (2.127) de yerine konur ve

$$\ln \left[ \frac{x + \Delta x}{x} \right] \cong \frac{\Delta x}{x}$$

yaklařıklığı kullanılırsa,  $\Delta x \ll x$  řartı için

$$V_{OS} = V_T \left[ \frac{\Delta R_C}{R_C} - \frac{\Delta I_S}{I_S} - \frac{I_O \cdot R_E}{2 \cdot V_T} \frac{\Delta R_E}{R_E} \right] \quad (2.129)$$

bulunur, burada  $\Delta I_S = I_{S1} - I_{S2}$  olup,  $I_S$  büyüklüğü  $T_1$  ve  $T_2$  tranzistorlarının ters doyma akımlarının nominal deęerini göstermektedir.

(2.129) baęıntısı,  $V_{OS}$  dengesizlik geriliminin üç baęımsız bileřeni olduęunu ortaya koymaktadır. Baęıntıdaki ilk terim yük dirençleri arasındaki dengesizlięi, ikinci terim  $T_1$  ve  $T_2$  tranzistorlarının emetör alanları arasındaki dengesizlięi ve üçüncü terim de emetörlere yerleřtirilen  $R_E$  seri dirençleri arasındaki dengesizlięi vermektedir.

Dengesizlik parametreleri proses kontroluna ve elemanın yerleřimine baęlıdır. Yerleřimin iyi bir biçimde yapılmasıyla dirençler arasındaki dengesizlik %1 mertebesine ve ters doyma akımları arasındaki dengesizlik de %5 mertebesine indirilebilir.

Emetör direncinin yeteri kadar büyük olması halinde, bir fark kuvvetlendiricisinde  $I_O \cdot R_E \gg V_T$  olur. Bu durumda, (2.119) baęıntısındaki son terim dengesizlik gerilimi baęıntısında baskın bileřen durumuna geçer ve dengesizlik gerilimi hemen hemen sadece  $R_E$  dirençlerindeki dengesizlik nedeniyle ortaya çıkar. Basit fark kuvvetlendiricisi için (2.119) baęıntısı

$$V_{OS} = V_T \left( \frac{\Delta R_C}{R_C} - \frac{\Delta I_S}{I_S} \right) \quad (2.130)$$

biçiminde basitleřir.

Fark kuvvetlendiricilerinin düşük seviyeli doęru gerilimlerin kuvvetlendirilmesinde kullanılmalarının istenmesi halinde ,

dengelesizlik gerilimi dışarıdan bağlanan bir potansiyometre yardımıyla sıfır değerine ayarlanır. Bu ayarın yapılması halinde, devre açısından önem taşıyan parametre artık dengelesizlik geriliminin kendisi değil, fakat bu gerilimin sıcaklıkla değişimi olur. Dengelesizlik geriliminin sıcaklıkla değişmesi olayı dengelesizlik sürüklenmesi olarak isimlendirilir. Emetör direncinin yer almadığı basit fark kuvvetlendiricisi yapısı için dengelesizlik sürüklenmesi, (2.120) bağıntısının T sıcaklığına göre türevinin alınmasıyla bulunabilir. Bu yapılrısa

$$\frac{dV_{os}}{dT} = \frac{V_{os}}{T} \quad (2.131)$$

bulunur. Bağıntı, dengelesizlik sürüklenmesinin dengelesizlikle orantılı olduğunu göstermektedir. Oda sıcaklığında dengelesizlik geriliminin her mV değeri başına fark kuvvetlendiricisi yaklaşık olarak 3,3  $\mu\text{V}/^\circ\text{C}$ 'lik bir dengelesizlik sürüklenmesi gösterir.

Şekil-2.55'deki  $I_{os}$  dengelesizlik akımı, her iki giriş tranzistorunun baz akımları arasındaki farka eşittir. Bu fark da

$$I_{os} = I_{B1} - I_{B2} = \frac{I_{C1}}{\beta_{F1}} - \frac{I_{C2}}{\beta_{F2}} \quad (2.132)$$

şeklindedir; bağıntıda  $\beta_F$  büyüklükleri  $T_1$  ve  $T_2$  tranzistorlarının ileri yönde çalışma için doğru akım kazançlarıdır.  $I_{C1}$  ve  $\beta_{F1}$  in nominal değerlere eşit oldukları, ancak  $I_{C2}$  ve  $\beta_{F2}$  nin  $\Delta I_C$  ve  $\Delta \beta_F$  kadar farklılık gösterdikleri varsayılınsın. Bu durumda

$$I_{os} = \frac{I_C}{\beta_F} \left( \frac{\Delta I_C}{I_C} - \frac{\Delta \beta_F}{\beta_F} \right) \quad (2.133)$$

yazılabilir. Kolektör dirençlerindeki gerilim düşümleri  $V_O=0$  şartını sağlayabilmek üzere eş olmak zorunda olduklarından

$$\frac{\Delta I_C}{I_C} = - \frac{\Delta R_C}{R_C}$$

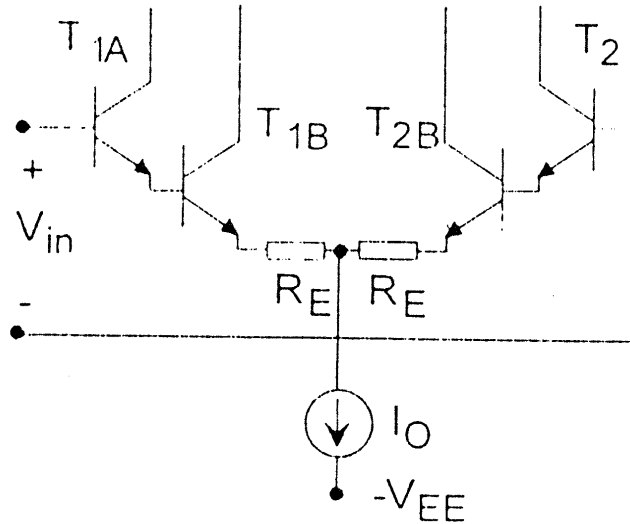
şartının yerine gelmesi gerekir. Bu sonucun (2.133) bağıntısında yerine götürülmesiyle  $I_{os}$  dengelesizlik akımı için

$$I_{os} = - \frac{I_o}{2 \cdot \beta_F} \left( \frac{\Delta R_C}{R_C} + \frac{\Delta \beta_F}{\beta_F} \right) \quad (2.134)$$

bađıntısı elde edilir. Burada  $I_o$  byklđ kutuplama akımıdır.  $\beta_F$  akım kazançları arasındaki tipik dengesizlik deđeri  $\pm\%10$  mertebesindedir. Direnler arasındaki dengesizlik  $\%1$  civarında olduđundan (2.134) bađıntısında ilk terim baskın bileşen olur ve  $I_{os}$  dengesizlik akımı birinci derecede  $T_1$  ve  $T_2$  tranzistorlarının  $\beta_F$  akım kazançları arasındaki dengesizlik nedeniyle ortaya ıkar.  $\%10$  civarındaki tipik  $\beta_F$  farklılıkları iin  $I_{os}$  dengesizlik akımının tipik deđeri  $I_B$  baz akımının  $\%10$ 'u mertebesinde olur.

### Darlington Tranzistorlarla Fark Kuvvetlendiricisi

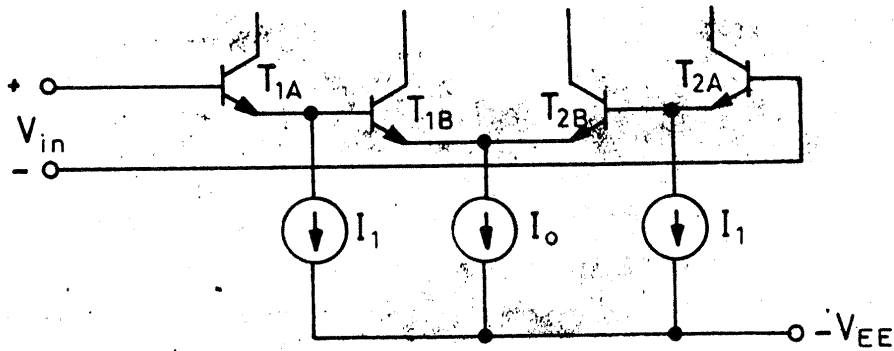
Bazı uygulamalarda ok yksek bir giriř empedansına ve dřk baz akımlarına gereksinme duyulur. Byle durumlarda fark kuvvetlendiricisinin giriř tranzistorları yerine birer Darlington ifti kullanılması yoluna gidilmektedir. Darlington tranzistorlarıyla kurulan bir fark kuvvetlendiricisi devresi Őekil-2.57'de grlmektedir. Bu yapıda devrenin  $R_{id}$  fark iřaret giriř direnci,  $T_{1A}$  ve  $T_{2A}$  dıř tranzistorlarının  $\beta_{FA}$  akım kazançlarının etkisiyle



Őekil 2.57. Darlington iftleri ile kurulan fark kuvvetlendiricisi.

$$R_{id} = 2 \cdot (r_{\pi A} + \beta_{FA} (r_{\pi B} + \beta_{FB} \cdot R_E)) \quad (2.135)$$

değerine yükseltilmiş olmaktadır. Bağlıdaki A ve B indisleri dış ve iç tranzistorları göstermektedir. Bir Darlington çiftinde süren ve sürülen tranzistorlar önemli derecede farklı akım seviyelerinde çalıştırıldıklarından, bunların akım kazançları da çok farklı değerler alabilirler. Bu nedenle, tranzistorların parametreleri birbirinden ayrı olarak belirlenirler. Böyle bir devre Şekil-2.58'de verilmiştir. Bu devrede dış tranzistorlar uygun bir  $I_1$  akım seviyesinde çalıştırılırlar. Böylece daha düşük bir dengesizlik gerilimi elde edilir. Normalde,  $I_1$  akımı  $I_0$  akımının %5-%10'u mertebesinde seçilmektedir. Sürücü tranzistorların kolektörleri sürülen tranzistorların kolektörlerine bağlanabileceği gibi, bu uçlar doğrudan doğruya  $+V_{CC}$  besleme gerilimine de götürülebilirler. Kolektörleri besleme gerilimine bağlama yöntemi, devrenin etkin giriş kapasitesini azalttığı için tercih edilmektedir. Bir Darlington fark kuvvetlendiricisinin fark işaret kazancı



Şekil 2.58. Tranzistor parametrelerinin ayrı ayrı belirlenmesi için ek kutuplama akımı kullanılması.

$$K_{dm} = \frac{V_{od}}{V_{id}} = -\frac{g_m \cdot R_C}{2} \quad (2.136)$$

şeklinde ifade edilmekte ve burada  $g_m$  büyüklüğü  $T_{1B}$  ve  $T_{2B}$  iç tranzistorlarının eğimi olmaktadır. Darlington çiftinin fark kuvvetlendiricisinde kullanılması, devrenin klasik fark kuvvetlendiricisi devresine göre kazancının yarıya düşmesine yol açar. Bu azalma, iç tranzistorların giriş uçları arasında giriş işaretinin yarısının bulunmasının bir sonucu olmaktadır.

Ek tranzistorlar kullanılarak Darlington çiftleriyle fark kuvvetlendiricisi oluşturulması, fark kuvvetlendiricisinin dengesizlik gerilimini de olumsuz yönde etkiler. İlk şekildeki basit Darlington fark kuvvetlendiricisinde 5-10 mV'luk dengesizlik gerilimleri olağandır, bu dış tranzistorlar arasındaki akım dengesizliğinden kaynaklanır. Şekil-2.58'deki akımla kutuplanmış Darlington çiftinde ise tipik dengesizlik gerilimi, klasik fark kuvvetlendiricisindekinin yaklaşık olarak iki katı olmaktadır.

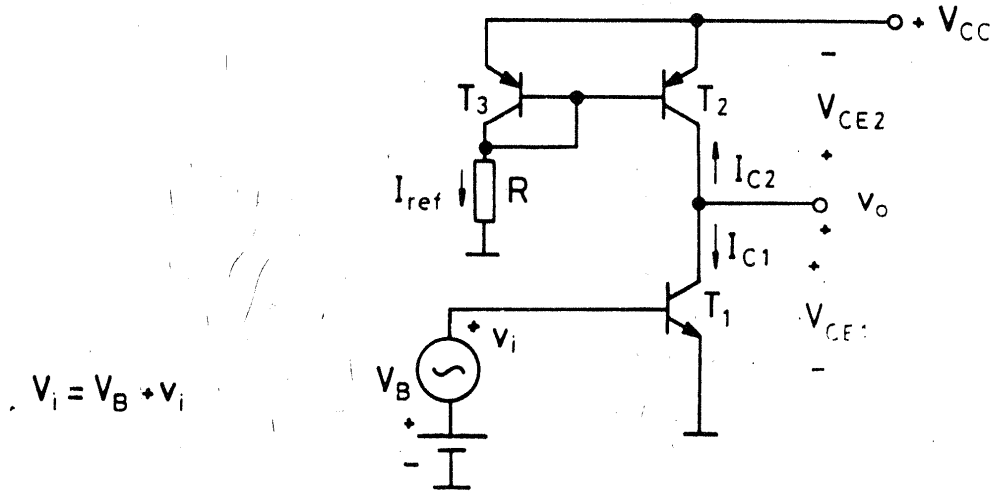
### Aktif Yüklü Kazanç Katları

Direnç yüklü tek katlı bir kuvvetlendirici devresinden elde edilecek gerilim kazancı

$$K_V = \frac{v_o}{v_i} = -g_m \cdot R_C = -\frac{I_C \cdot R_C}{V_T} \quad (2.137)$$

şeklindedir. Yüksek değerli bir gerilim kazancının istenmesi halinde, (2.137) bağıntısı uyarınca ya  $R_C$  direncinin değerinin ya da  $I_C$  akımının arttırılması gerekmektedir. Bir çok uygulamada ise bu çözümler pratik olmaz. Zira,  $I_C \cdot R_C$  çarpanının arttırılması hem büyük  $R_C$  değerleri, hem de büyük  $V_{CC}$  gerilimi değerleri gerektirmektedir. Büyük değerli dirençlerin ise silisyum kırmık üzerinde yer kaybına yol açacağı, yüksek değerli besleme gerilimlerinin ise elemanların belvermesi ve güç harcaması açısından elverişli olamayacağı açıktır. Bir çok uygulamada, fazla sayıda kazanç katı kullanılmadan yüksek kazanç elde edilmesi ise istenen bir özelliktir. Bu sorunun ortadan kaldırılması için başvuru başlıca yol, yük direnci yerine aktif bir yük kullanmaktır. Bir aktif elemanın dinamik empedansının aktif yük olarak kullanılmasıyla yüksek değerli gerilim kazancının ne şekilde elde edileceği Şekil-2.59'daki devrede gösterilmiştir. Bu yapıda  $T_2$  pnp tranzistorunun  $r_{o2}$  dinamik çıkış direnci  $T_1$  tranzistoruyla kurulan kazanç katı için aktif yük görevini yerine getirmekte, bu katın küçük işaret gerilim kazancı

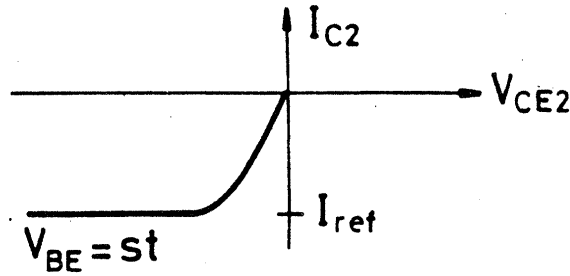




Şekil 2.59. Aktif yüklü kuvvetlendirici.

$$K_V = \frac{V_o}{V_{in}} = -g_m (r_{o1} // r_{o2}) \quad (2.138)$$

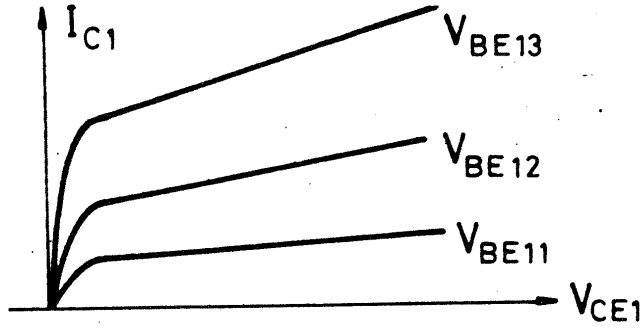
şeklinde  $T_1$  tranzistorunun  $g_m$  eğimi ile tranzistorların  $r_{o1}$  ve  $r_{o2}$  çıkış dirençlerinin paralel eşdeğeri ile belirlenmektedir.

Şekil 2.60. Sabit  $V_{BE}$  değeri için pnp akım kaynağı tranzistorunun akım-gerilim karakteristiği ( $V_{BE}$ =sabit çıkış özeğrisi.)

Şekil- 2.59'daki aktif yüklü kuvvetlendiricinin doğru akım büyük işaret davranışını inceleyelim. pnp akım kaynağı tranzistorunun I-V karakteristiği Şekil - 2.60'da görülmektedir. npn tranzistorun  $V_{BE}=st$  çıkış özeğrisi ise Şekil-2.61'de verilmiştir. Aktif yüklü kuvvetlendirici devresi için temel bağıntılar

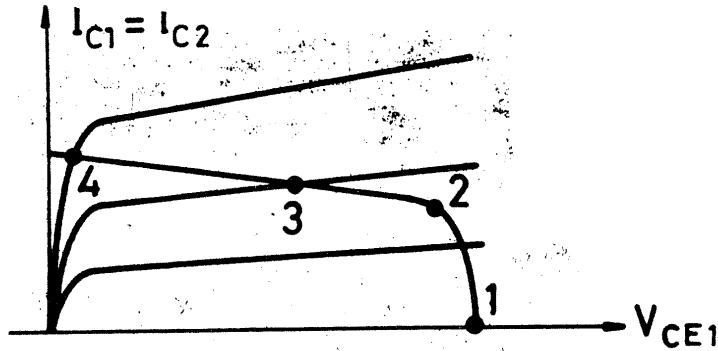
$$I_{C1} = -I_{C2} \quad (2.139a)$$

$$V_{CE2} = -V_{CC} + V_{CE1} \quad (2.139b)$$



Şekil 2.61. npn tranzistorun  $V_{BE}=\text{sabit}$  çıkış özeğrileri.

şeklindedir. Bu bağıntıları kullanarak, pnp tranzistorun I-V karakteristiğini npn tranzistorun çıkış özeğrileri üzerine çizmek mümkündür. Böylece Şekil-2.62'deki durum elde edilir. Yük doğrusu pnp tranzistorun çıkış özeğrisi biçiminde olmakta, ancak eğri yatay eksene göre aksedilmiş ve  $V_{CC}$  kadar sağ tarafa ötelenmiş olarak çizilmektedir.



Şekil 2.62. Aktif yüklü kuvvetlendiricinin yük doğrusu.

$$I_{C2} = I_{C2}(V_{CE2}, V_{BE2}) \quad (2.140)$$

$$I_{C1} = I_{C1}(V_{CE1}, V_{BE1})$$

olduğundan,  $V_{CE2}$  büyüklüğünü veren (2.139b) bağıntısı burada yerine konursa

$$I_{C1} = -I_{C2} [(-V_{CC} + V_{CE1}), V_{BE1}] \quad (2.141)$$

olur.

İlk başta  $v_i = V_B + v_i$  giriş geriliminin sıfır olduğunu kabul edelim. Bu durumda npn tranzistor kesimde ve pnp tranzistor da doymada olacağından, karakteristik üzerinde 1 noktasında bulunulur. Giriş geriliminin arttırılmasıyla npn tranzistor akım akıtmaya başlar, ancak 2 noktasına ulaşılan kadar pnp tranzistor doymada kalır. 2 noktasına ulaşılmıca tranzistor doymadan çıkar ve giriş geriliminde artan yöndeki küçük bir  $v_i$  değişimi çalışma noktasını karakteristik üzerindeki 3 noktasından geçirerek 4 noktasına götürür. 4 noktasında ise npn tranzistor doymaya girecektir. Çalışma karakteristiği üzerinde 2 noktasından 4 noktasına gelinebilmesi için sadece birkaç mV'luk giriş gerilimi değişimi yeterli olur.

2 ve 4 noktaları arasında her iki tranzistor da ileri yönde aktif çalışma bölgesinde bulunurlar. Tranzistorlar için büyük işaret modeli kullanılarak devrenin geçiş karakteristiği çıkartılabilir. npn tranzistor için aktif çalışma bölgesinde kolektör akımı

$$I_{C1} = I_{S1} \left[ 1 + \frac{V_{CE1}}{V_{AN}} \right] \cdot \exp\left(\frac{V_i}{V_T}\right) \quad (2.142)$$

şeklinde yazılabilir, burada  $V_{AN}$  npn tranzistorun Early gerilimidir. Benzer şekilde pnp tranzistor için de

$$I_{C2} = -I_{S2} \left[ 1 + \frac{|V_{CE2}|}{V_{AP}} \right] \cdot \exp\left[\frac{|V_{BE2}|}{V_T}\right] \quad (2.143)$$

biçiminde ifade edilmektedir ve burada da  $V_{AP}$  büyüklüğü pnp tranzistorun Early gerilimini göstermektedir.  $T_3$  tranzistoru diyot olarak

baęlandığından, bunun kolektr-emetr gerilimi baz-emetr gerilimine eşittir ve böylece

$$I_{ref} = -I_{C3} = \left[ 1 + \frac{V_{BE_{on}}}{V_{AP}} \right] \cdot \exp \left[ \frac{|V_{BE3}|}{V_T} \right] \quad (2.144)$$

olmaktadır.  $V_{BE2}=V_{BE3}$  olduğundan hareket edilirse

$$I_{C2} = -I_{ref} \frac{1 + \frac{|V_{CE2}|}{V_{AP}}}{1 + \frac{V_{BE_{on}}}{V_{AP}}} \quad (2.145)$$

baęıntısı elde edilir.  $I_{C1}$  ve  $I_{C2}$  kolektr akımlarının mutlak değerce eşit olmaları gerektiğinden

$$I_{S1} \left[ 1 + \frac{V_{CE1}}{V_{AN}} \right] \cdot \exp \left( \frac{V_I}{V_T} \right) = I_{ref} \frac{1 + \frac{|V_{CE2}|}{V_{AP}}}{1 + \frac{V_{BE_{on}}}{V_{AP}}} \quad (2.146)$$

eşitlięi bulunur. Devrenin  $V_O$  çıkış gerilimi tranzistorların kolektr-emetr gerilimlerine

$$V_O = V_{CE1}$$

$$|V_{CE2}| = V_{CC} - V_O$$

şeklinde baęlı olduğundan

$$I_{S1} \cdot \exp \left( \frac{V_I}{V_T} \right) = I_{ref} \frac{1 + \frac{V_{CC} - V_O}{V_{AP}}}{\left[ 1 + \frac{V_{BE_{on}}}{V_{AP}} \right] \left[ 1 + \frac{V_O}{V_{AN}} \right]} \quad (2.147)$$

eşitlięi elde edilir.  $(V_{CC}-V_O)/V_{AP}$  ,  $V_{BE_{on}}/V_{AP}$  ve  $V_O/V_{AN}$  büyüklüklerinin 1'den yeteri kadar küçük oldukları kabulü altında seri açılımı kullanılır ve elde edilen baęıntıdan  $V_O$  çıkış gerilimi çzlrse

$$V_O = [V_{CC} - V_{BEon}] \frac{V_{AN}}{V_{AN} + V_{AP}} + V_{Aeff} \left[ 1 - \frac{I_{S1}}{I_{ref}} \exp \left( \frac{V_I}{V_T} \right) \right]$$

(2.148)

bağıntısı bulunur. Bu bağıntıdaki  $V_{Aeff}$  büyüklüğü etkin Early gerilimi olarak isimlendirilmekte ve

$$V_{Aeff} = \frac{V_{AN} \cdot V_{AP}}{V_{AN} + V_{AP}} \quad (2.149)$$

şeklinde tanımlanmaktadır.

(2.149) bağıntısındaki ilk terim sabit bir terimdir, ikinci terim ise  $V_I$  giriş geriliminin bir fonksiyonu olmaktadır. Bu bağıntı

$$V_{CEsat} < V_O < V_{CC} - V_{CEsat}$$

bölgesinde, diğer bir deyişle aktif çalışma bölgesinde geçerliğini korumaktadır. 2 ve 4 noktaları arasında geçiş karakteristiği, üstel bir karakteristiğin küçük bir bölümü olarak kendini gösterir.

$$\frac{I_{S1} \exp(V_I/V_T)}{I_{ref}} = 1$$

olması halinde, devrenin çıkış gerilimi

$$V_O = (V_{CC} - V_{BEon}) \frac{V_{AN}}{V_{AN} + V_{AP}}$$

şeklinde ifade edilebilir. Bu şart altında, çıkış gerilimi  $V_{CC}$  ile referans arasındaki bir noktada bulunur ve değeri  $V_{AN}$  ile  $V_{AP}$  Early gerilimlerinin bağıl değeri ile belirlenir.  $V_{AN}$  ve  $V_{AP}$  Early gerilimlerinin eş olmaları halinde, çıkış gerilimi yaklaşık olarak  $V_{CC}$  geriliminin yarısında yer alır.

Devrenin gerilim kazancı, çıkış geriliminin  $V_I$  giriş gerilimine göre türevinin alınmasıyla bulunabilir. Bu yapırsa

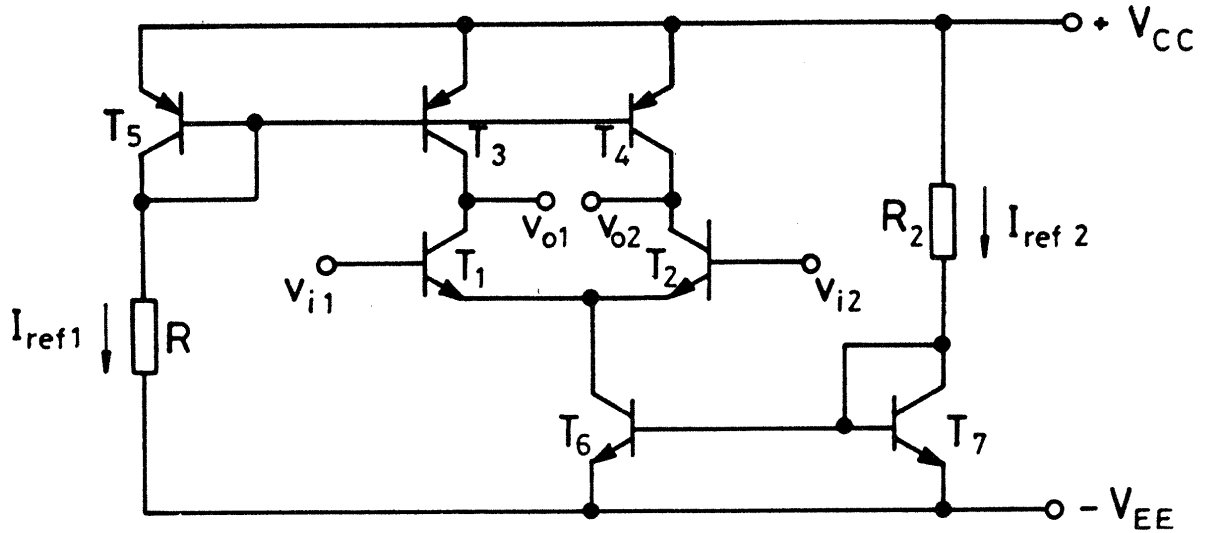
$$K_v = \frac{dV_O}{dV_I} = - \frac{V_{Aeff}}{V_T} \quad (2.150)$$

eklinde etkin Early geriliminin ısı gerilime oranı biiminde bir gerilim kazancı elde edilir.

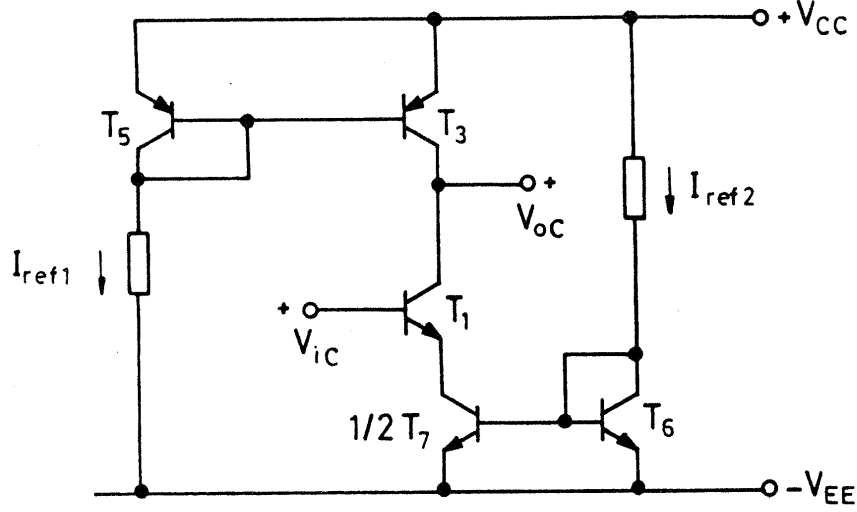
### Aktif Ykl Fark Kuvvetlendiricileri

En basit ekliyle, aktif ykl bir fark kuvvetlendiricisi ekil-2.63'de gsterilen biimde kurulabilir. Bu devre daha nce incelenmi olan aktif ykl ortak emetrl kata edeer bir kazanç salar.

Bu nedenle, fark kuvvetlendiricisinin gerilim kazancı ok yksek olur. Ancak, bu haliyle devrenin ortak iaret ıkı gerilimi, emetr kutuplama akım kaynaının ve aktif yk akım kaynaının akımlarının deerlerine karı ok duyarlıdır. Bu durumu inceleyebilmek zere, kuvvetlendiricinin yarıdevresini ele alalım ve ekil-2.64'deki gibi izelim. Ortak iaret yarıdevresinde  $T_1$ ,  $T_6$  ve  $(1/2) T_7$  tranzistorlarından oluan kısım, pnp tipi  $T_5$  ve  $T_3$  tranzistorlarıyla kurulmu bulunan akım kaynaına balanan kaskod bir akım kaynaı olarak alıır.



ekil 2.63. Basit aktif ykl fark kuvvetlendiricisi.

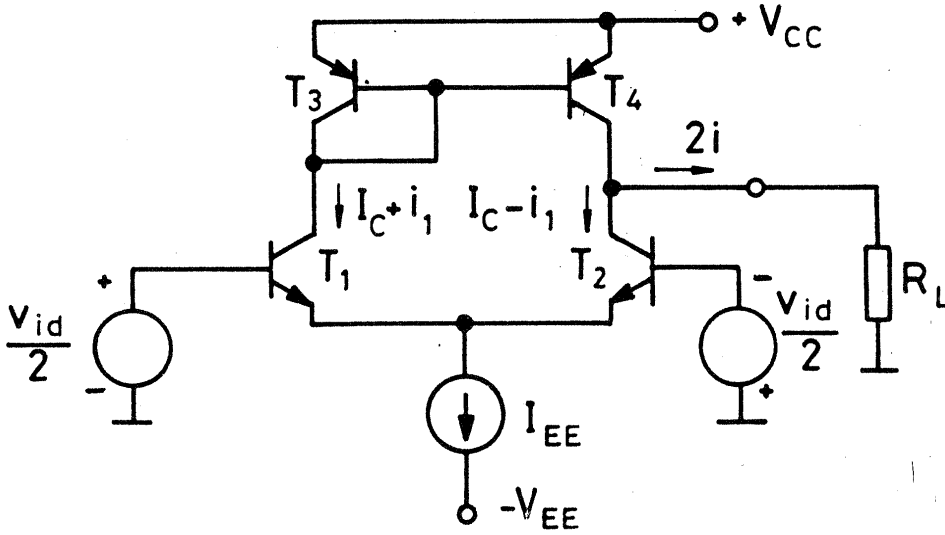


Şekil 2.64. Ortak işaret davranışını incelemek üzere yararlanılan fark kuvvetlendiricisi yarıdevresi.

Devre, ortak emetörlü kuvvetlendiriciye seri olarak bağlanmış  $T_1$  kaskod tranzistoru dışında, aktif yüklü ortak emetörlü bir kuvvetlendirici yapısına sahiptir. Daha önceki ortak emetörlü devredesine benzer biçimde, bu devrede de çıkış gerilimi,  $T_6$  tranzistorunun  $I_{ref}$  akımıyla belirlenen baz gerilimine karşı duyarlıdır.  $V_{DC}$  gerilimi aynı zamanda devrenin sükunet çalışma gerilimidir.  $I_{ref1}$  ve  $I_{ref2}$  akımları arasındaki küçük bir fark, yahut elemanlar arasındaki bir dengesizlik, çıkış doğru gerilimini çok fazla etkiler. Bu nedenle, devre kutuplama kararlılığı açısından iyi değildir.

Bu sakıncayı gidermek üzere başvurulmuş bir yol, aktif yüklü akım kaynağını emetör bağlamalı fark kuvvetlendiricisinin diğer tarafındaki kolektör akımıyla kontrol etmektir. Bununla, doğru gerilim seviyesinin kararlılık sorununun giderilmesinin yanısıra, direnç yüklü standart ve tek kolektöründen çıkış alınan fark kuvvetlendiricisine göre daha iyi bir ortak işaret zayıflatması elde edilmektedir. Ancak, devrenin çıkışının tek kolektörden alınması nedeniyle asimetrik olacağı açıktır. Böyle bir aktif yüklü fark kuvvetlendiricisi yapısı Şekil- 2.65'de verilmiştir. Yapı, yük olarak bir akım aynasının kullanılmasıyla gerçekleştirilmiştir. Devrenin çalışmasını analiz edebilmek üzere, ilk başta tüm tranzistorların eşleştirilmiş

olduklarını ve  $\beta_F \gg 1$  olduğunu kabul edelim. Girişe hiçbir işaret uygulanmamışken, başka bir deyişle  $v_{id} = 0$  iken, devrenin her iki kolundan akan akımlar dengelidir ve  $T_1$  ve  $T_2$  tranzistorlarından  $I_{C1} = I_{C2} = I_{EE}/2$  akımı akar. Devrenin girişleri arasına küçük bir  $v_{id}$  deęişiminin uygulanması halinde, bu deęişim devrenin kolları arasındaki dengeyi bozar ve örneğin  $T_1$  tranzistorunun kolektör akımı  $i_1$  kadar artarken  $T_2$  tranzistorunun kolektör akımı da aynı oranda azalır. Bununla beraber, diyot olarak bağlanmış olan  $T_3$  tranzistoru  $T_4$  tranzistorunun akımını  $T_1$  tranzistorunun akımına eş olmaya zorlayacaktır. Bu şartlar altında, çıkış düğümündeki akımların toplamı alınırsa



Şekil 2.65. Aktif yüklü fark kuvvetlendiricisi.

$$i_o = I_C + i_1 - (I_C - i_1) = 2 \cdot i_1$$

bağıntısı bulunur.  $i_1$  küçük işaret akım deęişimi doğrudan doğruya  $v_{id}$  giriş fark gerilimi ile orantılıdır ve aralarında

$$i_1 = g_m \cdot \frac{v_{id}}{2} = \frac{I_{EE}}{2 \cdot V_T} v_{id}$$

ilişkisi bulunmaktadır; bu bağıntıda  $g_m$  büyüklüğü  $T_1$  ve  $T_2$  tranzistorlarının eğimini göstermektedir.



Devrenin bir küçük işaret gerilim değişiminden küçük işaret akım değişimi üreten geçiş iletkenliği kuvvetlendiricisi yapısında olduğu dikkate alınır, çıkış akımı yukarıdaki bağıntıdan hareket edilerek

$$i_o = g_m \cdot v_{id} \quad (2.151)$$

şeklinde yazılabilir.

Devrenin çıkış ucundan içeriye doğru bakıldığında görülen direnç küçük işaret alçak frekans eşdeğer devresi yardımıyla hesaplanabilir.  $R_O$  çıkış direnci, yapı geçiş iletkenliği kuvvetlendiricisi olarak çalıştığına göre, yüksek değerli olacaktır. Çıkış direncinin hesabı için kullanılacak eşdeğer devre Şekil-2.66'da verilmiştir. Devrenin çıkış direnci  $T_2$  ve  $T_4$  tranzistorlarının  $r_{o2}$  ve  $r_{o4}$  çıkış dirençlerinin paralel eşdeğerine eşit olur, yani

$$R_O = r_{o2} // r_{o4} \quad (2.152)$$

elde edilir.  $T_1$  ve  $T_2$  tranzistorlarının çıkış dirençleri

$$r_o = \frac{V_A}{g_m \cdot V_T} \quad r_e = \frac{V_T}{I_C} \quad g_m = \frac{I_C}{V_T} \quad (2.153)$$

biçiminde tranzistorların  $V_A$  Early gerilimi cinsinden hesaplanabilir. Yazılan bu bağıntının devrenin dinamik çıkış direncini veren (2.152) bağıntısında yerine konması, npn tranzistorun Early geriliminin  $V_{AN}$  ve pnp tranzistorların Early geriliminin de  $V_{AP}$  sembolü ile gösterilmesi halinde, devrenin çıkış direnci için

$$R_O = \frac{1}{g_m \cdot V_T} \frac{V_{AN} \cdot V_{AP}}{V_{AN} + V_{AP}} \quad (2.154)$$

bağıntısı elde edilir. Devreden elde edilebilecek maksimum gerilim kazancı ise, yük direncinin  $R_L = \infty$  kabulü altında

$$K_{vmaks} = \frac{i_o \cdot R_O}{v_{id}} = g_m \cdot R_O = \frac{V_{AN} \cdot V_{AP}}{V_T \cdot (V_{AN} + V_{AP})} \quad (2.155)$$

baęintısıyla belirlenir. Tipik deęer olarak  $V_{AN}=V_{AP}=50V$  alınır,  $K_{vmaks}=1000$  civarında bir maksimum kazanç elde edilebileceęi gsterilebilir. Bu kazanç daha yksek ıkıř direncine sahip akım kaynaklarının kullanılması halinde  $r_o$  ile belirlenen bir deęere kadar da ykseltilebilir.

### Aktif Ykl Fark Kuvvetlendiricisinin Byk İřaret Cevabı

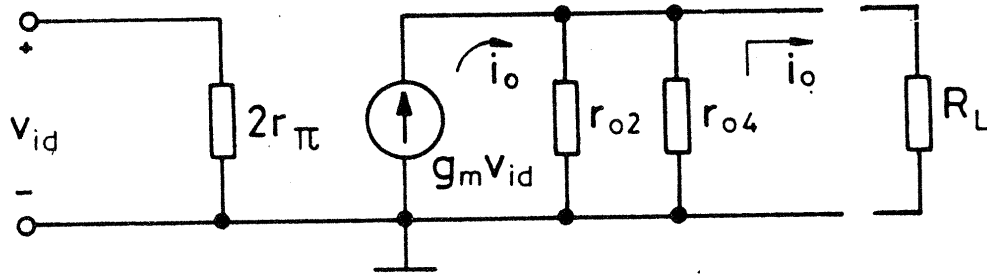
Aktif ykl fark kuvvetlendiricisinin byk iřaret cevabı yksz ve ykl durumlar, bir bařka deyiřle yk direncinin devrenin ıkıř direncine gre ok byk ve ok kk olması durumları iin ayrı ayrı incelenebilir. Yksz haldeki byk iřaret cevabı devrenin ıkıř iřaretinin dalgalanma sınırlarını verir. Ykl durumdaki davranıř ise devrenin akım akıtabilme yeteneęini gsterir. Bu son özellik, iřlem- sel kuvvetlendirici yapılarında ykselme eęiminin belirlenmesinde kullanıldıęından, ayrıca nem tařır. Bu blmde, aktif ykl fark kuvvetlendiricisinin yksz ve ykl durumlardaki byk iřaret davranıřı ele alınarak incelenecektir.

### Yksz Durumdaki Byk İřaret Davranıřı

ıkıřtaki ykn yeteri kadar byk olduęu ve  $R_L \gg r_o$  şartının saęlandıęı varsayımı ile Őekil-2.66'daki devrede yer alan drt tran- zistor iin kolektr akımları

$$I_{C1} = I_{S1} \cdot \left( 1 + \frac{V_{CE1}}{V_{AN}} \right) \left( \exp(V_{BE1}/V_T) - 1 \right)$$

$$I_{C2} = I_{S1} \cdot \left( 1 + \frac{V_{CE2}}{V_{AN}} \right) \left( \exp(V_{BE2}/V_T) - 1 \right)$$



Şekil 2.66. Aktif yüklü fark kuvvetlendiricisinin çıkış direncinin hesabı için alçak frekans küçük işaret eşdeğer devresi.

$$I_{C3} = -I_{S2} \cdot \left( 1 + \left| \frac{V_{CE3}}{V_{AP}} \right| \right) \left( \exp(|V_{BE3}|/V_T) - 1 \right)$$

$$I_{C3} = -I_{S2} \cdot \left( 1 + \left| \frac{V_{CE4}}{V_{AP}} \right| \right) \left( \exp(|V_{BE4}|/V_T) - 1 \right)$$

bağıntıları elde edilir.  $T_1$  ve  $T_2$  tranzistorlarının bazlarının referans potansiyelinde oldukları kabulü ile

$$V_{CE1} = V_{CC} + V_{BE3} + V_{BE1} \cong V_{CC}$$

olur.  $T_3$  tranzistoru diyot olarak bağlandığından

$$V_{CE3} = -V_{BEon}$$

şeklindedir. Giriş fark gerilimi

$$V_{ID} = V_{BE1} - V_{BE2}$$

$$V_{ID} = V_T \cdot \ln \frac{-I_{C1} \left( 1 + \frac{V_{CE2}}{V_{AN}} \right)}{I_{C2} \left( 1 + \frac{V_{CC}}{V_{AN}} \right)} \quad (2.156)$$

şeklinde.  $T_3$  ve  $T_4$  tranzistorlarının baz-emetr gerilimlerinin eş oldukları dikkate alınır, bunların kolektr akımlarının oranı

$$\frac{I_{C4}}{I_{C3}} = \frac{1 + \left| \frac{V_{CE4}}{V_{AP}} \right|}{1 + \left| \frac{V_{BE_{on}}}{V_{AP}} \right|} \quad (2.157)$$

olur. Baz akımları ihmal edilirse,  $I_{C1}$  mutlak deęerince  $I_{C3}$  akımına ve  $I_{C2}$  kolektr akımı da  $I_{C4}$  akımına eşittir. Böylece

$$\frac{I_{C2}}{I_{C1}} = \frac{1 + \left| \frac{V_{CE4}}{V_{AP}} \right|}{1 + \left| \frac{V_{BE_{on}}}{V_{AP}} \right|} \quad (2.158)$$

yazılabilir. Bu oran, giriş fark gerilimini veren (2.156) baęıntısında yerine konursa

$$V_{ID} = V_T \cdot \ln \left[ \frac{1 + \left| \frac{V_{BE_{on}}}{V_{AP}} \right|}{1 + \left| \frac{V_{CE4}}{V_{AP}} \right|} \cdot \frac{1 + \frac{V_{CE2}}{V_{AN}}}{1 + \frac{V_{CC}}{V_{AN}}} \right] \quad (2.159)$$

baęıntısı elde edilir.

$$V_{CE2} = V_O + V_{BEon}$$

$$V_{CE4} = V_O - V_{CC}$$

olduğundan hareket edilirse;  $(V_{BEon}/V_{AP})$ ,  $(V_{CC}/V_{AN})$ ,  $(V_O/V_{AN})$ ,  $(V_O/V_{AP})$ ,  $(V_{CC}/V_{AN}) \ll 1$  olduğu kabulü ile

$$V_{Aeff} = \frac{V_{AN} \cdot V_{AP}}{V_{AN} + V_{AP}} \quad (2.160)$$

olmak üzere, çıkış gerilimi için

$$V_O = V_{CC} - V_{BEon} + \frac{2 \cdot V_{Aeff} \cdot \tanh \frac{V_{ID}}{2 \cdot V_T}}{1 + \frac{V_{AN} - V_{AP}}{V_{AN} + V_{AP}} \tanh \frac{V_{ID}}{2 \cdot V_T}} \quad (2.161)$$

bağıntısı elde edilir. (2.161) bağıntısının, dört tranzistorun da aktif çalışma bölgesinde çalışmaları halinde geçerli olacağını belirtmekte yarar vardır.

$$(V_{ID}/2 \cdot V_T) \ll 1$$

şartı altında

$$\left| \frac{V_{AN} - V_{AP}}{V_{AN} + V_{AP}} \right| \tanh \frac{V_{ID}}{2 \cdot V_T} < 1$$

olacağından, (2.161) bağıntısıyla verilen çıkış gerilimi ifadesi

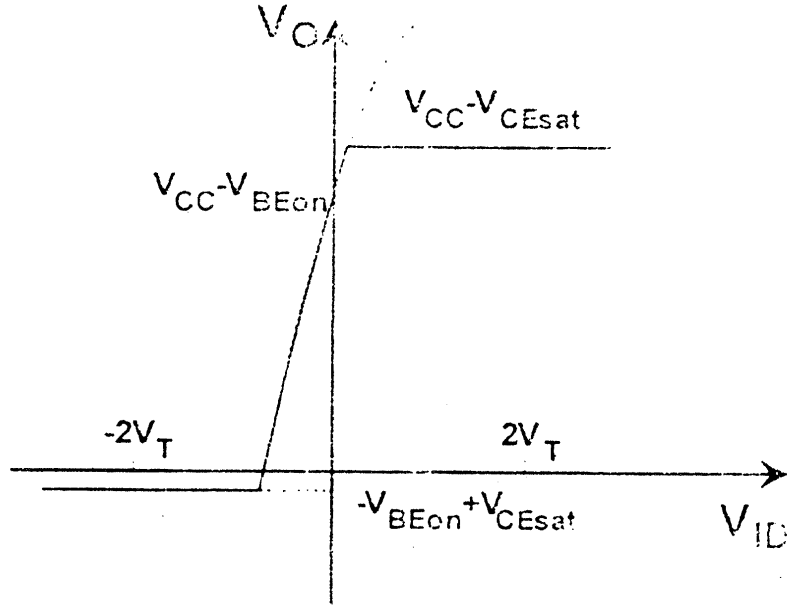
$$- V_{BEon} + V_{CEsat} < V_O < V_{CC}$$

bölgesi için

$$V_O = V_{CC} - V_{BEon} + 2 \cdot V_{Aeff} \cdot \tanh \frac{V_{ID}}{2 \cdot V_T} \quad (2.162)$$

şeklinde basitleşir. Çıkış gerilimiyle giriş gerilimi arasında tanh bağımlılığı bulunmaktadır. Devrenin toplam geçiş eğrisi Şekil-2.67'de verilmiştir. Bağıntıdan fark edilebileceği gibi,  $V_{ID} = 0$  için

$V_o = V_{CC} - V_{BEon}$  deęeri elde edilmekte ve bu deęer geiř karakteristięinin ortasına dřmemektedir.



řekil 2.67. Aktif ykl fark kuvvetlendiricisinin yksz haldeki byk iřaret cevabı

ıkıř gerilimini giriř gerilimine baęlayan (2.162) baęıntısından trev alınarak devrenin gerilim kazancı da hesaplanabilir. Bu yapılırsa

$$K_{vd} = \frac{dv_o}{dv_{id}} = \frac{V_{Aeff}}{V_T} \operatorname{sech}(V_{ID}/V_T) \quad (2.163)$$

elde edilir.  $V_{ID}$  giriř geriliminin sknet deęeridir. Sknet deęerinin  $V_{ID}=0$  alınması halinde, bu deęer etrafındaki kk deęiřimler iin

$$K_{vd} = \frac{V_{Aeff}}{V_T} = \frac{1}{\frac{V_T}{V_{AN}} + \frac{V_T}{V_{AP}}} \quad (2.164)$$

elde edilir.

**Örnek 1 :**

Aktif yüklü bir fark kuvvetlendiricisinde çıkış gerilimini  $V_{CC} - V_{BEon}$  değerinden referans potansiyeline getirmek için girişe uygulanması gereken fark işaret gerilimi ne olmalıdır?  $V_{BEon} = 0.7V$  ,  $V_{CC} = 15V$  ,  $V_{AN} = 130V$  , ve  $V_{AP} = 50V$  olarak verilmiştir.

$V_O = 0V$  için

$$\tanh \frac{V_{ID}}{2 \cdot V_T} = \frac{V_O - V_{CC} + V_{BEon}}{2 V_{Aeff}}$$

$$\tanh \frac{V_{ID}}{2 \cdot V_T} = -0.2 \Rightarrow \frac{V_{ID}}{2 \cdot V_T} = -0.202$$

buradan hareket edilirse

$$V_{ID} = -10.54 \text{ mV}$$

elde edilir.

**Örnek 2 :**

Aktif yüklü bir fark kuvvetlendiricisinde  $I_{S1}$  doyma akımı  $I_{S2}$  den % 10 daha küçüktür. Her iki giriş referansa bağlanırsa  $V_O$  gerilimi hangi değeri alır?  $V_{CC} = 15V$  ,  $V_{BEon} = 0.7V$  ,  $V_{AN} = 130V$  ve  $V_{AP} = 50V$  olarak verilmiştir.

Dengesizlik gerilimi

$$V_{OS} = V_T \cdot \ln(I_{S2}/I_{S1}) = 26 \text{ mV} \cdot \ln(1.1) = 2.5 \text{ mV}$$

değerini alır. Girişe bu gerilimin uygulanmış olduğu düşünülecek olursa

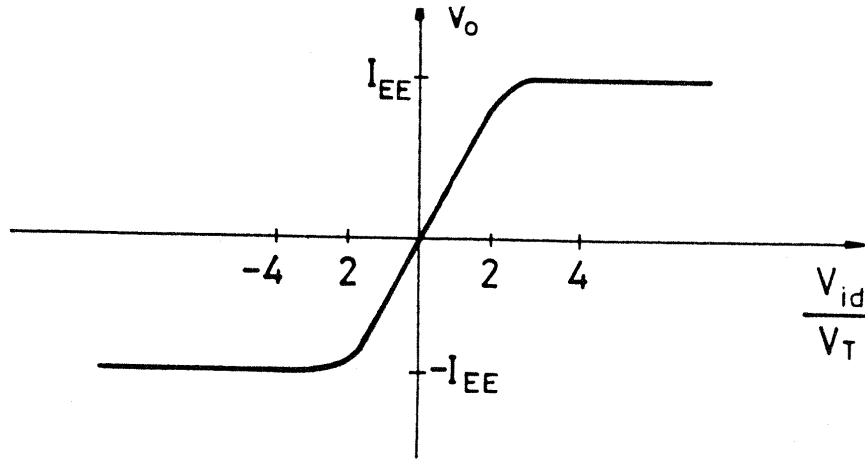
$$V_O = V_{CC} - V_{BEon} + 2 \cdot V_{Aeff} \cdot \tanh(V_{OS}/2 \cdot V_T)$$

$$V_O = 10.69 \text{ V}$$

bulunur.

### Ykl Durumdaki Byk İřaret Davranıřı

řekil-2.68'de verilmiř olan aktif ykl fark kuvvetlendiricisinin ıkıřına, devrenin ıkıř direncine gre yeteri kadar kk bir yk direnci baėlandıėı kabul edilsin. Giriře  $V_{ID} \gg V_T$  olacak řekilde byk deėerli bir fark iřareti uygulanırsa, uygulanan giriř geriliminin ynne baėlı olarak  $T_1$  yahut  $T_2$  kesime srlr.  $V_{ID}$  geriliminin pozitif olması halinde  $T_2$  kesime,  $T_1$  ve bu tranzistorla beraber  $T_3$ – $T_4$  tranzistorlarından oluřan akım kaynaėı ilettime srlr. Bylece, iletimde olan tranzistorlar  $I_{EE}$  kuyruk akımına eř akım akıtırlar. Baz akımlarının ihmal edilmesi halinde, devrenin ıkıř akımı  $I_O = I_{EE}$  olur. Negatif bir giriř iřaretinin uygulanması halinde ise,  $T_1$  ve buna baėlı olarak  $T_3$ – $T_4$  tranzistorları kesime,  $T_2$  tranzistoru ise ilettime girer, tm  $I_{EE}$  akımı  $T_2$  zerinden akar. Bu, yk akımının  $I_O = -I_{EE}$  olması anlamına gelir.



řekil 2.68. Aktif ykl yk kuvvetlendiricisinin ykl haldeki byk iřaret cevabı.

Tranzistorların  $I_{C1}$  ve  $I_{C2}$  kolektr akımları ile  $V_{ID}$  giriř fark gerilimi arasında

$$I_{C1} = \frac{\alpha_F \cdot I_{EE}}{1 + \exp(-V_{ID}/V_T)}$$



$$I_{C2} = \frac{\alpha_F \cdot I_{EE}}{1 + \exp(V_{ID}/V_T)} \quad (2.165)$$

bağıntıları bulunmaktadır. pnp akım kaynağı tranzistorlarının eş oldukları kabul edilirse, iki kolektör akımının farkı olan  $I_O$  yük akımı

$$I_O = I_{C1} - I_{C2}$$

$$I_O = \alpha_F \cdot I_{EE} \tanh(V_{ID} / 2 V_T) \quad (2.166)$$

şeklinde verilebilir. Bağlıtından fark edileceği gibi, giriş geriliminin sıfır olması halinde, geçiş eğrisi sıfırdan geçmektedir. Devre gerek yükten içeriye, gerekse dışarıya doğru  $I_{EE}$  akımını akıtabilecek özelliğe sahiptir. Devrenin geçiş eğrisi Şekil-2.68'de gösterilmiştir. Devrenin akım akıtabilme özelliği işlemsel kuvvetlendiricilerin yükselme eğiminin hesabı açısından önem taşımaktadır.

### Aktif Yüklü Fark Kuvvetlendiricisinde Dengesizlik Gerilimi

Akım kaynağı yüklü fark kuvvetlendiricisinin dengesizlik gerilimi

$$V_{OS} = V_{BE1} - V_{BE2} = V_T \ln \frac{I_{C1}}{I_{C2}} \quad (2.167)$$

bağıntısı ile verilir.  $I_{C1}$  ve  $I_{C2}$  akımları birbirinden  $\Delta I_C$  kadar farklıdır.  $\Delta I_C$  farkı küçük olduğundan, logaritmik terim seriye açılır ve ilk terim alınır

$$\ln \frac{I_{C1}}{I_{C2}} = \frac{\Delta I_C}{I_C} \quad (2.168)$$

bağıntısı elde edilir. Burada  $I_C$  büyüklüğü, her iki tranzistor için kolektör akımının nominal değerini göstermektedir. Bağlıntılar biraraya getirilirse,  $V_{OS}$  dengesizlik gerilimi

$$V_{OS} = V_T \frac{\Delta I_C}{I_C} = \frac{\Delta I_C}{g_m} \quad (2.169)$$

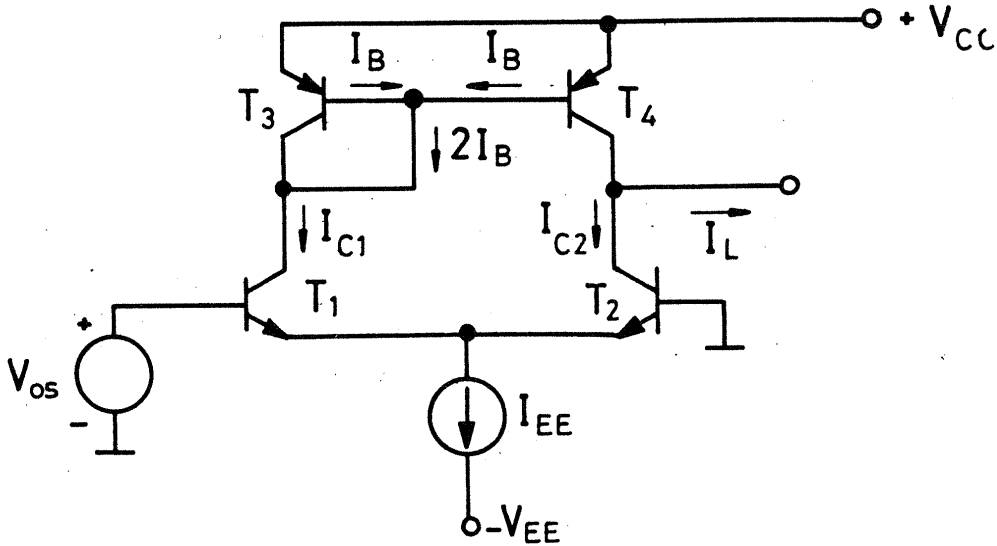
biçiminde ifade edilebilir.  $T_1$  ve  $T_2$  tranzistorlarının tam olarak eş olduklarını ve kolektör akımları arasındaki  $\Delta I_C$  farkının yük olarak kullanılan akım kaynağındaki tranzistorların baz akımlarıyla yük akımının  $I_L$  sükunet değerinden kaynaklandığını düşünelim. Böylece

$$\Delta I_C = I_{C1} - I_{C2} = 2 \cdot I_B + I_L = \frac{2 \cdot I_C}{\beta_{FP}} + I_L \quad (2.170)$$

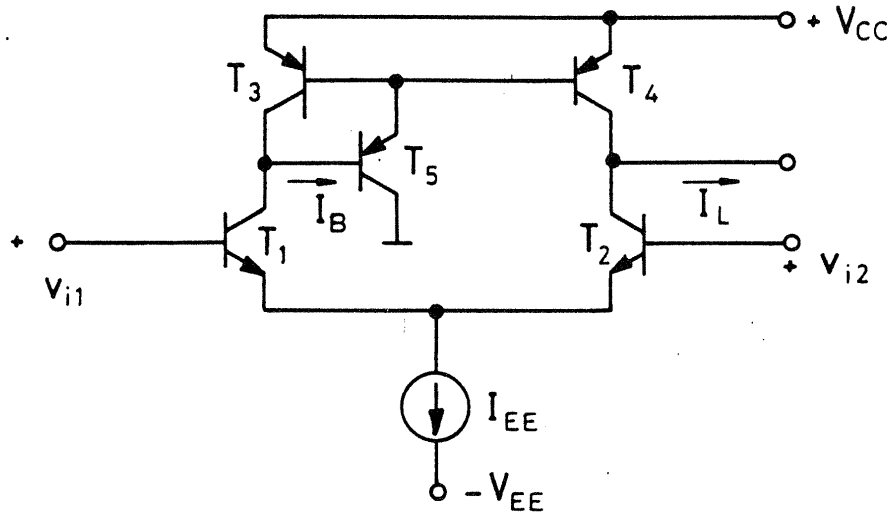
olur. Burada  $\beta_{FP}$  büyüklüğü, pnp akım kaynağı tranzistorlarının akım kazancını göstermektedir.  $\Delta I_C$  büyüklüğü dengesizlik gerilimini veren (2.169) bağıntısında yerine konursa

$$V_{OS} = V_T \left[ \frac{2}{\beta_{FP}} + \frac{I_L}{I_C} \right] \quad (2.171)$$

bulunur. (2.171) bağıntısıyla verilen dengesizlik gerilimi, devrenin kolları arasındaki akım dengesizliğine karşı düşen dengesizliği verir. Bunun dışında,  $T_1$  ve  $T_2$  tranzistorlarının eş olmamalarından kaynaklanan bir dengesizlik terimi daha bulunacağı açıktır. Dengesizliğin devrede ne şekilde temsil edilebileceği Şekil-2.69'da belirtilmiştir.



Şekil 2.69. Dengesizlik geriliminin temsil edilmesi.



Şekil 2.70. Baz akımları kompanse edilmiş akım kaynağının yük olarak kullanılması.

Yukarıda değinilen dengesizlik gerilimi, Şekil-2.70'deki gibi bir akım kaynağının kullanılmasıyla azaltılabilir. Bu devrede yük akımının ihmal edilmesi halinde, akım dengesizliği sadece T<sub>5</sub> tranzistörünün baz akımı nedeniyle ortaya çıkar. Bu yapıda  $\Delta I_C$  akım farkı

$$\Delta I_C \approx \frac{2 I_C}{\beta_{F3} \beta_{F5}} \quad (2.172)$$

şeklinde verilir. Bağlıdaki  $\beta_{F3}$  ve  $\beta_{F5}$  büyüklükleri, T<sub>3</sub> ve T<sub>5</sub> pnp tranzistörlerinin akım kazançlarıdır. Böylece, akım dengesizliği nedeniyle ortaya çıkacak dengesizlik gerilimi

$$V_{OS} = V_T \frac{2}{\beta_{F3} \beta_{F5}} \quad (2.173)$$

bağıntısıyla verilebilir.

Akım dengesizliğini minimize etmek üzere, sükunet yük akımı  $I_L$ 'yi dikkate almak gerekir. Bu etki, Darlington bağlı bir ayırıcı kat gibi çok yüksek empedanslı bir devrenin kullanılmasıyla minimize edilebilir.

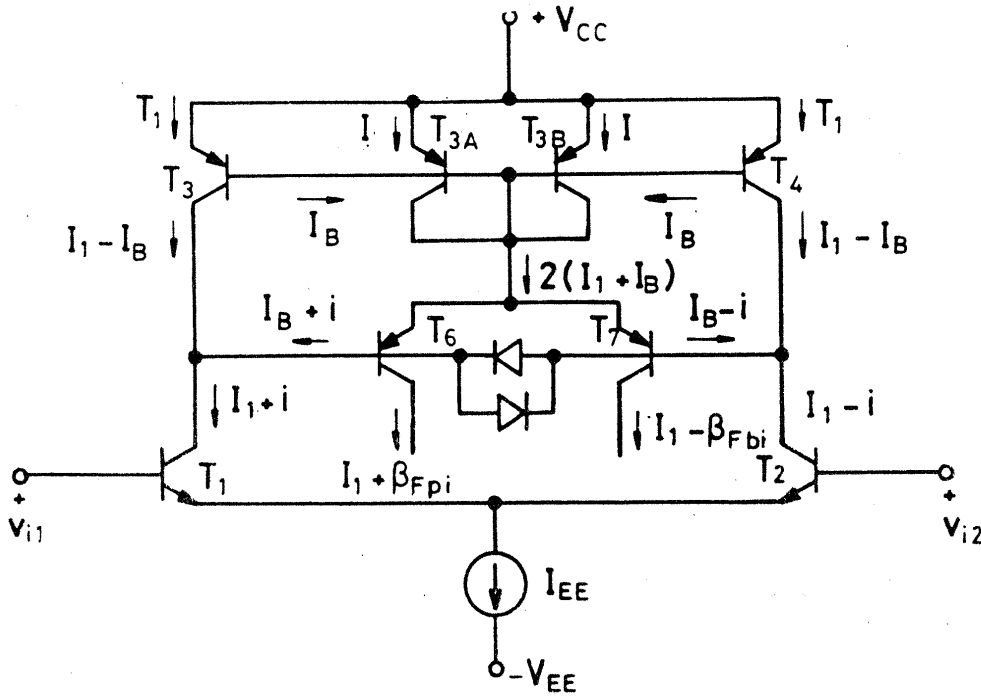
### Dięer Aktif Ykl Fark Kuvvetlendiricisi Yapıları

Fark kuvvetlendiricilerinde aktif yk olarak daha nce incelenmiř bulunan tm pnp ve npn akım kaynaęı devreleri kullanılabilir. Bunlarla gerekleřtirilen ve analog tmdevrelerde kullanılan temel devreler bu blmde kısaca ele alınacaktır.

Bazı durumlarda simetrik bir ıkıř elde edilmesi gerekli olur. Simetrik ıkıřlı aktif ykl bir fark kuvvetlendiricisi yapısı Őekil-2.71'de verilmiřtir. Devrede  $T_1$  ve  $T_2$  tranzistorları giriře uygulanan  $v_{id}$  fark iřaretini kolektrlerindeki  $i$  akım deęiřimine evirirler, bylece

$$i = \frac{g_m v_{id}}{2} \quad (2.174)$$

baęıntısı elde edilir. Bu akım dengesizlięi, i taraftaki fark kuvvetlendiricisi diferensiyel bir ıkıř akımı takımı oluřturur ve bu



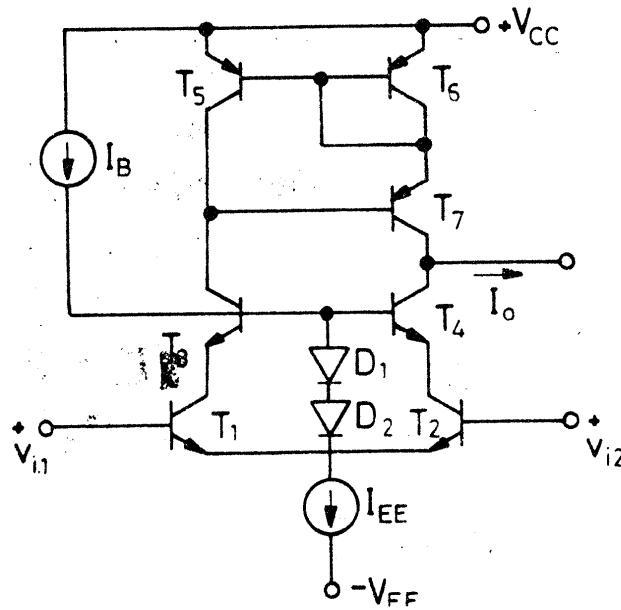
Őekil 2.71. Simetrik ıkıřlı aktif ykl fark kuvvetlendiricisi.

$$i_{o1} = -i_{o2} = \beta_{FP} \cdot i = \frac{g_m \beta_{FP}}{2} v_{id} \quad (2.175)$$

şeklinde oluşur. Devrenin kutuplama akımları ve küçük işaret değişimleri, şekil üzerinde büyük ve küçük harfli indislerle belirtilmişlerdir. İlk ve ikinci kattaki aktif yüklerin kutuplaması, diyot olarak bağlanmış olan  $T_5$  tranzistoru ile sağlanmaktadır.  $T_5$  tranzistoru, paralel bağlanmış  $T_{5A}$  ve  $T_{5B}$  tranzistorlarından oluşuyormuş gibi düşünülebilir.  $D_1$  ve  $D_2$  diyotları büyük işaretlerde çalışmalarda  $T_3$  ve  $T_4$  tranzistorlarının doymaya girmesini önlemek amacıyla kullanılmışlardır.

Devrenin simetrik olması nedeniyle, rastgele eleman dengesizliklerinin dışında dengesizlik kaynağı bulunmamaktadır. Devrenin en önemli sakıncası,  $i_{o1}$  ve  $i_{o2}$  çıkış akımlarının pnp tranzistorlarının  $\beta$  larına bağlı olmaları ve  $\beta$  nın imalat sırasında tam olarak kontrol edilememesidir.

Yük olarak Wilson akım kaynağı kullanmak da mümkündür. Böyle bir devre Şekil-2.72'de görülmektedir. Yapıda pnp akım kaynağı olarak Wilson akım kaynağı kullanılmış, Wilson akım kaynağı ise girişteki  $T_1$ - $T_2$  npn tranzistorlarıyla kaskod devre oluşturan



Şekil 2.72. Wilson akım kaynağının yük olarak kullanılması.

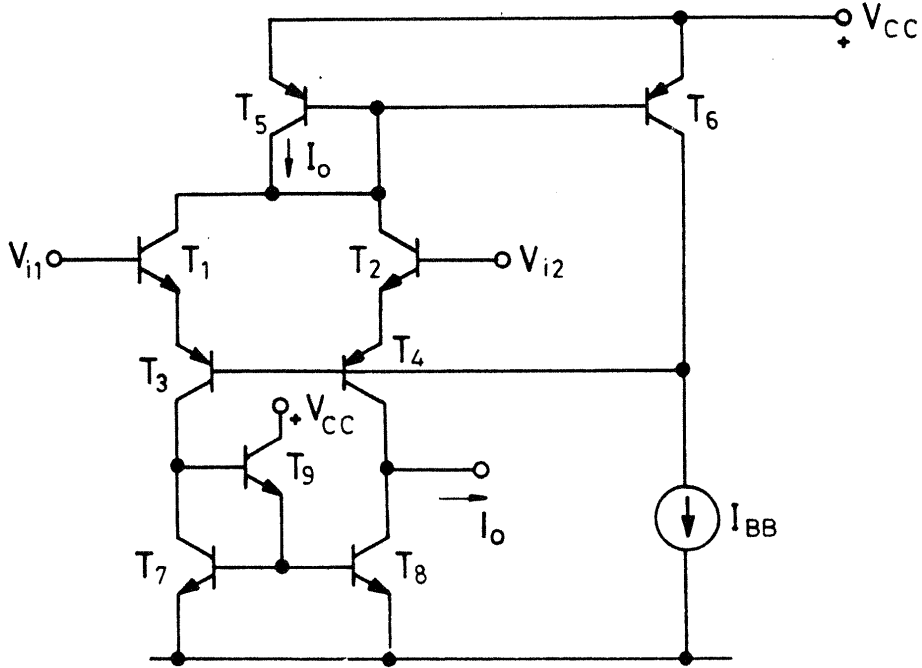
T<sub>3</sub>-T<sub>4</sub> npn tranzistorlarına baėlanmıřtır. Bu řekilde devrenin ıkıř direnci, her defasında npn ve pnp tranzistorların  $\beta_F$  akım kazançları ile arpılarak ykseltilmektedir. Kaskod tranzistorların kutuplanması, I<sub>BB</sub> kutuplama akım kaynaėı ve D<sub>1</sub>-D<sub>2</sub> seviye teleme diyotları yardımıyla saėlanır. Fark kuvvetlendiricisinin kazanç tranzistorlarının gerek kutuplama akımı iki kutuplama akımının farkı ile belirlenir ve

$$I_C = \frac{1}{2} [I_{EE} - I_{BB}] \quad (2.176)$$

řeklinde ifade edilir.

Aktif ykn kullanıldıėı diėer bir fark kuvvetlendiricisi katı řekil-2.73'de grlmektedir. Bu devre  $\mu A$  741 gibi ok kullanılan iřlemsel kuvvetlendirici bloklarında giriř katı olarak yer almaktadır. Devrenin alıřma biimi ařaėıda verilmiřtir:

Emetr baėlamalı her iki kat, bařka bir deyiřle T<sub>1</sub>-T<sub>3</sub> ve T<sub>2</sub>-T<sub>4</sub> iftleri, kompozit tranzistorla oluřturulmuřtur ve bunların kutuplama ynleri pnp tranzistorların kutuplama ynnde, akım kazançları ise npn tranzistorlarınkisi gibi olmaktadır. npn ve pnp tranzistorların bu řekilde



řekil 2.73. Kompozit npn-pnp tranzistorlar kullanılarak kurulan fark kuvvetlendiricisi.

biraraya getirilmeleri, temelde bir doğru gerilim seviyesi öteleme devresine karşı düşer. Bu kompozit tranzistorların fark akımı çıkışları,  $T_7$ ,  $T_8$ , ve  $T_9$  tranzistorlarından oluşan akım kaynağı devresi yardımıyla asimetrik bir akım çıkışına dönüştürülmektedir. Devrenin küçük işaret çıkış akımı olan  $i_o$  büyüklüğü, girişe uygulanan fark işareti gerilimine

$$i_o = \frac{g_m \cdot V_{id}}{2} \quad (2.177)$$

şeklinde bağlı olup, bu bağıntıda  $g_m$  büyüklüğü  $T_1$  ve  $T_2$  tranzistorlarının eğimidir.

Enine pnp tranzistorların karakteristiklerinin iyi bir biçimde kontrol edilememesi nedeniyle,  $T_3$  ve  $T_4$  tranzistorlarının çalışma noktalarının stabilize edilmesi gerekir. Devrede bu işlevi  $T_5$  ve  $T_6$  tranzistorları ile kurulan pnp akım kaynağı yerine getirmektedir. Diyot olarak bağlı bulunan  $T_5$  tranzistoru  $T_1$  ve  $T_2$  nin akım seviyelerini örneklemekte ve uygun bir biçimde  $T_6$  daki akım seviyesine dönüştürmekte,  $T_6$  tranzistoru ise ürettiği akımın sabit  $I_{BB}$  akımına eklenmesi yahut bundan çıkartılması ile  $T_3$ - $T_4$  ün baz akımlarını ayarlamaktadır.  $T_5$  ve  $T_6$  nin eş oldukları kabul edilerek ve baz akımları ihmal edilerek hesap yapılırsa,  $i_o$  akımının  $I_{BB}$  akımına eşit olmaya zorlandığı görülür.  $i_o$  akımı artacak olursa  $T_6$  dan akan akım da artar.  $I_{BB}$  sabit olduğundan,  $T_6$  nin akımındaki bir artma bu tranzistorun kolektör geriliminin  $V_{CC}$ 'ye doğru ötelenmesine neden olur. Bu ise  $T_3$ - $T_4$  çiftinin kutuplamasını azaltacağından,  $i_o$  akımı  $I_{BB}$  akımına eşit olana kadar küçülür. Geribeslemenin  $T_1$  ve  $T_2$  deki ortak işaret akımı değişimi üzerinden sağlanması nedeniyle, bu tür geribesleme ortak modlu geribesleme olarak da isimlendirilir. Ortak modlu geribesleme, bir fark işareti kazanç katında kutuplama stabilitesini fark kuvvetlendiricisinin karakteristiklerini etkilemeden sağlamaktadır.

### Çıkış Katları

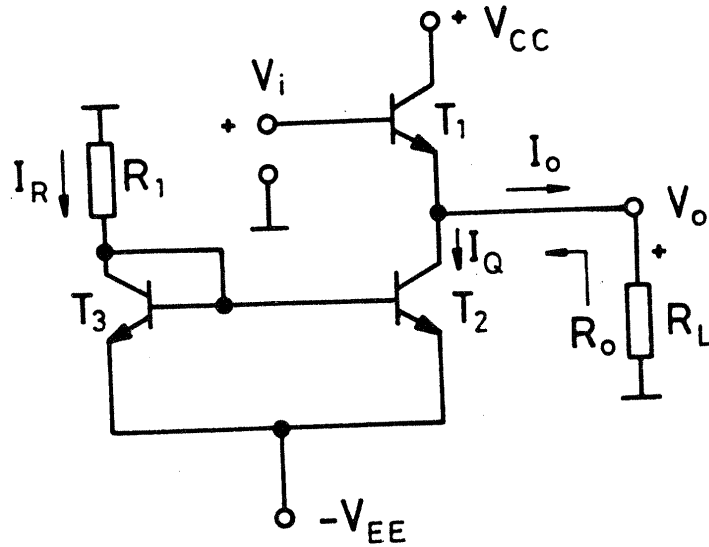
Kuvvetlendirilen işareti yüke aktaran önemli bir devre bloku olan çıkış katlarının aşağıda belirtilen temel özellikleri yerine getirmeleri istenir:

1. ıkıř akımının byk olması,
2. ıkıř geriliminin geniř bir sınır ierisinde dalgalanması,
3. ıkıř empedansının dřk olması,
4. Skunette harcadıęı gcn az olması,
5. Frekans karakteristięinin geniř bandlı olması.

Bu blmde, temel ıkıř katı yapıları ele alınacak, bunların nemli zellikleri incelenecektir.

### Emetr ıkıřlı Katın ıkıř Katı Olarak Kullanılması

Emetr ıkıřlı bir ıkıř katı devresi Őekil-2.74'de grlmektedir.



Őekil 2.74. Emetr ıkıřlı ıkıř katı

Devre simetrik kaynakla beslenmiřtir. Emetr akımı basit bir akım aynası devresi zerinden saęlanmıřtır. Vo ıkıř gerilimi sıfır olduęunda Io ıkıř akımı da sıfır olur. ıkıř katı Vi giriř gerilimi ile srlmektedir. Skunet halinde T1 tranzistorundan IQ akımı akar. Devrenin gerilim kazancı ve lineerlięi hakkında bilgi edinebilmek zere, byk iřaret geiř eęrisini (doęru gerilim geiř eęrisi) ıkartmakta yarar vardır. Vi giriř gerilimi ile Vo ıkıř gerilimi arasında

$$V_i = V_{BE1} + V_o$$

$$(2.178)$$



ilişkisi vardır.  $T_1$  tranzistorunun  $V_{BE1}$  baz-emetör gerilimi sabit değildir;  $I_{C1}$  kolektör akımı ve  $I_S$  doyma akımı cinsinden lineer bölge içerisinde

$$V_{BE1} = V_T \cdot \ln \frac{I_{C1}}{I_S}$$

şeklinde ifade edilir. Öte yandan  $I_{C1}$  akımı

$$I_{C1} = I_Q + \frac{V_O}{R_L}$$

biçiminde akım kaynağı ve yük akımlarının toplamıdır. Buradan

$$V_I = V_T \cdot \ln \frac{I_Q + \frac{V_O}{R_L}}{I_S} + V_O \quad (2.179)$$

bulunur. Bu bağıntı yardımıyla doğru gerilim geçiş eğrisi çıkartılabilir. Bağıntının her iki tranzistorun aktif çalışma bölgesinde bulunmaları halinde geçerli olacağını belirtmekte yarar vardır. Yük direncinin  $T_2$  tranzistorunun çıkış direncinden yeteri kadar küçük olduğu kabul edilmiştir.

$R_L$  yük direncinin  $R_{L1}$  ve  $R_{L2}$  gibi iki farklı değer aldığı iki durumu ele alalım.  $R_{L1} \gg R_{L2}$  olduğu varsayalım. Bu iki durum için gerilim geçiş eğrisini inceleyelim.

Devrenin yüksüz olarak çalıştırılması halinde, çıkış geriliminin alabileceği en büyük değer  $V_{CC} - V_{CEsat}$ , en küçük değer de  $-V_{EE} + V_{CEsat}$  olur.

$R_L = R_{L1}$  durumunda, yani  $R_L$ 'nin büyük değerler alması durumunda,  $V_O/R_L$  küçük değerli olacağından  $V_O$  değiştikçe ilk terim, yani  $T_1$  tranzistorunun baz-emetör gerilimi sabit kalır. Bunun sonucunda doğrusal bir karakteristik elde edilir.

$$I_Q \cdot R_L = I_Q \cdot R_{L1} \geq V_{EE} - V_{CEsat}$$

řartının saęlanması halinde, geiř blgesi  $T_1$  ve  $T_2$  tranzistorlarının doyma sınırları ile sınırlıdır.

$R_L=R_{L2}$  durumunda, yani  $R_L$ 'nin kk deęerlerinde  $V_O$  byk deęerli ve negatif olursa

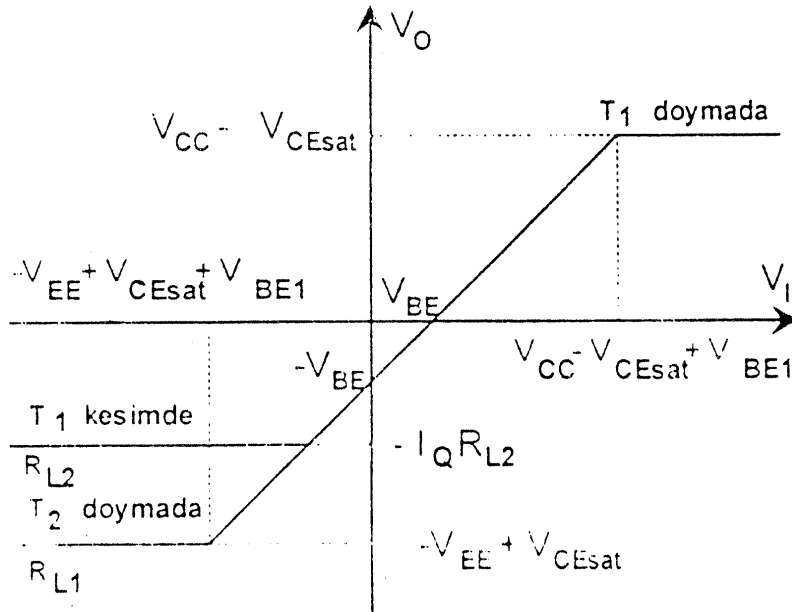
$$I_Q \cdot R_L = I_Q \cdot R_{L2} \leq V_{EE} - V_{CEsat}$$

řartı altında ıkıř gerilimi

$$V_O = - I_Q \cdot R_L = - I_Q \cdot R_{L2} \quad (2.180)$$

deęerinde sınırlanır. Bu durumda ykten akan akım  $I_Q$  dur ve  $T_1$  tranzistoru kesimdedir. Pozitif yndeki deęiřim ise deęiřmez ve her iki durum iin aynı deęerle sınırlıdır.

Yk direncinin kk ve byk deęerlerine iliřkin gerilim geiř eęrileri řekil-2.75'de st ste izilerek gsterilmiřtir. Devrenin ıkıř direnci,  $\beta_F$  akım kazancı ve  $R_g$  src kaynak idirenci olmak zere



řekil 2.75. Emetr ıkıřlı katın gerilim geiř eęrisi.

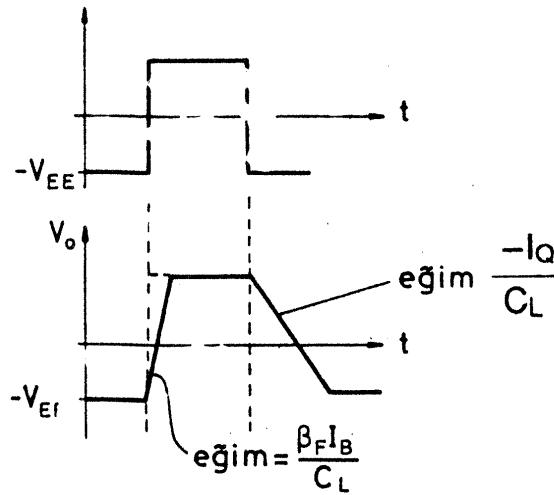
$$R_O = \frac{1}{g_m} + \frac{R_g}{\beta_F} \quad (2.181)$$

řeklindedir.

Emetör çıkışlı katın pozitif ve negatif yönlerde verebileceği maksimum akımların yükün değerine bağlı olarak simetrik olmaması nedeniyle, kapasitif yüklerin büyük genlikli işaretlerle sürülmesi durumunda sorun çıkar. Kapasitif yükte çıkış geriliminin maksimum değişim hızı

$$\frac{dV_O}{dt} = \frac{I_Q}{C_L} \quad (2.182)$$

bağıntısı ile verilir. Pozitif yöndeki yükselme eğiminin oldukça büyük değerli olmasına karşılık, negatif yöndeki yükselme eğimi çok düşüktür ve  $I_Q$  akımı ile sınırlanmıştır. Bu durum Şekil-2.76'da belirtilmiştir.

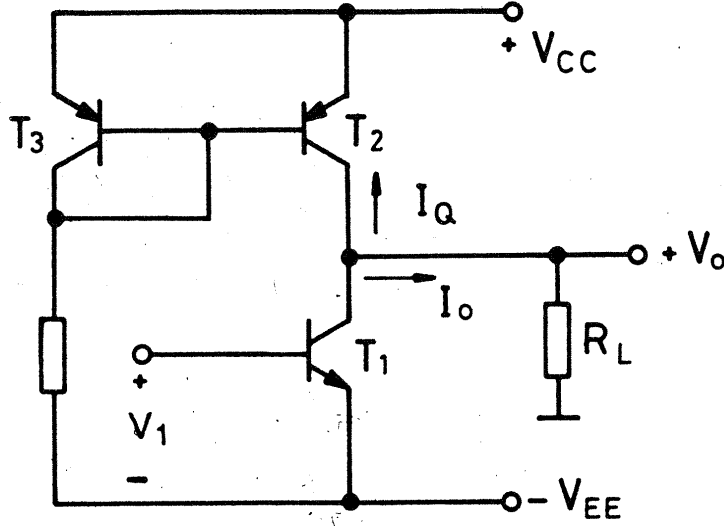


Şekil-2.76. Kapasitif yükte giriş ve çıkış dalga şekilleri.

### Ortak Emetörlü Çıkış Katı

Ortak emetörlü çıkış katı, emetör çıkışlı katın düşük değerli çıkış direnci, düşük distorsiyon gibi temel özellikleriyle üstünlük sağlaması nedeniyle oldukça seyrek kullanılan bir yapıdır. Bununla beraber, yüksek değerli kazancı nedeniyle, ortak emetörlü devre çıkış katı sürücüsü olarak yaygın bir kullanım alanı bulmaktadır.

Ortak emetörlü çıkış katı yapısı Şekil-2.77'de verilmiştir. Şekilden hareket edilerek devrenin büyük işaret geçiş eğrisi çıkartılabilir. Yük akımı



Şekil 2.77. Ortak emetörlü A sınıfı çıkış katı.

$$I_L = I_Q - I_{C1} \quad (2.183)$$

şeklindedir. Yine

$$I_L = \frac{V_O}{R_L}$$

olduğu dikkate alınır, çıkış gerilimi için

$$V_O = -R_L \left[ I_S \exp(V_1 / V_T) - I_Q \right] \quad (2.184)$$

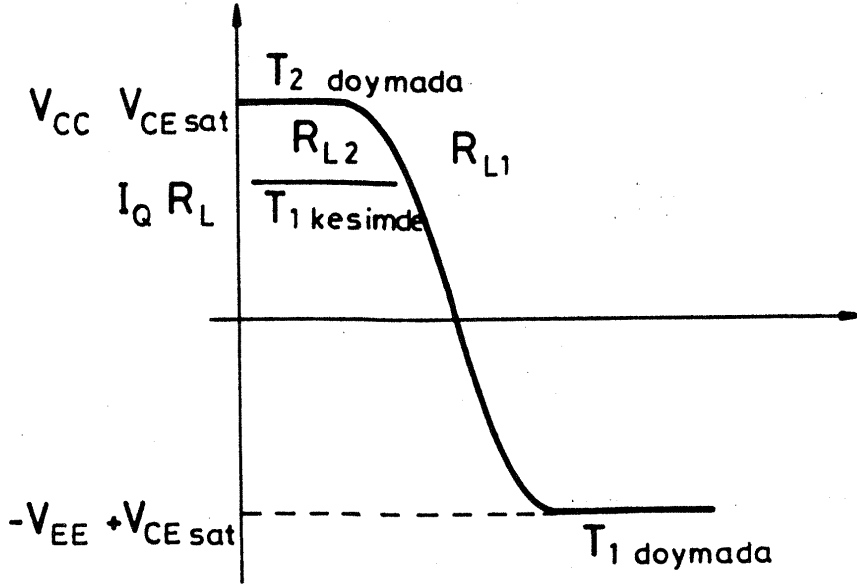
bağıntısı elde edilir. Emetör çıkışlı katta yapıldığı gibi, bu devre için de yük direncinin  $R_{L1}$  ve  $R_{L2}$  gibi farklı iki değeri ele alınsın.  $R_L = R_{L1}$  durumunda

$$I_Q \cdot R_{L1} \geq V_{CC} - V_{CE \text{ sat}}$$

şartının sağlanması kabulü ile çıkış gerilimi  $V_{CC} - V_{CE \text{ sat}}$  ile  $-V_{EE} + V_{CE \text{ sat}}$  sınırları arasında değişir.  $R_L = R_{L2}$  durumunda ise çıkış gerilimi pozitif yönde

$$V_O = I_Q \cdot R_L = I_Q \cdot R_{L2} \quad (2.185)$$

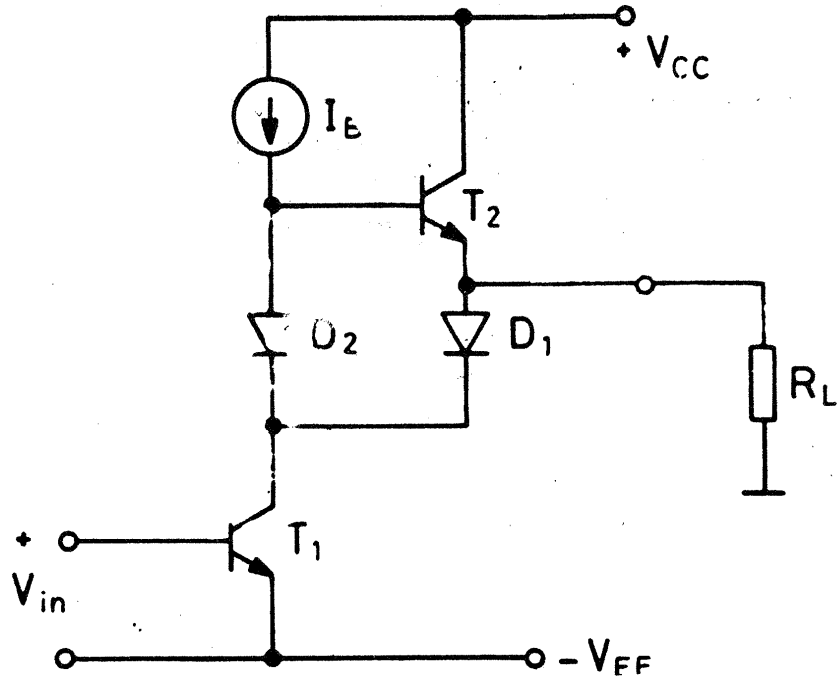
değerinde sabit kalır ve  $T_1$  tranzistoru kesime girer. Negatif yönde ise bir değişiklik olmaz ve  $-V_{EE}$  besleme gerilimine bir doyma gerilimi kadar yaklaşmak mümkün olur. Her iki durum için elde edilecek gerilim geçiş eğrileri Şekil-2.78'de verilmiştir.



Şekil 2.78. Ortak emetörlü devrenin gerilim geçiş karakteristiği.

### Tümüyle npn B Sınıfı Çıkış Katı

Emetör çıkışlı katın sakıncaları, B sınıfı çıkış katları kullanılarak giderilebilir. Tümüyle npn çıkış katları bu yapılardan biridir. Yapının sağladığı en önemli yarar, yüksek değerli akım akıtabilme yeteneğidir. Bu özellik, devrede pnp tranzistor bulunmamasının bir sonucudur. Devre yapısı Şekil-2.79'da görülmektedir. Akım iki yarıperiyotta farklı yol izlemektedir. Tümüyle npn B sınıfı çıkış katı, dijital devreler için geliştirilmiş, daha sonra analog tümdevre tasarımına uyarlanmıştır. Devrenin çalışması aşağıda anlatılan biçimde açıklanabilir:



Şekil 2.79. Tmyle npn ıkıř katı.

ıkıř iřaretinin pozitif yarı periyodunda stteki  $T_2$  tranzistoru aktif olur.  $D_1$  diyodu ise tıkama ynnde kutuplanır. Bu durumda yk akımının yn dıřarıya dođrudur.  $I_B$  akım kaynađının doymasđ bir kenara bırakılacak olursa, ıkıř gerilimi  $V_{CC}$  besleme kaynađına bir  $V_{BE_{on}}$  gerilimi kadar yaklařabilir. Bu durumda  $T_1$  tranzistoru kesimde olacađından,  $I_B$  akımı tmyle  $T_2$  nin bazđ üzerinden akar. Bu nedenle,  $I_L$  yk akımının pozitif ynde alabileceđi en byk deđer  $\beta_{F2} \cdot I_B$  olur.

Negatif yarı periyotta  $D_1$  ilettime girer ve  $T_2$  tranzistorunu kesime srer. Bu yarı periyotta yk akımı ieriye dođru olur ve akım, yolunu  $D_1$  diyodu ve  $T_1$  zerinden tamamlar. ıkıř gerilimi negatif besleme gerilimine  $1 \times V_{BE_{on}} + 1 \times V_{CE_{sat}}$  kadar yaklařabilir. Bu u durumda akımın tm  $T_1$  zerinden akacaktır.

Devrenin iki nemli sakıncası bulunmaktadır. Birincisi, iki yarı periyotta kazançların farklı olması, ikincisi de ıkıř iřaretinin sıfır geiři civarında  $1 \times V_{BE_{on}}$  kadar bir l blge bulunmasıdır.

Pozitif yöndeki dalgalanmada emetör çıkışlı kat nedeniyle  $T_1$  tranzistorunun göreceği yük  $\beta_{F2} \cdot R_L$  olacağından, devrenin gerilim kazancı

$$K_v^+ = - g_{m1} \cdot \beta_{F2} \cdot R_L \quad (2.186)$$

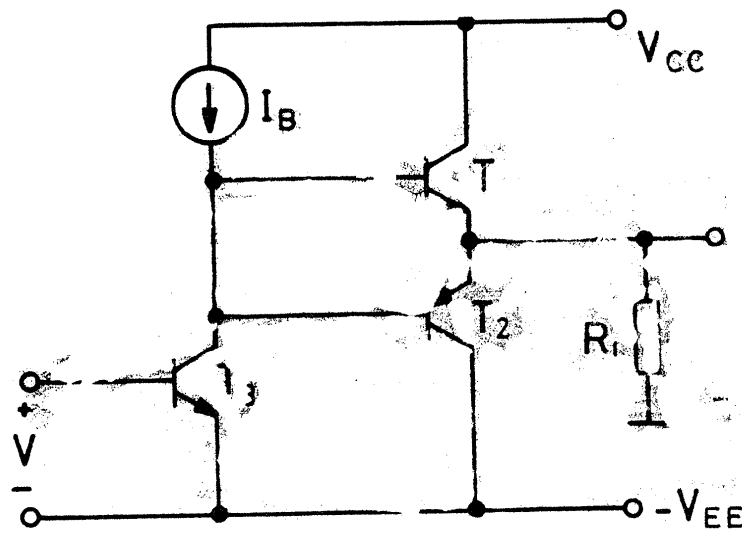
şeklindedir. Negatif yarı periyotta ise  $T_1$  tranzistorunun göreceği yük sadece  $R_L$  olacağından, gerilim kazancı

$$K_v^- = - g_{m1} \cdot R_L \quad (2.187)$$

olur. Diğer bir deyişle, iki yarı periyot karşılaştırıldığında, devrenin kazancı  $\beta_{F2}$  kadar bir farklılık göstermektedir. Devrenin diğer bir sakıncası da geçiş distorsiyonu oluşturmastır.

### B Sınıfı Çıkış Katı

Tümdevre tekniğinde yaygın olarak kullanılan çıkış katı yapılarından biri de B sınıfı puşpul çıkış katı olarak da isimlendirilen eşlenik çıkış katıdır. Yüksek değerli akım akıtabilme kapasitesi sağlamak amacıyla bu yapıda pnp tranzistor olarak taban pnp tranzistoru kullanılmaktadır. Devrenin yapısı Şekil-2.80'de görülmektedir.



Şekil 2.80. B sınıfı çıkış katı.

