BÖLÜM 5 MOS TRANZİSTOR MODELLERİ

5.1. MOS teknolojisine bakış.

MOS teknolojisi geniş çapta tümleştirilmiş sayısal devrelerin ve mikroişlemci devrelerinin temelini oluşturur. VLSI devreler için MOS teknolojisinin bipolar teknolojisine göre sağladığı en önemli yarar, MOS teknolojisi ile aynı kırmık üzerine daha fazla sayıda tranzistor yerleştirilmesi, böylece fazla sayıda devre fonksiyonunun gerçekleştirilebilmesidir. Bunun üç ana nedeni vardır: Birincisi, tranzistorlardan her birinin imalat sırasında kırmık üzerinde çok küçük bir alan kaplamasıdır. İkincisi, MOS imalat prosesinin daha az imalat adımına gereksinme göstermesi ve birim kırmık yüzeyi başına imalat veriminin bipolar teknolojisine göre daha yüksek olması şeklinde kendini gösterir. Üçüncüsü, verilen bir devre fonksiyonu için gerçekleştirme açısından daha az tranzistora gereksinme gösteren MOS tekniğinin bu bakımdan bipolar tekniğine göre daha pratik olmasıdır.

Sayısal devre tekniğinin yanısıra, MOS teknolojisinin analog devre tekniğinde de kullanım alanı bulduğunu belirtmekte yarar vardır. Günümüzde, MOS analog işlem blokları yaygın olarak kullanılmaktadır. Dolayısıyla bu elemanın da bilgisayar programlarında iyi ve yeteri kadar doğru bir biçimde temsil edilmesinin gerekeceği açıktır. Bu da yeteri kadar doğruluk sağlayan modellerin gerekliliğini ortaya koymaktadır.

Tümdevre yapı bloklarının analizinin yeteri kadar doğru bir biçimde yürütülebilmesi, geniş ölçüde tümdevre bileşenlerine uygun düşen modellerin kullanılmasına bağlıdır. Elle yapılacak hesaplar için daha basit modellerin kullanılması zorunlu olmakta, buna karşılık, bilgisayarla yapılan analizlerde daha karmaşık ve daha çok fiziksel olayı kapsayan modellerin kullanılması mümkün olmaktadır. Yapılan analizlerin ve tasarımların doğruluğu, daha önce de birçık defa belirtildiği gibi, simülasyonda kullanılan modellerin doğruluğuna bağlıdır. Bunun için kullanıcının genelde kullanılan modelleri anlamış olması ve her bir modelleme işlemindeki yaklaşımların ve yapılmış olan yaklaşıklıkların neler olduğunu bilmesinde yarar vardır. Bu bölümde, MOS tranzistorun yapısı, karakteristik büyüklükleri, akım gerilim bağıntıları incelenecek, SPICE programında kullanılmak üzere geliştirilen MOS modelleri ayrıntılı olarak ele alınacaktır.

5.2. MOS tranzistorun yapısı ve çalışması.



Şekil-5.1. NMOS tranzistorun şematik yapısı

Bir NMOS tranzistorun yapısı şematik olarak Şekil-5.1'de görülmektedir. NMOS tranzistorun çalışma ilkesi temelde şöyle özetlenebilir:

Geçit elektroduna uygulanan bir gerilim, yüksek katkılı n tipi kaynak ve savak bölgelerinin (n+) arasındaki akım iletimini kontrol eden bir elektriksel alan oluşturur. Bu elektriksel alan nedeniyle, MOS tranzistor alan etkili tranzistor, yani MOSFET olarak da isimlendirilmektedir. Geçidin tümüyle diğer elektrotlardan yalıtılmış olduğuna dikkat etmek gerekir. Bu nedenle, MOSFET, ayrıca, yalıtılmış geçitli alan etkili tranzistor (insulated gate field effect transistor-IGFET) ismiyle de anılmaktadır. Kullanılabilecek bir diğer isim de unipolar tranzistor ismidir. Bu isim, MOS tranzistorda sadece tek tip taşıyıcının, örneğin NMOS tranzistorda sadece elektronların, elemanın çalışması açısından rol oynamasının bir sonucu olarak ortaya çıkmıştır. Bir NMOS tranzistorda p tipi tabanda yer alan hareketli delikler, tranzistorun normal çalışma bölgesinde herhangi bir rol oynamazlar. Bir MOS veya herhangi bir unipolar tranzistorun aksine, bir npn veya pnp tranzistorda hem elektronların hem de deliklerin bu elemanların çalışması açısından etkili olduklarını hatırlatmakta yarar vardır.

Bir NMOS tranzistorda gövde yahut taban, tektaş bir silisyum puldan oluşur. Bu malzeme, MOS tranzistorun imalatı için hareket noktası olmaktadır ve en sonda oluşturulacak devre için fiziksel taşıyıcı görevini de yerine getirir. P tipi katkılama yoğunluğu, daha sonra da gösterileceği gibi, elemanın elektriksel davranışı açısından önemli bir faktör oluşturur. Gövdenin üst tarafi aktif tranzistor bölgesini ve pasif bölgeyi (yahut alan bölgesini) oluşturmaktadır. Bu pasif bölge yalıtım bölgesi olarak da isimlendirilmektedir. Pasif bölgenin sağlaması gereken temel şart, bu bölgenin iki ayrı aktif bölge arasında kanal oluşmadan akım akmasına izin verilmemesidir. NMOS tranzistorlarda tüm iletim elektronlar tarafından sağlanır. Bu nedenle, alan bölgesi kanal oluşmadan elektronların akmasını önleyecek şekilde olmalıdır. Alan bölgesinin üzerinde yer alan kalın bir silisyumoksit tabakası,metal veya polisilisyumun gövdeye bağlanmasıyla oluşacak istenmeyen kapasitelerin minimize edilmesi amacıyla kullanılmaktadır.

Tranzistor bölgesi, gövdede n tipi savak ve kaynak bölgeleriyle p tipi kanal bölgesini bir araya getirir. Tipik olarak eleman simetriktir; yani kaynak ve savak uçlarının yerleri değiştirilebilir. Daha doğru bir biçimde söylemek gerekirse, kaynak ve savak uçları sadece uygulanan gerilimlerin yönü ile belirlenmektedir. NMOS tranzistorda daha pozitif olan elektrot savak olarak görev yapar.

Kutuplama geriliminin uygulanmaması halinde, savaktan kaynağa kadar uzanan yol sırt sırta bağlanmış iki pn jonksiyonu biçimindedir. Gövde her ikisi için ortak p bölgesi oluşturuyor gibi düşünülebilir. Buradan akacak olan akım, sadece diyotların ters yönde kaçak akımından oluşur. Bu şartlar altında iletim kanalı bulunmayacağı açıktır.

Kaynak, savak ve gövdenin toprağa bağlandıklarını ve geçide de pozitif bir gerilim uygulandığını varsayalım. Elektrostatiğin basit kuralları uyarınca, geçide pozitif bir gerilim uygulanması bu bölgedeki deliklerin tabana doğru itilmelerine ve elektronların da kanal bölgesine doğru çekilmesine yol açar. En sonunda, elektronların yığıldığı bu dar p tipi bölge tip değiştirir. Bu bölgeye çekilen elektronlar nedeniyle, savak ve kaynak arasında n tipi iletken bir kanal bölgesi oluşur. Savak ve kaynak arasına bir gerilim uygulandığında, bu yol üzerinden bir akım akar.

İletken kanal, çok küçük pozitif geçit gerilimlerinde oluşmaz. İlk önce p tipi kanal bölgesinin yüzeyindeki elektrostatik potansiyel, 0.5V ile 2V arasındaki geçit-kaynak gerilimlerinin uygulanmasıyla pozitif yapılmalıdır. İletken kanalın oluşması için gerekli olan geçit gerilimi değerine eşik gerilimi adı verilir ve V_{TH} sembolü ile gösterilir. Bu büyüklük, önemli eleman modeli parametrelerinden biridir ve daha sonraki bölümlerde ayrıntılı olarak ele alınacaktır.

Birçok pratik MOS tranzistor gerçekleştirilmesi işleminde, kanal katkı yoğunluğu, eşik gerilimini ayarlamak üzere, iyon ekme yöntemiyle değiştirilmektedir. P tipi bir iyon ekme işlemi eşik gerilimini daha fazla pozitif yapmakta, n tipi bir iyon ekme işlemi de eşik gerilimini daha fazla negatif değerlere getirmektedir. Yüksek miktarda n tipi katkı iyonu ekme işlemi bir NMOS tranzistorun kanalını n tipi özelliği baskın olacak biçime getirir, yani, sıfır kutuplama durumunda da iletim kanalı bulunur. Bu durumda, eşik gerilimi negatif olur. Kanaldaki elektron yoğunluğunu azaltmak üzere, geçit-savak arasına negatif bir kutuplama gerilimi uygulanmalıdır.

Sıfır kutuplama geriliminde iletim kanalı bulunmayan MOS tranzistorlar normalde tıkalı elemanlar olarak da isimlendirilirler, bunlar için kullanılan bir diğer terim, **kanal oluşturmalı MOS tranzistor** ismidir. Kanal oluşturmalı tranzistor isminin anlamı, iletimi başlatabilmek üzere, geçit-kaynak geriliminin savak-kaynak gerilimiyle aynı yönde olmasıdır. Gerilim yönü, NMOS tranzistorlar için pozitif, PMOS tranzistorlar için negatif olur.

Normalde iletimde olan, yani $V_{GS}=0$ için iletim kanalı bulunan tranzistorlar ise kanal ayarlamalı tranzistorlar olarak isimlendirilirler. Kanal ayarlamalı bir NMOS tranzistor için negatif bir geçit-kaynak gerilimi iletim kanalını kısar. Kanal ayarlamalı ve kanal oluşturmalı elemanların eşik gerilimleri sırasıyla V_{TD} ve V_{TE} sembolleriyle gösterilmektedir. MOSFET'ler için kullanılan devre sembolleri Şekil-5.2'de verilmiştir. Bu tranzistorlara ilişkin geçiş karakteristikleri de Şekil-5.3'de görülmektedir. Farklı tipteki tranzistorlara ilişkin eşik gerilimleri de Şekil-5.3 üzerinde ayrıca belirtilmiştir.



Şekil-5.2. MOS tranzistor sembolleri: a) kanal oluşturmalı NMOS, b) kanal ayarlamalı NMOS, c) kanal oluşturmalı PMOS, d) kanal ayarlamalı PMOS.



Şekil-5.3. NMOS ve PMOS tranzistorlar için geçiş karakteristikleri: a) kanal oluşturmalı NMOS, b) kanal ayarlamalı NMOS, c) kanal oluşturmalı PMOS, b) kanal ayarlamalı PMOS.

5.6

5.3. MOS modeli bağıntıları

MOSFET'in ilk incelenecek bölümü bir elektrik alanının etkisi altında yüzeyin davranışıdır. Bu elektrik alanı geçit ve taban arasına uygulanan gerilim ile oluşur, oksit yarıiletken arayüzeyine de düşey doğrultudadır.

5.3.1 MOS yapısının yüzey davranışı

Yüzeydeki referans durumu, yarıiletkenin yüzeyde ve tabanda aynı taşıyıcı yoğunlukluklarına sahip olduğu durumdur. Bu duruma *düz band* durumu denir. Bu durumu sağlayan V_{GB} gerilimine *düz band gerilimi* denir ve V_{FB} olarak gösterilir.

 V_{GB} = V_{FB} olduğunda bütün V_{GB} gerilimi oksitin üzerine gelir. Bu durumda

$$V_{FB} = \phi_{MS} - \frac{Q'_0}{C'_{ox}}$$

$$\tag{5.1}$$

 $\phi_{\rm MS} = \phi_{\rm gecit\ malzemesi} - \phi_{\rm gövde\ malzemesi} \tag{5.2}$

olur. Burada ϕ_{MS} , $\phi_{geç it makemesi}$, $\phi_{gövde malzemesi}$ sembolleri ile gösterilen büyüklükler, yine indiste belirtilmiş olan uçlara ilişkin iş potansiyelleridir. Q'₀ oksit - silisyum arayüzeyindeki birim alan yüküdür ve her zaman pozitiftir, bu yüzden geçitte bunu etkisiz hale getirecek negatif bir yüke gereksinme vardır. C_{ox}' ince oksit tabakanın birim alan başına düşen kapasitesidir.

Burada tabanı p tipi olan ve n kanallı NMOS'ların incelemesi yapılacaktır. N tipi tabanı olan PMOS'ların durumu buradaki akım ve gerilimlerin işaretlerinin değiştirilmesiyle elde edilebilir.

 $V_{GB} = V_{FB} \mbox{ olduğunda yarıiletkendeki taşıyıcı yoğunluğu sabit olur ve} N_A'ya eşittir.$

 $V_{GB} < V_{FB}$ durumu geçitteki negatif yükleri artırır ve yüzeye yakın yerlerdeki delik yoğunluğunu geçit yükünü dengelemek için artırır. Böylece p - tipi taşıyıcıların yoğunluğu yüzeyde tabandakine göre daha fazla olur. Bu durumda taşıyıcılar yüzeye *yığılmış* denir.

Yarıiletkendeki Qsc' yükü

$$Q'_{sc} = Q'_G - Q'_0 = (V_{FB} - V_{GB})C'_{ox}$$
(5.3)

olur. Burada Q_G' geçit yüküdür.

 $V_{GB} > V_{FB}$ için çoğunluk taşıyıcısı olan delikler yüzeyden uzaklaşırlar; böylece negatif yükler geçit yüküyle dengeyi kurarlar. Yüzeye yakın yerdeki taşıyıcı yoğunluğu tabandakinden azdır ve bu durumda, yüzey, taşıyıcılar açısından *fakirleşmiş*tir. Fakirleşmiş bölgenin kalınlığı

$$X_B = \sqrt{\frac{2\varepsilon_s}{qN_A}\phi_s} \tag{5.4}$$

olur. ϕ_S fakirleşmiş bölgedeki potansiyeldir. Eğer ϕ_S kanaldaki azınlık taşıyıcıları ihmal edilebilecek kadar küçükse sabit yük Q_B' , $Q_G' - Q_0'$ 'ye eşit olur. Bu durumda

$$Q'_{B} = N_{A} q X_{B} = \sqrt{2\varepsilon_{s} q \phi_{s}}$$
(5.5)

$$Q'_{G} - Q'_{0} = (V_{GB} - V_{FB} - \phi_{s})C'_{ox}$$
(5.6)

olur. Bu denklemler kullanılarak φ_S ve geçit-taban kapasitesi bulunabilir. Bu durumda

$$\phi_{s} = \frac{1}{4} \left[\sqrt{\gamma^{2} + 4 \left(V_{GB} - V_{FB} \right)} - \gamma \right]^{2}$$
(5.7)

$$C_{GB}' = \frac{dQ_{G}'}{dV_{GB}} = \frac{C_{ox}'}{\sqrt{1 + \left(\frac{4}{\gamma^2}\right)} \left(V_{GB} - V_{FB}\right)}}$$
(5.8)

$$\gamma = \frac{\sqrt{2\varepsilon_s q N_A}}{C'_{ox}} \tag{5.9}$$

olur. γ büyüklüğü gövde etkisi faktörü olarak adlandırılır.

Kanaldaki taşıyıcı yoğunluğu N_A'ya göre ihmal edilebilir düzeyde olduğu sürece bu bağıntılar geçerli olur. ϕ_S yeteri kadar büyük olduğunda yüzeydeki elektronların yoğunluğu tabandaki delik yoğunluğunu aşabilir. Boltzmann dağılımına göre bu durum $\phi_S = 2\phi_F$ olduğunda oluşur. Burada

$$n = N_A = n_i e^{\phi_F q/kT} \tag{5.10}$$

$$\phi_F = \frac{kT}{q} \ln \frac{N_A}{n_i} \tag{5.11}$$

olur. $\phi_S = 2\phi_F$ ($2\phi_F$: Fermi potansiyeli), fakirleşmiş durumdan evirtim durumuna geçilebilmesi için gerekli olan yüzey gerilimidir. Evirtim durumunda yüzeydeki taşıyıcı yoğunluğu taban yoğunluğuna göre daha büyüktür. $V_{GB} = V_{TH}$ durumu $\phi_S = 2\phi_F$ olduğunda oluşur.

 $V_{GB} > V_{TH}$ olduğunda yüzey potansiyeli ϕ_S ve sabit yük Q_B ' değişmez olarak düşünülebilir, çünkü yeni yükler yüzeye yakın bölümlerdeki elektronlardan sağlanır. V_{GB} gerilimindeki artış evirtim bölgesindeki Q_I '. yükünde artış sağlar. ϕ_S de küçük bir artış olursa, Boltzmann üstel bağıntısına bağlı olarak, Q_B ' yükü (5.5) bağıntısına göre sabit kalırken, Q_I ' yükünde artış olur. Bu durumda kanaldaki hareketli yükler

$$Q'_I = Q'_G - Q'_0 - Q'_B \tag{5.12}$$

olarak gösterilir. Q_I' yükü MOSFET'in iletkenliğini oluşturur. (5.5), (5.6) ve (5.10) kullanılırsa eşik gerilimi

$$V_{TH} = V_{FB} + 2\phi_F + \gamma \sqrt{2\phi_F}$$
(5.13)

olur.

5.3.2. Shichman-Hodges Modeli

SPICE'da kullanılan ilk ve basit model Shichman ve Hodges tarafından 1968'de geliştirilen modeldir ve **1. düzey MOS modeli** (MOS1) olarak isimlendirilir.

Burada yüzey potansiyeli referans potansiyeli olarak alınacaktır ve kanaldaki gerilim $V_c(x)$ olarak gösterilecektir. Savak-kaynak arasında sıfır voltluk gerilim olursa, yani dengede, yüzeydeki azınlık taşıyıcıların yoğunluğunu tabandaki çoğunluk taşıyıcılarının yoğunluğuna eşit yapmak için,

yüzey potansiyeli ϕ_S , kaynak ve taban arasındaki V_{BS} evirtim kutuplamasını aşmalıdır:

$$\phi_s = 2\phi_F - V_{BS} \tag{5.14}$$

(5.14) denklemini kullanırsak eşik gerilimi

$$V_{TH} = V_{FB} + 2\phi_F + \gamma \sqrt{2\phi_F - V_{BS}}$$
(5.15)

olur. Bu durumda eşik gerilimi taban gerilimin kare kökünün bir fonksiyonudur. Burada γ gövde etkisi faktörü parametresidir ve (5.9)'da tanımlanmıştır.

 $V_{GS} > V_{TH}$ olduğunda kanal oluşur ve bu durumda savağa pozitif gerilim uygulanarak kanalda savaktan kaynağa doğru sürüklenme ile akım akıtılır. Bu durumu gösteren MOSFET kesiti Şekil-5.4'de gösterilmiştir. Şekil-5.5'de ise savak geriliminin çeşitli değerleri için kesitin aldığı durumlar gösterilmiştir.

Kanalın dx'lik kısmında akan I_x akımı

$$I_x = \frac{dQ_I}{dt} \tag{5.16}$$

olur. Burada dQ_I, dx'lik kısımda bulunan hareketli yüktür ve dt bu yükün dx'lik kısmı katetmesi için gereken zamandır. dQ_I değeri

$$dQ_I = dQ_G - dQ_0 - dQ_B \tag{5.17}$$

olarak bulunur. Burada

$$dQ_G - dQ_0 = C'_{ox} W dx [V_{GS} - V_{FB} - 2\phi_F - V_c(x)]$$
(5.18)

$$dQ_B = C'_{ox} W \gamma dx \sqrt{2\phi_F - V_{BS}}$$
(5.19)

olarak tanımlanır. Geçit kapasitesi ise

$$C'_G = \frac{dQ'_G}{dV_{GS}} = C'_{ox} \tag{5.20}$$

olur.

 dQ_B 'nin hesabında kanal ve taban arasındaki gerilime ($V_{BS} + V_c(x)$) dikkat edilmemiş ve bu gerilim V_{BS} gerilimine eşit olarak alınmıştır. Böyle bir yaklaşım sadece V_{DS} 'nin küçük olduğu durumda geçerlidir. Aksi halde fakirleşmiş bölgenin X_B kalınlığı savak yakınında, kaynak yakınına göre dikkat çekecek biçimde daha geniş olur. Bu şekilde hesap edilen dQ_B değeri gerçek değerinden daha az olacaktır ve hesaplanan dQ_I çok büyük olacaktır.



Şekil-5.4. MOSFET'in kesit alanı

(5.17), (5.18) ve (5.19) kullanılırsa

$$dQ_I = C'_{ox} W [V_{GS} - V_c(x) - V_{TH}]$$
(5.21)
elde edilir

elde edilir.

Taşıyıcıların v(x) hızı $E_{\boldsymbol{x}}(\boldsymbol{x})$ elektrik alanına taşıma denklemiyle ilişkilendirilir:

$$\nu(x) = \frac{dx}{dt} = -\mu E_x(x) = \mu \frac{dV_c(x)}{dx}$$
(5.22)

(5.22) denkleminden

$$\frac{1}{dt} = \mu \frac{dV_c(x)}{dx^2}$$
(5.23)

elde edilir. (5.16), (5.21) ve (5.23) denklemleri kullanılırsa

$$I_{x} = \mu W C_{ox}' [V_{GS} - V_{TH} - V_{c}(x)] \frac{dV_{c}(x)}{dx}$$
(5.24)

elde edilir. Kaynak ve savak arasında $V_c(x)$ değişken olarak alınarak (5.25)'deki gibi integral alınırsa

$$\int_{0}^{L_{eff}} I_{x} dx = \mu W C'_{ox} \int_{0}^{V_{DS}} [V_{GS} - V_{TH} - V_{c}(x)] dV_{c}(x)$$
(5.25)



Şekil-5.5. Kutuplama etkilerine göre MOSFET'in fakirleşmiş bölge değişimi (a) savak gerilimi küçüktür, fakirleşmiş bölge kanal boyunca yaklaşık olarak aynı kalınlıktadır. (b) savak gerilimi fakirleşmiş bölge kalınlığında belirli bir değişiklik yapacak kadar büyüktür. (c) savak gerilimi kısılma değerini aşmıştır, kanal sadece L' uzaklığına kadar uzanabilir. (L' < L)

Ix akımının kanalın tümünde sabit kabul edilirse, akım

$$I_{DS} = \mu C'_{ox} \left(\frac{W}{L_{eff}} \right) \left[\left(V_{GS} - V_{TH} \right) V_{DS} - \frac{V_{DS}^2}{2} \right]$$
(5.26)

olarak bulunur.

Model kaynak ile savak arasında sürekli bir kanal olduğu sürece geçerlidir. Fakat V_{DS} geriliminin belli bir değerinde, kanalla geçit arasındaki gerilimin eşik gerilimine eşit olduğu kanaldaki noktadan savağa kadar kanalın oluşması için gereken durumlar oluşamaz.

$$V_{c}(\mathbf{X}) \langle V_{GS} - V_{TH}$$

$$(5.27)$$

olduğu durumda kanal sadece x = 0'dan x = L' 'ye kadar oluşabilir. Burada L', kanal geriliminin $V_{D,sat}$ kısılma gerilimine ulaştığı noktadır.

$$V_{D,sat} = V_c(L') = V_{GS} - V_{TH}$$
(5.28)

olarak belirlenir.

 $V_{DS} > V_{D,sat}$ olduğunda I_{DS} akımı V_{DS} 'nin bir fonksiyonu olmaz, çünkü kanalın sonundaki gerilim bu durumda $V_{D,sat}$ gerilimine eşittir. (5.26) ve (5.28) kullanılarak $V_{DS} > V_{D,sat}$ için akım elde edilebilir.

$$I_{DS} = \frac{\beta}{2} \left(V_{GS} - V_{TH} \right)^2$$
(5.29)

$$\beta = \mu C_{ox}' \left(\frac{W}{L_{eff}} \right) = KP \left(\frac{W}{L_{eff}} \right)$$
(5.30)

KP, bir SPICE parametresidir ve **proses** *geçiş iletkenliği parametresi* olarak isimlendirilir. V_{DS} - $V_{D,sat}$ gerilimi, x = L' ve $x = L_{eff}$ arasında düşer ve bu gerilim farkı tarafından belirlenen elektrik alanı, taşıyıcıları kanaldan savağa taşır.

5.4. Shichman-Hodges modelinin SPICE programına uygulanması, SPICE 1. düzey MOS modeli

SPICE programında kullanılan **1. düzey (LEVEL 1) MOS modeli** Shichman ve Hodges tarafından verilen modele dayanmaktadır. 1. düzey MOS modeline ilişkin akım-gerilim bağıntıları: 5.14

Doymasız (Lineer) bölgede ($V_{GS} > V_{TH}$ ve $V_{DS} < V_{GS}$ - V_{TH} için)

$$I_{DS} = KP \frac{W}{L - 2X_{jl}} \left[(V_{GS} - V_{TH}) V_{DS} - \frac{1}{2} V_{DS}^2 \right] (1 + \lambda V_{DS})$$
(5.31)

Doyma (kısılma) bölgesinde ($V_{GS} > V_{TH}$ ve $V_{DS} > V_{GS}$ - V_{TH} için)

$$I_{DS} = \frac{KP}{2} \frac{W}{L - 2X_{jl}} \left(V_{GS} - V_{TH} \right)^2 \left(1 + \lambda V_{DS} \right)$$
(5.32)

şeklindedir. X_{jl} yan difüzyondur ve SPICE'da LD olarak gösterilir. Eşik gerilimi

$$V_{TH} = V_{T0} + \gamma \left[\sqrt{2\phi_F - V_{BS}} - \sqrt{2\phi_F} \right]$$
(5.33)

bağıntısıyla tanımlanmıştır. Burada V_{T0} , $V_{BS} = 0$ 'daki eşik gerilimidir. Her iki bölgede de $L_{eff} = L - 2X_{jl}$ olarak alınır.

 $(1+\lambda V_{DS})$ terimi kısılma bölgesindeki iletkenliği ampirik olarak düzeltmek için konmuştur. Bu ifadenin lineer bölgede de kullanılmasının nedeni lineer çalışma ve doyma bölgeleri sınırında birinci dereceden türevlerin sürekliliğini sağlamaktır. Böylece kanal uzunluğunun kısılma etkisi her iki bölge için verilen formüllerde yer alır. Bu durumda 5 tane elektriksel model parametresi bulunur: KP, γ , V_{T0}, 2 ϕ_F ve λ . Bu parametreler fiziksel parametrelerden hesaplanabilir.

$$KP = \mu C'_{ox}$$
(5.34)
$$\gamma = \frac{\sqrt{2\epsilon q N_A}}{C'_{ox}}$$

$$2\phi_F = 2\frac{kT}{q}\ln\frac{N_A}{n_i}$$
(5.36)

(5.35)

$$C'_{ox} = \frac{\varepsilon_{ox}}{t_{ox}}$$
(5.37)

Çeşitli etkenlerin MOSFET'in simülasyonla elde edilecek çıkış karakteristiklerine etkisi incelenmiş ve sonuçlar Şekil-5.6, Şekil-5.7 ve Şekil-5.8'de gösterilmiştir. Yapılan simülasyonlarda Tablo-5.1'deki parametre değerleri kullanılmıştır. Bu parametre değerlerinden, daha sonra ele alınacak olan 2. ve 3. düzey modeller için de yararlanılacaktır. Her simülasyon için farklı alınan değerler ise ilgili şekil üzerinde belirtilmiştir. 1. düzey modelden (MOS1) hareketle bulunan I_D akımının V_{TO} ve V_{BS} ile değişimi de Şekil-5.9'da görülmektedir.

Tablo-5.1. SPICE simulasyonlarında kullanılan MOS model parameteri

```
.MODEL N NMOS (LEVEL=2) LD=0.414747U TOX=505.0E-10
+NSUB=1.35634E16
+ VTO=0.864893 KP=44.9E-6 GAMMA=0.981 PHI=0.6 UO=656 +UEXP=0.211012
+ UCRIT=107603 DELTA=3.53172E-5 VMAX=100000 XJ=0.4U
+LAMBDA=0.0107351
+ NFS=1E11 NEFF=1.001 NSS=1E12 TPG=1 RSH=9.925
+CGDO=2.83588E-10
+ CGSO=2.83588E-10 CGBO=7.968E-10 CJ=0.0003924 MJ=0.456300
```

```
+ CJSW=5.284E-10 MJSW=0.3199 PB=0.7 XQC=1
```



Şekil-5.6. 1. düzey modelden (MOS1) hareketle bulunan I_D savak akımının farklı V_{T0} eşik gerilimi değerleri için V_{DS} savak-kaynak gerilimi ile değişimi (çıkış karakteristikleri)

5.5. Meyer modeli

Daha iyi bir model elde etmek için (5.19) denkleminde yapılan ihmal gözönüne alınarak Q_B 'yi hesaplarken kanaldaki gerilimin Q_B üzerindeki etkisi



Şekil-5.7. 1. düzey modelden (MOS1) hareketle bulunan I_D savak akımının farklı KP proses eğim parametresi değerleri için V_{DS} savak-kaynak gerilimi ile değişimi (çıkış karakteristikleri)



Şekil-5.8. 1. düzey modelden (MOS1) hareketle bulunan I_D savak akımının farklı λ kanal boyu modülasyonu parametresi değerleri için V_{DS} savak-kaynak gerilimi ile değişimi (çıkış karakteristikleri)



 Şekil-5.9. 1. düzey modelden (MOS1) hareketle bulunan I_D akımının için a) V_{TO} ile b) V_{BS} ile değişimi (geçiş özeğrileri)

vgs (b)

5.17



 $\label{eq:modeller} \begin{aligned} & \mbox{ξekil-5.10: 1. d\u00fczey (MOS 1) ve 2 d\u00fczey (MOS 2) modeller yardımıyla hesaplanan I_D savak akımının V_{DS} savak-kaynak gerilimi ile değişimi (çıkış karakteristikleri). \end{aligned}$

dikkate alınmalıdır. Bu problem 1971 yılında J.E.Meyer tarafından çözülmüştür. Yeni durumdaki $Q_{\rm B}$

$$dQ_B = W dx \gamma C'_{ox} \sqrt{2\phi_F - V_{BS} + V_c(x)}$$
(5.39)

olur. Yeni akım değeri

$$I_{DS} = \beta \left\{ \left(V_{GS} - V_{FB} - 2\phi_F - \frac{V_{DS}}{2} \right) V_{DS} - \frac{2}{3} \gamma \left[\left(V_{DS} - V_{BS} + 2\phi_F \right)^{1.5} - \left(-V_{BS} + 2\phi_F \right)^{1.5} \right] \right\}$$
(5.40)

şeklinde ifade edilir. İki modelden elde edilen çıkış özeğrilerinin karşılaştırılması Şekil-5.10'da verilmiştir.

Kısılma durumu, kanaldaki yük x = L' için sıfır olduğunda oluşur. (5.18) ve (5.19) denklemleri $V_{DS} = V_{D,sat}$ için (5.17) denkleminde kullanılırsa

$$Q_{I}(L') = \left(V_{GS} - V_{D,sat} - V_{FB}\right)C'_{ox} - \gamma C'_{ox}\sqrt{V_{D,sat} - V_{BS} + 2\phi_{F}} = 0$$
(5.41)

bulunur.

Buradan V_{D,sat}

$$V_{D,sat} = V_{GS} - V_{FB} - 2\phi_F + \gamma^2 \left[1 - \sqrt{1 + \frac{2}{\gamma^2} (V_{GS} - V_{FB})} \right]$$
(5.42)

olarak elde edilir.

Akımın γ parametresi ile değişimi V_{BS}.= 0 için de elde edilmektedir ki, bu değişim 1. düzey modelde bulunmamaktadır.

5.6. Meyer modelinin SPICE programına uygulanması, 2. düzey SPICE MOS modeli

Eşik gerilimi fiziksel parametrelerden

- - 1

$$V_{T0} = \phi_{MS} - \frac{qN'_{ss}}{C'_{ox}} + 2\phi_F + \gamma \sqrt{2\phi_F}$$
(5.43)

$$\phi_{MS} = -T_{PG} \frac{E_g}{2} - \frac{kT}{q} \ln \frac{N_A}{n_i}$$
(5.44)

olarak bulunur. N'_{ss} büyüklüğü yüzey durum yoğunluğu olarak isimlendirilir. T_{PG} parametresi geçidin tipini gösterir ve metal geçitli tranzistorlar için 0, polisilisyumdan yapılmış geçit elektrodlu tranzistorlar için -1 ve +1 değerlerini alır. Eğer tabanla aynı tip polisilisyum kullanılmışsa -1, farklı bir polisilikon kullanılmışsa +1 kullanılır. (5.40) denklemine kanalboyu modülasyonu düzeltme terimi de eklenirse, lineer bölgede akım

$$I_{DS} = \frac{KP}{1 - \lambda V_{DS}} \frac{W}{L - 2X_{jl}} \left\{ \left(V_{GS} - V_{FB} - 2\phi_F - \frac{V_{DS}}{2} \right) V_{DS} - \frac{2}{3} \left[\left(V_{DS} - V_{BS} + 2\phi_F \right)^{1.5} - \left(-V_{BS} + 2\phi_F \right)^{1.5} \right] \right\}$$
(5.45)

şeklinde yazılır.

 V_{DS} 'nin küçük değerlerinde akım MOS1'deki değerlere çok yakın olmaktadır.

Kısılma bölgesinde

$$I_{DS} = I_{D,sat} \frac{1}{1 - \lambda V_{DS}}$$
(5.46)

olur. $I_{D,sat}$,(5.45) denkleminde $V_{DS} = V_{D,sat}$ koyarak, $V_{D,sat}$ büyüklüğü (5.42) denkleminden bulunur. Bu denklemler basit modele göre daha iyi sonuç verirler ama hala deneysel sonuçlara tam olarak uymaz. Bu nedenle, MOS tranzistorda etkili olan başka faktörlerin de model kapsamına alınması gerekmektedir.

Geçit elektrik alanı ile hareket yeteneğinin değişimi

1. DÜZEY MOS modelinde akım hesaplanırken hareket yeteneği sabit alınmıştır. Fakat gerçekte geçit geriliminin artışıyla hareket yeteneğinde bir azalma olmaktadır. Bunu göstermek için SPICE programındaki 2. DÜZEY MOS modelinde KP parametresi bu etkiyi de içerecek biçimde

$$KP' = KP \left(\frac{\varepsilon_s}{\varepsilon_{ox}} \frac{U_c t_{ox}}{V_{GS} - V_{TH} - U_t V_{DS}}\right)^{U_e}$$
(5.47)

şeklinde ifade edilmiştir. Parentez içindeki terim 1 ile sınırlıdır.

 U_c geçitten kanala kritik alandır. Bu seviyenin üzerinde hareket yeteneği, $(V_{GS} - V_{TH} - U_t V_{DS}) / t_{ox}$ kanala düşey ortalama elektrik alanı temsil ettiği durumda, azalmaya başlar. U_t parametresi 0 ile 0.5 arasında seçilir ve savak geriliminin geçitten kanala olan elektrik alanına katkısını gösterir. Bu

formül, kısa ve dar kanal etkilerinin olmadığı durumda ve sadece güçlü evirtim bölgesinde SPICE değerleriyle ölçüm değerlerini uyumlu hale getirir.

 U_c ve U_e parametrelerinin karakteristikler üzerindeki etkileri Şekil-5.11, Şekil-5.12 ve Şekil-5.13'de gösterilmiştir.

Zayıf evirtim bölgesinde iletim

SPICE'daki temel model sürüklenme akımını yüzey potansiyeli $2\phi_F$ 'ye eşit veya daha fazla olduğu zaman hesaplar. Gerçekte ise, $V_{GS} < V_{TH}$ için de yüzeye yakın yerlerde bir elektron yoğunluğu vardır. Bu yüzden yüzey güçlü evirtim bölgesinde olmasa bile bir eşikaltı akımı vardır.

SPICE'daki model zayıf evirtim bölgesinde I_{DS} 'yi V_{GS} 'ye üssel olarak bağlar. Bu model zayıf ve kuvvetli evirtim bölgeleri arasında bir sınır değer olarak V_{on} gerilimi tanımlamıştır. Bu gerilim

$$V_{on} = V_{TH} + \frac{nkT}{q}$$
(5.48)

$$n = 1 + \frac{qN_{FS}}{C'_{ox}} + \frac{C_d}{C'_{ox}}$$
(5.49)

olur. C_d fakirleşmiş bölgeyle ilişkili kapasite değeridir ve (5.39) denklemiyle bulunur. Bu durumda

$$C_d = \frac{dQ_B}{dV_{BS}} = \frac{\gamma}{2\sqrt{2\phi_F - V_{BS}}}$$
(5.50)

olarak bulunur. N_{FS} bir model parametresidir ve hızlı yüzey durumlarının sayısını gösterir. Bu parametrenin değeri log I_{DS} - V_{DS} eğrisinin eğimine eşittir.



Şekil-5.11. 2. düzey modelle (MOS2) hesaplanan I_D akımının V_{GS} gerilimi ile değişimi (geçiş karakteristiği), U_c parametre alınmıştır.



Şekil-5.12. 2. düzey modelle (MOS2) hesaplanan I_D akımının V_{GS} gerilimi ile değişimi (geçiş karakteristiği), U_e parametre alınmıştır.

5.22



Şekil-5.13. 2. düzey modelle (MOS2) hesaplanan I_D akımının V_{DS} gerilimi ile değişimi (çıkış karakteristikleri), U_e parametre alınmıştır.

Zayıf evirtim bölgesindeki akım

$$I_{DS} = I_{on} e^{(V_{GS} - V_{on})(q/nkT)}$$
(5.51)

şeklindedir. I_{on} , $V_{GS} = V_{on}$ için kuvvetli evirtim bölgesindeki akımdır.

Şekil-5.14'de modelin transfer karakteristiği gösterilmiştir. Model $V_{GS} = V_{on}$ için türevde bir süreksizlik göstermektedir. Bu yüzden kuvvetli ve zayıf evirtim geçiş bölgesindeki simülasyon tam doğru değildir.

Kanal boyunun kısılma bölgesinde değişimi

1. ve 2. DÜZEY MOS modelleri için kısılma bölgesinde iletimi hesaplamak için ampirik λ parametresi kullanılmıştır.



Şekil-5.14. 2. düzey model yardımıyla hesaplanan I_D akımının zayıf evirtim bölges inde farklı $N_{\rm FS}$ değerleri için V_{\rm GS} ile değişimi (geçiş karakteristiği).

2. DÜZEY MOS modelinde, ayrıca, kısılma bölgesindeki kanal boyunu hesaplamak için fiziksel bir model kullanımı imkanı da vermektedir.

$$L' = L_{eff} \left(1 - \lambda V_{DS} \right) \tag{5.52}$$

 λ parametresi

$$\lambda = \frac{L_{eff} - L'}{L_{eff} V_{DS}}$$
(5.53)

ile hesaplanabilir. Burada

$$L_{eff} - L' = X_D \left[\frac{V_{DS} - V_{D,sat}}{4} + \sqrt{1 + \left(\frac{V_{DS} - V_{D,sat}}{4}\right)^2} \right]$$
(5.54)
$$X_D = \sqrt{\frac{2\varepsilon_s}{qN_A}}$$
(5.55)

olarak bulunur. Bu modelle bulunan $I_{D,sat}$ ile V_{DS} gerilimi eğrisinin eğimi gerçek değerinden genelde biraz daha fazladır. Model, kısılma bölgesinde iletkenliğin L_{eff} 'e bağlılığını doğru olarak vermektedir. Sabit λ kullanılırsa G_{DS} iletkenliği $V_{DS} > V_{D,sat}$ olduğu için L_{eff} ile değişmez.

Kanal uzunluğunun eşik gerilimi üzerindeki etkisi

Kanal uzunluğu, fakirleşmiş bölge kalınlığıyla kıyaslanabilir oranda kısaysa eşik gerilimi ile kanal boyutları W ve L arasında bir ilişki oluşur. Eğer L büyükse bu ilişki ihmal edilebilir.

SPICE modelinde bu olay, kaynak ve savak fakirleşmiş bölgelerine doğru Q_B yükünün azalması fikrine dayandırılarak oluşturulmuştur.

Bu modeldeki eşik gerilimini oluşturan $Q_{\rm B}$ yükü Şekil-5.15'de gösterilmiştir.

Bu olay γ parametresini geliştirerek



Şekil-5.15. Yau modeline göre efektif Q_B taban yükünün geometrik hesaplanması

$$\gamma' = \gamma \left[1 - \frac{X_j}{2L_{eff}} \left(\sqrt{1 + \frac{2W_s}{X_j}} + \sqrt{1 + \frac{2W_D}{X_j}} - 2 \right) \right]$$
(5.56)

şeklinde ifade edilir. X_j metalurjik jonksiyon derinliğidir. Burada W_s kaynak, W_D savak fakirleşmiş bölgelerinin genişlikleridir.

$$W_S = X_D \sqrt{2\phi_F - V_{BS}} \tag{5.57}$$

$$W_{D} = X_{D} \sqrt{2\phi_{F} - V_{BS} + V_{DS}}$$
(5.58)

Eşik geriliminin γ 'ya bağlı olarak değişimi Şekil-5.16'da gösterilmiştir. X_j'nin çıkış karakteristiği üzerindeki etkisi Şekil-5. 17'de gösterilmiştir.

Taşıyıcıların hız sınırlarının etkisi

(5.42) denklemiyle hesaplanan kısılma gerilimi savağın yakınında x = L' olduğu anda kanaldaki yükün sıfır olduğu kabulüne dayanmaktaydı. Fakat bu kabul yanlıştır. Çünkü kısılma akımını taşıyan taşıyıcıların yoğunluğu kanalda mutlaka sıfırdan büyük olmalıdır, bu yoğunluk taşıyıcıların hareket hızına bağlıdır.

Savak ve x = L' 'deki kanal sonu arasındaki elektrik alanı, taşıyıcıları hız sınırında sürükleyecek kadar büyük olabilir. Bu maksimum hız v_{max} olarak gösterilir ve $V_{DS} = V_{D,sat}$ durumundaki Q_I ' 'nün hesabında kullanılır:

$$Q_I' = \frac{I_{D,sat}}{Wv_{\max}}$$
(5.59)

I_D 'nin v_{max}'a bağlılığı Şekil-5.18'de gösterilmiştir.



Şekil-5.17: 2.düzey model yardımıyla hesaplanan I_D akımının X_j ile değişimi (çıkış özeğrileri)

5.27

*vmax parametre



Şekil-5.18. 2. düzey modelden hesaplanan çıkış karakteristiklerinin farklı v_{max} değerleri için değişimi.

Eğer v_{max} parametresi belirtilirse SPICE programı kısılma bölgesindeki kanal boyu modülasyonunu (5.3.5) bölümünde belirtilen formüllerle hesaplamaz. Bu durumda Baum ve Beneking tarafından tanımlanan model kullanılır.

$$L_{eff} - L' = X_D \sqrt{\left(\frac{X_D v_{max}}{2\mu}\right)^2 + V_{DS} - V_{D,sat}} - \frac{X_D^2 v_{max}}{2\mu}$$
(5.60)

Burada X_D parametresi bir N_{eff} eğri uydurma parametresiyle birlikte

$$X_{D} = \sqrt{\frac{2\varepsilon_{s}}{qN_{A}N_{eff}}}$$
(5.61)

olarak tanımlıdır.

Buraya kadar ele alınan model 4-5µm'lik kanal boyuna kadar oldukça iyi sonuçlar vermektedir. Fakat lineer ve kısılma bölgeleri sınırında türevlerde bir süreksizlik oluşturmaktadır. Bu da iletkenlik hesabında daha az bir doğruluk olmasını sağlar ve kullanılan Newton-Raphson algoritmasında yakınsama problemleri oluşmaktadır.

Kanal genişliğinin eşik gerilimi üzerindeki etkisi

5 veya 6 μ m'den daha küçük kanal genişliğine (W) sahip MOSFET'lerde V_{TH} eşik gerilimi klasik modeldeki değerden daha büyüktür. Bu etki, Q_B yükünün kanal kenarlarındaki iki boyutlu dağılımından kaynaklanmaktadır. Şekil-5.19 bu olayı göstermektedir.

Sınır bölgelerdeki etkiyi eklersek eşik gerilimi için (5.15) bağıntısından farklı olarak

$$V_{TH} = V_{FB} + 2\phi_F + \gamma \sqrt{2\phi_F - V_{BS}} + \frac{\varepsilon_s \delta \pi}{4C'_{ax}W} \left(2\phi_F - V_{BS}\right)$$
(5.62)

bulunur.

Burada değişimi sağlamak için δ parametresi kullanılmıştır. Bu parametre SPICE'da **DELTA** olarak gösterilmektedir.

Eşik geriliminin artışıyla I_D akımı etkilenmektedir. Akımın değişimi Şekil-5. 20'de gösterilmiştir.

Geçit kapasitesi

SPICE, Meyer'in kullandığı modele benzer bir geçit kapasitesi modeli kullanmaktadır. Bu basit modelde yük birikimi olayı 3 tane nonlineer kapasite tarafından gösterilmektedir: C_{GB} , C_{GS} , C_{GD} . Model denklemleri şöyledir:



Şekil-5.19. Kanal sınırlarındaki fakirleşmiş bölgeler tarafından azaltılmış Q_B taban yükünün geometrik hesaplanması



Şekil-5.20. 2. düzey modelden hesaplanan I_D akımının eşik gerilimi ile değişimi (geçiş karakteristiği) [1]

5.30

<u>Yığılma bölgesi</u>

 $V_{GS} \! < \! V_{on}$ - $2\phi_F$

$$C_{GB} = C_{ox} + C_{GB0}L_{eff}$$

$$(5.63)$$

$$C_{GS} = C_{GS0}W \tag{5.64}$$

$$C_{GD} = C_{GD0} W \tag{5.65}$$

Fakirleşmiş bölge

 V_{on} - $2 \phi_F \! < \! V_{GS} \! < \! V_{on}$

 $C_{GB} = C_{ox} \frac{V_{on} - V_{GS}}{2\phi_F} + C_{GB0} L_{eff}$ (5.66)

$$C_{GS} = \frac{2}{3} C_{ox} \left(\frac{V_{on} - V_{GS}}{2\phi_F} + 1 \right) + C_{GS0} W$$
(5.67)

$$C_{GD} = C_{GD0}W \tag{5.68}$$

<u>Kısılma bölgesi</u>

$$V_{on} < V_{GS} < V_{on} + V_{DS}$$

$$C_{GB} = C_{GB0} L_{eff}$$
(5.69)

$$C_{GS} = \frac{2}{3}C_{ox} + C_{GS0}W$$
(5.70)

$$C_{GD} = C_{GD0}W \tag{5.71}$$

Lineer bölge

 $V_{GS} \! > \! V_{on} \! + \! V_{DS}$

$$C_{GB} = C_{GB0} L_{eff} \tag{5.72}$$

$$C_{GS} = C_{ox} \left\{ 1 - \left[\frac{V_{GS} - V_{DS} - V_{on}}{2(V_{GS} - V_{on}) - V_{DS}} \right]^2 \right\} + C_{GS0} W$$
(5.73)

$$C_{GD} = C_{ox} \left\{ 1 - \left[\frac{V_{GS} - V_{on}}{2(V_{GS} - V_{on}) - V_{DS}} \right]^2 \right\} + C_{GD0} W$$
(5.74)

$$C_{ox} = C_{ox}' W L_{eff}$$
(5.75)

 V_{on} gerilimi N_{FS} parametresi belirtildiyse (5.48) bağıntısıyla belirlenir. Aksi halde $V_{on},\,V_{TH}\mbox{'a eşit olur.}$

 $C_{GB0},\ C_{GS0}$ ve C_{GD0} kanal bölgesi dışında geçit elektrodu ile diğer terminallerin arasındaki örtüşme kapasitesidir.

Şekil-5.21'de Meyer modeline göre geçit kapasitelerinin V_{GS} ile değişimi gösterilmiştir.

Eğer X_{QC} parametresi kullanılırsa SPICE, Meyer'in modeli yerine Ward'ın modelini kullanır. Ward'ın modeli geçit ve tabandaki yükü analitik olarak bulur. Kanaldaki yük fark alınarak bulunur ve X_{QC} parametresi ile savak ve kaynağa bölünür.

$$Q_{ch} = Q_D + Q_S = -(Q_G + Q_B)$$
(5.76)

$$Q_D = X_{QC} Q_{ch} \tag{5.77}$$

$$Q_{S} = (1 - X_{QC})Q_{ch}$$
(5.78)



Şekil-5. 21. Meyer modeline göre kapasiteler



Şekil-5. 22. Ward'ın kapasite modelleri

Bu yaklaşım, örneğin V_{DS} işaret değiştirdiğinde, hatalara ve yakınsama problemlerine neden olur.

Geçiş akımları yüklerden

$$i_G = \frac{dQ_G}{dt} \tag{5.79}$$

$$i_B = \frac{dQ_B}{dt} \tag{5.80}$$

$$i_S + i_D = \frac{dQ_{ch}}{dt}$$
(5.81)

şeklinde hesaplanır.

Model kapasite elemanlarından bir matris tanımlar ve her eleman y düğümündeki gerilime göre x düğümündeki yükün türevidir.

$$C_{xy} = \frac{dQ_x}{dV_y} \tag{5.82}$$

Burada x ve y MOSFET'in iki ucudur. Şekil-5.22'da Ward modelinde tanımlanan kapasiteler gösterilmektedir.

Jonksiyon kapasitesi

Kaynak ve savak difüzyon bölgelerinin kapasiteleri pn jonksiyonu ile modellenmiştir. Jonksiyon kenarları için ise ayrı bir kapasite modeli tanımlanmıştır. Çünkü birim alana düşen kapasite ve onun difüzyonun sınır bölgelerindeki ters kutuplama gerilimine bağlılığı düz jonksiyonunkinden farklıdır.

Katkılanmış bölgenin toplama kapasitesi, alan ve çevre kapasitelerinin toplamından bulunur.

$$C_{BS} = \frac{C_j A_S}{\left(1 - \frac{V_{BS}}{\phi_j}\right)^{M_j}} + \frac{C_{j_{SW}} P_S}{\left(1 - \frac{V_{BS}}{\phi_j}\right)^{M_{j_{SW}}}}$$
(5.83)

Burada C_j metrekarelik alan için, C_{jsw} metrelik çevre için sıfır kutuplama kapasiteleridir. ϕ_i jonksiyon potansiyelidir ve

$$\phi_j = \frac{E_g}{2} + \frac{kT}{q} \ln \frac{N_A}{n_i}$$
(5.84)

olarak hesaplanabilir.

M_j sert geçişli jonksiyon yaklaşımı için 0.5, M_{jsw} lineer geçişli jonksiyon yaklaşımı için 0.33 olarak alınmalıdır.

5.7. SPICE 3. düzey MOS modeli denklemleri

Bu model kısa kanallı MOSFET'lerinin simulasyonu için geliştirilmiştir. 2 µm'lik kanal boylarına kadar doğru sonuç vermektedir. Bu model 1979 yılında L.M.Dang tarafından geliştirilmiştir. Zayıf evirtim bölgesi için 2. Düzey SPICE (MOS2) modeliyle aynı yöntem uygulanmıştır.

Temel 3. düzey SPICE MOS modeli denklemleri

Bu modelde (5.45) bağıntısındaki akım denklemi lineer bölgede Taylor serisine açılarak basitleştirilir. Böylece MOS2 modeline daha kullanışlı bağıntılar oluşturulur. Kısa kanal etkileri eşik gerilimi ve hareket yeteneği hesabında tanıtılacaktır.

Bu modeldeki amaç hem modelin doğruluğunu arttırmak hem de hesaplamaların karmaşıklığını sınırlayarak programı çalıştırmak için gerekli zamanı kısıtlamaktır. Lineer bölgedeki akım

$$I_{DS} = \beta \left(V_{GS} - V_{TH} - \frac{1 + F_B}{2} V_{DS} \right) V_{DS}$$
(5.85)

$$F_B = \frac{\gamma F_s}{2\sqrt{2\phi_F - V_{BS}}} + F_n \tag{5.86}$$

olarak bulunur. F_B ampirik parametresi, gövde fakirleşmiş bölge yükünün MOSFET'in üç boyutlu yapısına bağımlılığını ifade eder. Kısa kanal etkileri, V_{TH} , F_s , β parametrelerini etkiler. Dar kanal etkileri ise F_n parametresini etkiler.

Hareket yeteneğinin geçit elektrik alanına bağımlılığı

$$\mu_s = \frac{\mu}{1 + \theta \left(V_{GS} - V_{TH} \right)} \tag{5.87}$$

olarak belirlenir. Akımın θ parametresi ile değişimi Şekil-5.23'de gösterilmiştir.



0Şekil-5.23. 3. düzey modelden hesaplanan I_D akımının lineer bölgede θ parametresi ile değişimi (geçiş eğrisi)

Kanal boyunun eşik gerilimi üzerindeki etkisi

Silindirik jonksiyon ve kanalın altındaki fakirleşmiş bölgenin değişen kalınlığının etkisi de efektif Q_B yükünün hesabında kullanılmıştır. Bu durumda eşik gerilimi

$$V_{TH} = V_{FB} + 2\phi_F - \sigma V_{DS} + \gamma F_s \sqrt{2\phi_F - V_{BS}} + F_n (2\phi_F - V_{BS})$$
(5.88)

olur. Burada σ parametresi ampirik olarak eşik geriliminin V_{DS} gerilimine bağımlılığını temsil eder ve ampirik olarak

$$\sigma = \eta \frac{8.15 \times 10^{-22}}{C'_{ox} L^3_{eff}}$$
(5.89)

şeklinde verilir. η bir giriş parametresidir ve tipik değeri 1'dir. I_D akımı üzerindeki etkisi Şekil-5. 24'de gösterilmiştir.



CIKIS OZEGRILERI, ETA parametre

Şekil-5.24. 3 düzey modelden hesaplanan I_D akımı için η parametresi ile değişimi (çıkış eğrisi)

 $F_{\rm B}$ ampirik parametresi, $Q_{\rm B}$ yükünün MOSFET'in üç boyutlu yapısına bağımlılığını ifade eder. $F_{\rm s}$ ise kısa kanalın etkisidir ve

$$F_{s} = 1 - \frac{X_{j}}{L_{eff}} \left(\frac{X_{jl} + W_{c}}{X_{j}} \sqrt{1 - \frac{W_{p}}{X_{j} - W_{p}}} - \frac{X_{jl}}{X_{j}} \right)$$
(5.90)

şeklinde gösterilir. W_p , Şekil-5.25'de gösterildiği gibi düz kaynak jonksiyonunun fakirleşmiş bölge kalınlığıdır ve

$$W_p = X_D \sqrt{\phi_F - V_{BS}} \tag{5.91}$$

$$X_D = \sqrt{\frac{2\varepsilon_s}{qN_A}} \tag{5.92}$$

şeklinde gösterilir.

W_c, kaynak-taban jonksiyonunun silindirik fakirleşmiş bölgesinin kalınlığıdır. Bu durumda (5.93) ampirik bağıntısı bulunur.



Şekil-5.25. Kanal sınırlarındaki fakirleşmiş bölgeler tarafından azaltılmış taban yükü Q_B 'nin geometrik hesaplanması [1]

Kanal genişliğinin eşik gerilimi üzerine etkisi

F_n dar kanal etkisini gösterir ve MOS2'de olduğu gibi

$$F_n = \frac{\varepsilon_s \delta \pi}{4C'_{\alpha \nu} W}$$
(5.94)

olarak gösterilir.

Kanal boyunun hareket yeteneği üzerindeki etkisi

MOS3 modeli için seçilen çözüm MOS2 modeline göre daha basit ve doğrudur. Bu model, efektif hareket yeteneğinde kaynakla savak arasındaki ortalama elektrik alanı ile bir azalma içerir. Bu yüzden



Şekil-5.26. 3 düzey modelden hesaplanan I_D akımının v_{max} parametresi ile değişimi (çıkış eğrisi)

$$\mu_{eff} = \frac{\mu_s}{1 + \mu_s \frac{V_{DS}}{V_{\text{max}} L_{eff}}}$$
(5.95)

olarak tanımlıdır.

Burada μ_s yüzeydeki taşıyıcıların hareket yeteneğidir. Bu modelde kısa kanallı MOSFET'in kısılma gerilimi hesabı v_{max} parametresi ile düzenlenmiştir. Hipoteze göre kısılma gerilimine taşıyıcılar sınır hız v_{max} 'a ulaşınca gelinir. Kısılma gerilimi

$$V_{D,sat} = V_a + V_b - \sqrt{V_a^2 + V_b^2}$$
(5.96)

şeklinde ifade edilir. Burada V_a, v_{max} katılmadığı zamanki kısılma gerilimidir. V_b ise v_{max} katıldığı zamanki kısılma gerilimidir.

$$V_{a} = \frac{V_{GS} - V_{TH}}{1 + F_{B}}$$
(5.97)

$$V_b = \frac{v_{\max} L_{eff}}{\mu_s}$$
(5.98)

Bu formüller $V_{DS} = V_{D,sat}$ olduğu durumda I_{DS} akımının türevinde süreklilik oluşturur. Şekil-5.26'da akımın v_{max} ile değişimi görülmektedir.

Kanal boyunun kısılma bölgesinde değişimi

MOS3 modeli kısılmada kanal boyu modülasyonunu

$$L_{eff} - L' = \sqrt{\left(\frac{E_p X_D^2}{2}\right)^2 + K X_D^2 \left(V_{DS} - V_{D,sat}\right) - \frac{E_p X_D^2}{2}}$$
(5.99)

$$E_p = \frac{I_{D,sat}}{G_{D,sat}L_{eff}}$$
(5.100)

olarak verir. $I_{D,sat}$ ve $G_{D,sat}$, $V_{DS} = V_{D,sat}$ ikenki akımı ve iletkenliği gösterir. K (SPICE programında KAPPA) bir ampirik eğri uydurma parametresidir ve tipik değeri 1'dir. K parametresinin akım üzerindeki etkisi Şekil-5.27'de gösterilmiştir.

 $V_{DS} = V_{D,sat}$ olduğu kısılma bölgesinde, I_{DS} akımının V_{DS} gerilimine göre türevi olan G_{DS} , lineer bölge-kısılma bölgesi sınırındaki türev değeri olan $G_{D,sat}$ büyüklüğüne eşit olmalıdır. Bu sürekliliği sağlamak için (5.100) bağıntısı

$$E_p = \frac{I_{D,sat}K}{G_{D,sat}L_{eff}}$$
(5.101)

olarak düzeltilmelidir.



Şekil-5.27. K (KAPPA) ampirik eğri uydurma parametresinin akım üzerindeki etkisi (çıkış özeğrisi).

Geçit kapasitesi modeli

SPICE'da MOS3 modeli ile Meyer'in veya Ward'ın modellerinden birini seçme imkanı vardır. Aynı zamanda MOS3 modeli Q_G ve Q_B için daha basit denklemler oluşturur.

$$Q_{G} = C_{ox}' W L_{eff} \left(V_{GS} - V_{BS} - 2\phi_{F} + \sigma V_{DS} - \frac{V_{DS}}{2} + \frac{1 + F_{B}}{12F_{i}} V_{DS}^{2} \right)$$
(5.102)

$$F_{i} = V_{GS} - V_{TH} - \frac{1 + F_{B}}{2} V_{DS}$$
(5.103)

Tabandaki yük

$$Q_{B} = C_{ox}'WL_{eff} \left[\gamma F_{s} \sqrt{2\phi_{F} - V_{BS}} + F_{n} \left(2\phi_{F} - V_{BS} \right) + \frac{F_{B}}{2} V_{DS} \right] \left[-\frac{F_{B} \left(1 + F_{B} \right)}{12F_{i}} V_{DS}^{2} \right]$$
(5.104)

şeklindedir. Kanaldaki yük ise

$$Q_{ch} = -Q_G - Q_B \tag{5.105}$$
şeklindedir.

Seri dirençlerin etkisi

Kaynakta ve savak bölgelerinde seri dirençler olması MOSFET'in elektriksel karakteristiklerinde değişiklikler ortaya çıkmasına neden olur. Çünkü terminallerdeki efektif gerilim, dış terminallere uygulanan gerilimden azdır.

SPICE'da, R_S ve R_D dirençleri seri olarak kullanılabilir. Aynı zamanda katkılanmış bölgelerin karesiyle ilgili direnç (R_{sh}) kullanılarak da N_{RD} ve N_{RS} parametreleri yardımıyla R_D ve R_S dirençleri bulunabilir. N_{RD} ve N_{RS} , savağa ve kaynağa seri olan katkılanmış bölgedeki karelerin sayısıdır.

$$R_D = R_{sh} N_{RD} \tag{5.106}$$

$$R_{\rm s} = R_{\rm sh} N_{\rm RS} \tag{5.107}$$

Seri direncin akım üzerindeki etkisi Şekil-5.28 ve Şekil-5.29'da gösterilmiştir.

5.8. Küçük işaret MOS modeli

SPICE programında ac analiz için kullanılan küçük işaret eşdeğer devresi (Şekil-5.30) Newton-Raphson yöntemi için kullanılan lineerleştirilmiş eşdeğer devreye karşı düşer. Geçici hal yanıtı için de Şekil-5.31'deki eşdeğer devre kullanır.

SPICE'daki modeller dijital devrelerin geçiş analizi için geliştirilmiştir. Alçak ve yüksek frekanslarda, ac analiz için g_m , g_{mb} ve g_d parametrelerinin doğruluğu yeterli değildir.



Şekil-5.28. I_D akımı üzerinde seri direncin etkisi (geçiş karakteristiği)



Şekil-5.29. I_D akımı üzerinde seri direncin etkisi (çıkış karakteristiği)

Küçük işaret eşdeğer devresi oluşturulurken yararlanılacak iyi bir çözüm 1. düzey MOS modelinden hareket etmektir, zira denklemlerin basit olması, nonlineer devrenin kutuplama noktasının civarında lineerleştirilmiş devreyi kolaylıkla hesaplamamızı sağlar.

 $V_{GS} > V_{TH} \ ve \ V_{DS} < V_{D,sat}$ için MOS1 modelinden

$$g_{D} = \frac{dI_{DS}}{dV_{DS}} = \beta (V_{GS} - V_{TH} - V_{DS})$$
(5.108)

$$g_m = \frac{dI_{DS}}{dV_{GS}} = \beta V_{DS}$$
(5.109)

$$g_{mb} = \frac{dI_{DS}}{dV_{BS}} = -\frac{g_m}{2\sqrt{2\phi_F - V_{BS}}}$$
(5.110)

bulunur.

$$V_{DS} > V_{D,sat} \text{ için}$$

$$g_D = \frac{dI_{DS}}{dV_{DS}} = \lambda I_{DS}$$
(5.111)

$$g_m = \frac{dI_{DS}}{dV_{GS}} = \frac{2I_{DS}}{V_{GS} - V_{TH}}$$
(5.112)

$$g_{mb} = \frac{dI_{DS}}{dV_{BS}} = -\frac{g_m}{2\sqrt{2\phi_F - V_{BS}}}$$
(5.113)

bulunur.

Sıcaklığın etkisi

Bütün modellerde eşik gerilimi ve jonksiyonların potansiyelleri $2\phi_F$ ve ϕ_j sıcaklığa bağlıdır. Esas taşıyıcıların sayısı n_i ve enerji aralığı E_g de (5.114) ve (5.115)'deki ampirik bağıntılardaki gibi sıcaklığa bağlıdır.

$$n_i = 1.45 \times 10^{10} \left(\frac{T}{300}\right)^{1.5} e^{\left(\frac{q}{2k}\right) \left(\frac{1.16}{300} - \frac{E_g}{T}\right)}$$
(5.114)



Şekil-5.30. AC analiz için kullanılabilecek lineerleştirilmiş bir eşdeğer devre



Şekil-5.31. Zaman bölgesi analizi için lineerleştirilmiş eşdeğer devre

$$E_g = 1.16 - \frac{7.02 \times 10^{-4} T^2}{T + 1108}$$
(5.115)

Hareket yeteneği ve dolayısıyla KP büyüklüğü de

$$\mu(T) = \mu(300) \left(\frac{300}{T}\right)^{1.5} \tag{5.116}$$

ampirik bağıntısıyla sıcaklığa bağlıdır.

5.9. Üç modelin genel değerlendirmesi

SPICE'da **LEVEL** parametresi ile istenen üç modelden istenen herhangi biri kullanılabilmektedir.

1. düzey SPICE MOS modeli yeterli miktarda doğruluğa sahip değildir. Çünkü teoride çok fazla miktarda tahmin yapılmıştır ve eğri uydurma parametre sayısı çok azdır. Bu modelin avantajı devre performansı hakkında çabuk ve kabaca bir tahmin yapılmasını sağlamasıdır.

2. düzey ve 3. Düzey MOS modelleri kısa kanal eşik gerilimi, eşikaltı iletkenliği ve yük kontrollü kapasiteler gibi ikinci dereceden etkileri içerirler.

2. düzey (MOS2) MOS modeli istenen doğrulukta, simulasyonu yapılmak istenen etkilere ait parametreler eklenerek kullanılabilir. Eğer bütün parametreler kullanılırsa oldukça karmaşık bağıntılar elde edilmiş olur ve bu durum hesaplamalar için çok büyük bir CPU zamanı gerektirir. Ayrıca çok sık olarak Newton - Raphson algoritmasına ait yakınsama problemleri oluşur.

Sem-	SPICE	Mode	Parametre tanımı	İç değer	Tipik	Birim
bol	kulanımı	1			değer	
V _{T0}	VTO	1-3	Sıfır kutuplama eşik	1.0	1.0	V
			gerilimi			
KP	KP	1-3	Geçiş iletkenliği	2x5.10 ⁻⁵	3x10 ⁻⁵	A/V ²
			parametresi			
γ	GAMMA	1-3	Gövde etkisi parametresi	0.0	0.35	V ^{1/2}
2¢ _F	PHI	1-3	Yüzey evirtim potansiyeli	0.6	0.65	V
λ	LAMBDA	1-2	Kanal boyu modülasyonu	0.0	0.02	V ⁻¹
t _{ox}	TOX	1-3	İnce oksit kalınlığı	1x10 ⁻⁷	1×10^{-7}	V ⁻¹
N _b	NSUB	1-3	Taban katkılaması	0.0	1×10^{15}	cm ⁻³

Tablo 5.2. MOSFET model parametreleri

	,				1 10	
N _{SS}	NSS	2,3	Yüzey durum yoğunluğu	0.0	1x10 ¹⁰	cm ⁻²
N _{FS}	NFS	2,3	Yüzey hızlı durum	0.0	1x10 ¹⁰	cm ⁻²
			yoğunluğu			
N _{eff}	NEFF	2	Toplam kanal yük katsayısı	1	5	
X _J	XJ	2,3	Metalurjik jonksiyon	0.0	1x10 ⁻⁶	m
			derinliği			
X _{jl}	LD	1-3	Yan difüzyon	0.0	8x10 ⁻⁷	m
T _{PG}	TPG	2,3	Geçit materyali tipi	1	1	
μ_0	UO	1-3	Yüzey hareket kabiliyeti	600	700	cm ² /V.sn
Uc	UCRIT	2	Hareket yeteneği için kritik	1x10 ⁴	1x10 ⁴	V/cm
			elektrik alanı			
Ue	UEXP	2	Hareket yeteneği için üssel	0.0	0.1	
			katsayı			
Ut	UTRA	2	Geçiş alanı katsayısı	0.0	0.5	
V _{max}	VMAX	2,3	Taşıyıcıların maksimum	0.0	5x10 ⁴	m/sn
			sürüklenme hızı			
	XQC	2,3	Kanal yük paylaşım	0.0	0.4	
			katsayısı			
δ	DELTA	2,3	Eşik geriliminde genişlik	0.0	5.0	
			etkisi			
	LEVEL		Model tipi	1		
L	L	1-3	Kanal boyu	100		μm
W	W	1-3	Kanal genişliği	100		μm
WD	WD	1-3	Yan difüzyon genişliği	0		μm
η	ETA	3	Eşik gerilimi üzerindeki	0.0	5.0	
•			statik geribesleme			
θ	THETA	3	Hareket yeteneği kat.	0.0	0.05	V ⁻¹
K	KAPPA	3	Kısılma alanı faktörü	0.2		
A _F	AK	1-3	Gürültü üssü	5.0	5.2	
K _F	KF	1-3	Gürültü katsayısı	0.0	1x10 ⁻²⁶	
			Parazitik etkiler			
Is	IS	1-3	Gövde jonksiyonu kısılma	1x10 ⁻¹⁴	1x10 ⁻¹⁵	А
			akımı			
J _s	JS	1-3	Metrekare başına gövde	0.0	1x10 ⁻⁸	А
			jonksiyonu kısılma akımı			
φ _i	PB	1-3	Gövde jonksiyonu	0.80	0.75	V
			potansiyeli			
Cj	CJ	1-3	Metrekare başına sıfır	0.0	2x10 ⁻⁴	F/m ²
			kutuplama gövde			

5.47

	1	1			1	
			kapasitesi			
Mj	MJ	1-3	Gövde jonksiyonu değer	0.5	0.5	
			katsayısı			
C _{jsw}	CJSW	1-3	Metre başına sıfır	0.0	1x10 ⁻⁹	F/m
			kutuplama çevre kapasitesi			
M _{jsw}	MJSW	1-3	Çevre kapasitesi değer	0.33	0.33	
			katsayısı			
	FC	1-3	Gövde jonksiyonu ileri	0.5	0.5	
			kutuplama katsayısı			
C _{GB0}	CGBO	1-3	Metre başına geçit - gövde	0.0	$2x10^{-10}$	F/m
			aşma kapasitesi			
C _{GD0}	CGDO	1-3	Metre başına geçit - savak	0.0	4x10 ⁻¹¹	F/m
			aşma kapasitesi			
C _{GS0}	CGSO	1-3	Metre başına geçit -	0.0	4x10 ⁻¹¹	F/m
			kaynak aşma kapasitesi			
C _{BD}	CBD	1-3	Gövde - savak sıfır	0.0	3	pF
			kutuplama kapasitesi			
C _{BS}	CBS	1-3	Gövde - kaynak sıfır	0.0	2	pF
			kutuplama kapasitesi			
R _D	RD	1-3	Savak direnci	0.0	10	Ω
R _S	RS	1-3	Kaynak direnci	0.0	20	Ω
R _{sh}	RSH	1-3	Kaynak ve savak tabaka	0.0	30	Ω
			direnci			
R _G	RG	1-3	Geçit direnci	0.0	10	Ω
R _B	RB	1-3	Gövde direnci	0.0	1	Ω
R _{DS}	RDS	1-3	Savak - kaynak şönt	0.0	11	Ω
			direnci			
L						

3. düzey MOS modeli genellikle 2. düzey modelinin sağladığı doğrulukla aynı seviyede doğruluk sağlar. Fakat hesaplamalar için gereken CPU zamanı MOS2 modeline göre % 25 daha azdır ve iterasyon sayısı da daha azdır.

Sonuç olarak 3. Düzey MOS modelinin tek dezavantajı bazı parametrelerinin hesaplanmasındaki karışıklıktır. Eğer kullanılabiliyorsa MOS3 modelinin kullanılması en iyisidir, yüksek doğruluk gerektirmeyen durumlarda da MOS1 kullanılabilir.

5.48