

# İleri Analog Tümdevre Tasarımı

## Ödev 2

Şekildeki topoloji ile iki kazanç katlı bir işlemsel kuvvetlendirici gerçekleştirilecektir.

Tüm elemanlar için  $L = 1\mu\text{m}$  alınacaktır. Çıkış geriliminin salınım aralığının

$$-2V \leq V_O \leq 2V$$

çıkışa bağlanacak yüke aktarılabilecek akımın

$$-300\mu\text{A} \leq I_O \leq 300\mu\text{A}$$

olması öngörülmektedir.

- Uygun bir besleme gerilimi çifti ( $V_{DD}$ ,  $V_{SS}$ ) seçiniz.
- Sistemik dengesizlik olmaması için gereken şartları da dikkate alarak eleman boyutlarını ve  $I_B$  akım kaynağının akımını belirleyiniz.

SPICE programı yardımıyla

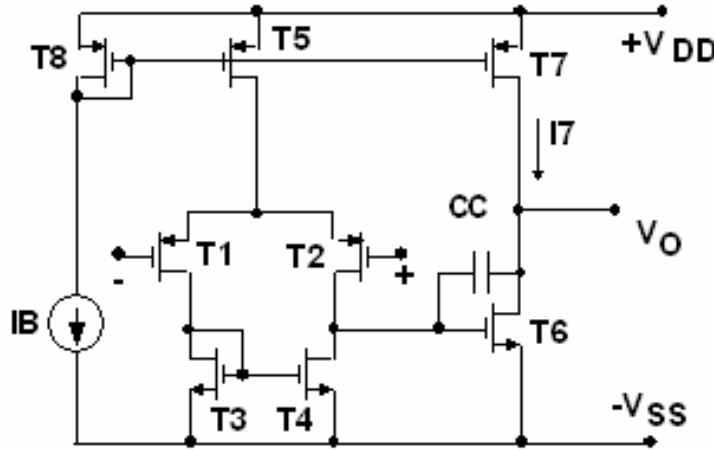
c- İşlemsel kuvvetlendiricinin dc gerilim geçiş eğrisini çıkartınız.

d- Kuvvetlendiriciyi dc geçiş eğrisinin sıfır geçiş noktasında kutuplayarak açık çevrim frekans eğrisini çıkarınız, açık çevrim kazancını ve frekans eğrisinin kutuplarını belirleyiniz.

d- Frekans eğrisi tek kutuplu düşme gösterecek biçimde kuvvetlendiriciyi kompanzasyonla ediniz, Bu band genişliğini sağlayan  $C_C$  kompanzasyon kapasitesi değerini hesaplayınız; yükselme eğimini, sağ yarıdüzlemdeki sıfırı sonsuza kaydıran sıfırlama direncini bulunuz.

e-SPICE programı yardımıyla tasarım hedeflerine ulaşıp ulaşmadığınızı kontrol ediniz.

Benzetimlerde Ödev-1'de verilen  $0.5\mu\text{m}$  CMOS teknolojisi parametreleri kullanılacaktır.



Şekil

**Yol gösterme:**

**DC karakteristik:**

$V_O$  çıkış geriliminin  $V_{ID}$  giriş gerilimiyle değişimi: Bunun için çıkışı açık devre ediniz (çok büyük değerli bir yük bağlayınız), girişlerden birini referansa bağlayınız, diğer girişe bir DC gerilim kaynağı bağlayarak bu kaynağın gerilimini uygun sınırlar içinde değiştiriniz).

**AC karakteristikler:**

$K_V$  gerilim kazancının frekansla deęiřimi ( bunun iin ıkıřı aık devre ediniz, giriřlerden birini referansa baęlayınız, dięer giriře 1V'luk bir AC gerilim kaynaęı baęlayarak bu kaynaęın geriliminin frekansını uygun sınırlar iinde deęiřtiriniz).