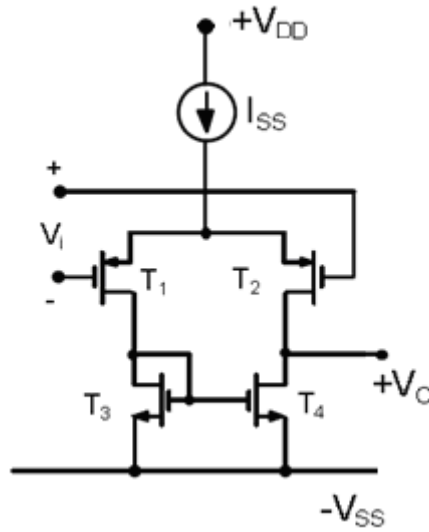
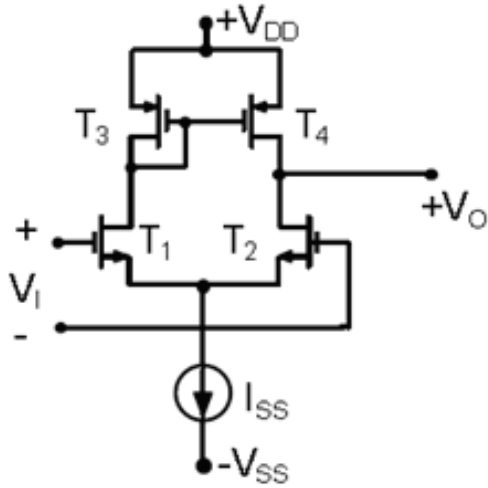
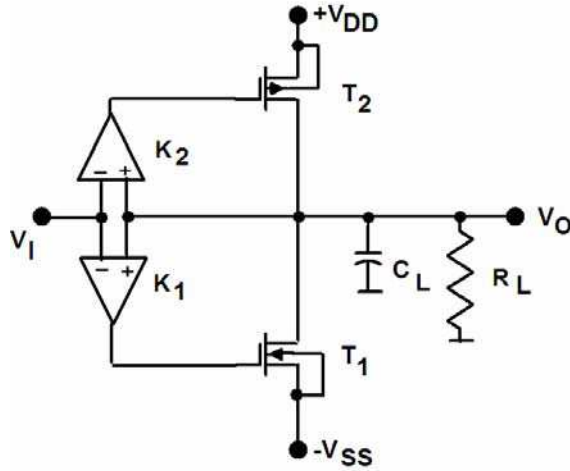


Yüksek Başarımli İşlemsel Kuvvetlendiriciler

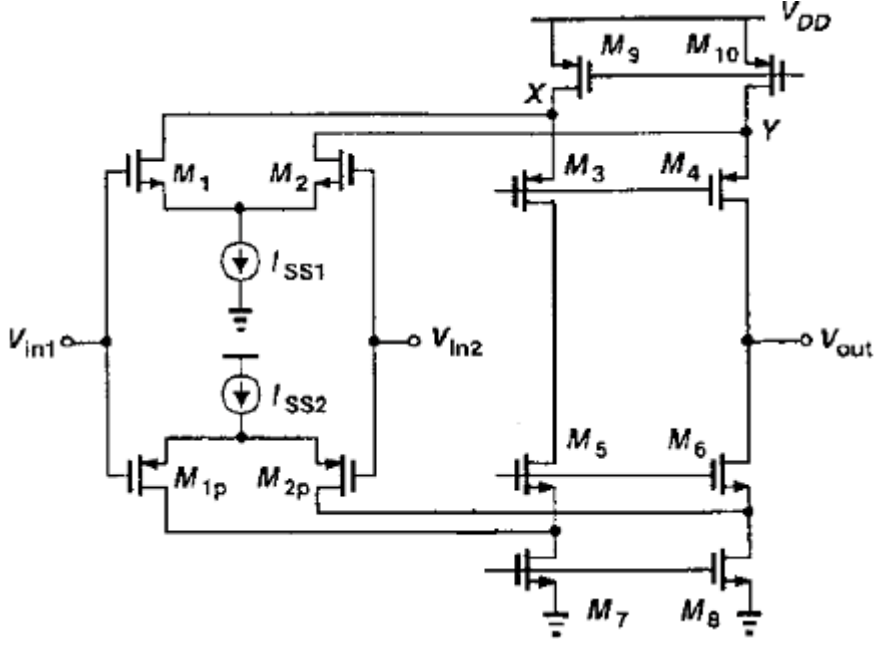
Yüksek salınımlı, büyük akımlı çıkış katları

K₁ - T₁ ile K₂ - T₂ çiftleri birim geribeslemeli birer çevrim oluştururlar. Pozitif yarıperiyotta K₂-T₂ çifti, negatif yarıperiyotta K₁-T₁ çifti çalışır. Puşpul yapı. Kullanılacak kuvvetlendirici blokları aşağıda. İlk devre K₂, ikinci devre K₁.



Hattan hatta salınım giriş katları

Giriş işaretinin ortak işaret bileşeni pozitif ve negatif besleme hatları arasında değişebilmeli. Bunun için iki katlanmış kaskod yapı kullanılır.



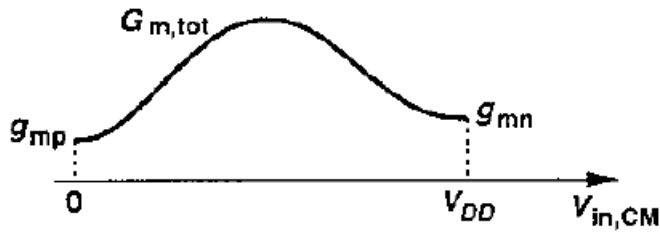
PMOS ve NMOS fark kuvvetlendiricileri ile oluşturuluyor.

Bu tür iki katın bir araya getirilmesi ile giriş CM aralığı arttırılıyor.

Giriş ortak işaret toprak seviyesine giderse, NMOS lar kesime doğru sürülür, PMOS lar iletimde olur.

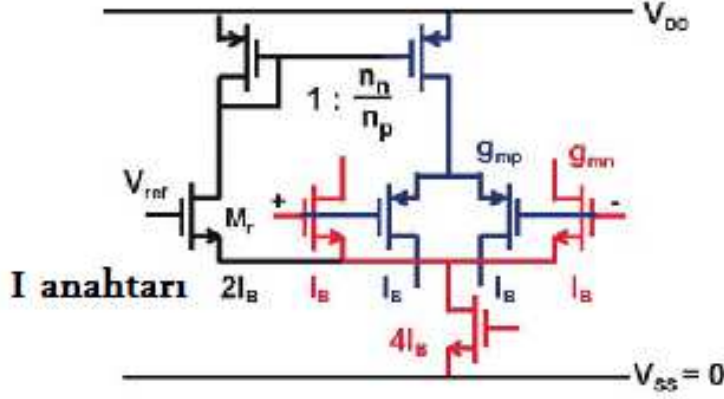
Aksine Giriş işareti seviyesi V_{DD} ye giderse PMOS'lar kesime gider, NMOS lar iletimde olur.

Toplam eğimin değişimi aşağıdaki şekilde verilmiştir. Eğim, kazanç, hız vb. parametreler değişir. Bunu düzeltmek için önlemler almak gerekir.



Akım anahtarı kullanılarak davranışın düzeltilmesi

Eşik altında çalışma



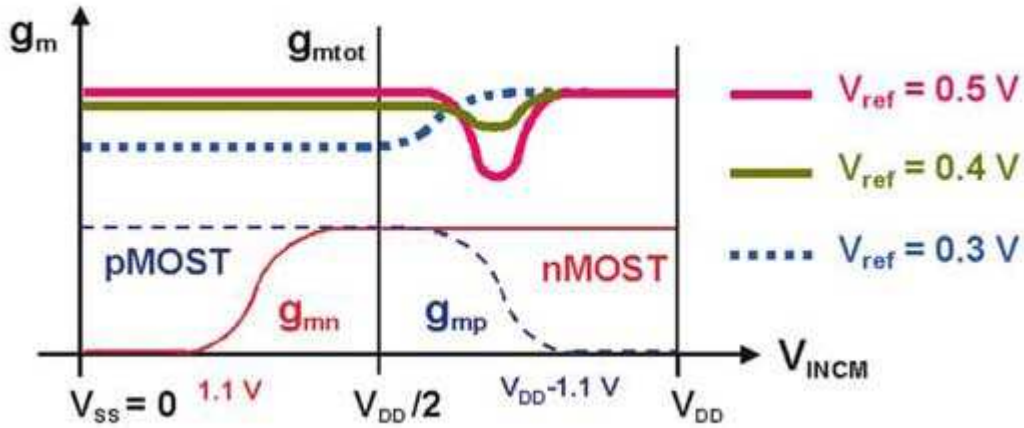
Giriş gerilimleri Vref değerinde ise dört giriş tranzistörü de eşit I_B akımlarını akıtır. n_p ve n_n büyüklükleri eşik altında çalışan PMOS ve NMOS tranzistörlerin üstel bağıntılardaki emisyon katsayıları.

Mr tranzistörü toplam $4I_B$ değerindeki akımın yarısını, $2I_B$ kadarını üstlenir.

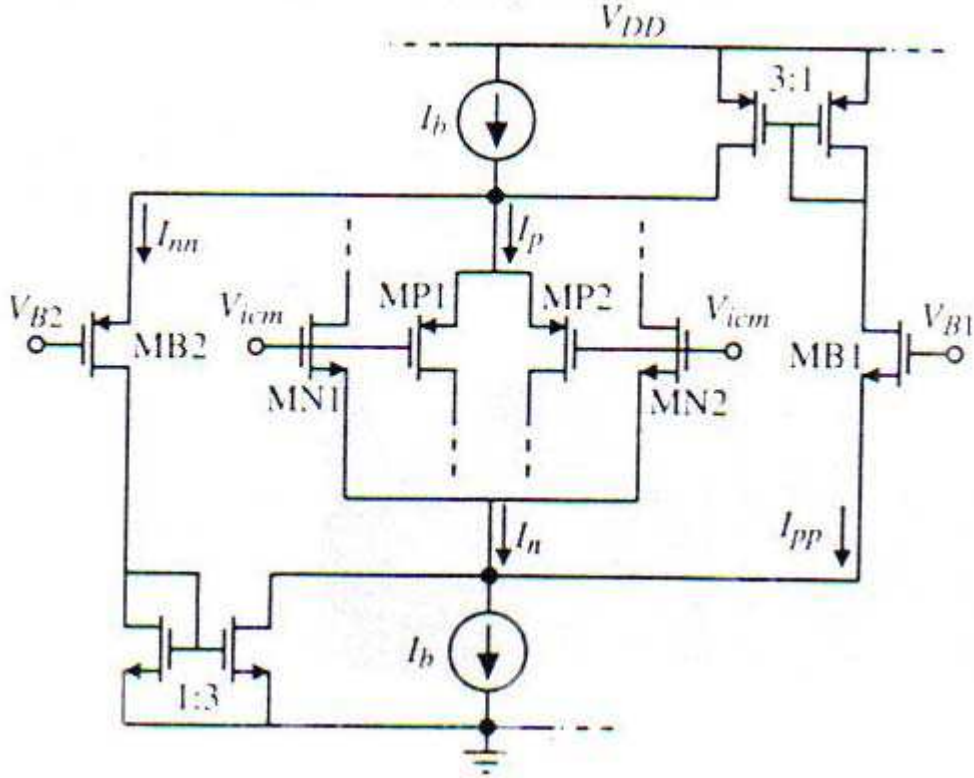
Bu tranzistör bir akım anahtarı görevini üstlenir.

Düşük giriş seviyelerinde NMOS tranzistörler tıkalı. $+I_B$ akımının tümü Mr üzerinden akar. Her PMOS tranzistörden $2I_B$ akar. Akım 2 katına çıkar. Eğim artar. 2 katına çıkar.

Yüksek giriş gerilimi değerlerinde PMOS tranzistörler kesime gider. $4I_B$ akımının tümü NMOS tranzistörlerden akar. Bunların akımı 2 katına çıkar. Eğimleri artar. 2 katına çıkar.



Kuvvetli evirtimde çalışma



Eğim doymada çalışma akımının karekökü ile orantılı.

Yöntem Vicm ortak işaret gerilimi değıştikçe giriş katının eğiminin değıştirilmesine dayalı. Bir kat kesime sürüldüğünde, diğerkatın akımı 4 katına çıkar. Bununla eğim de iki katı değere getirilir.

Örneğın PMOS transistörler kesime sürüldüğünde, NMOS transistörlerin gmN eğimleri iki katına çıkar. gmN = gmP alınmışsa, bu durumda etkin eğim sabit kalır.

Aynı durum NMOS transistörlerin kesime sürülmesi halinde, PMOS transistörler için geçerlidir.

MB1, MB2 transistörleri ve 1:3 oranlı akım aynaları akım anahtarları işlevini yerine getirirler.

Her iki kat iletimdeyken, bunların akımları Ib kutuplama akımıdır, Inn ve Ipp akımları sıfır olur. Bu bölgede katım etkin eğimi

$$g_m(\text{eff}) = g_{mN} + g_{mP} = \sqrt{\frac{2K'_N W_N I_b}{L_N}} + \sqrt{\frac{2K'_P W_P I_b}{L_P}}$$

$$K'_N W_N / L_N = K'_P W_P / L_P$$

$$g_m(\text{eff}) = \frac{K'_N W_L}{L_N} (\sqrt{I_b} + \sqrt{I_b}) = \frac{K'_N W_L}{L_N} (2\sqrt{I_b})$$

$$V_{B2} = V_{onp}$$

Bu sınırın ötesinde PMOS tranzistorlar MP1 ve MP2 kesimde

$I_{nn} = I_b$ sol alttaki akım aynasından 1: 3 oranında yansır. NMOS ların kutuplama akımı $4I_b$ olur. Bu durumda etkin eğim

$$g_m(\text{eff}) = \frac{K'_N W_L}{L_N} (2\sqrt{I_b})$$

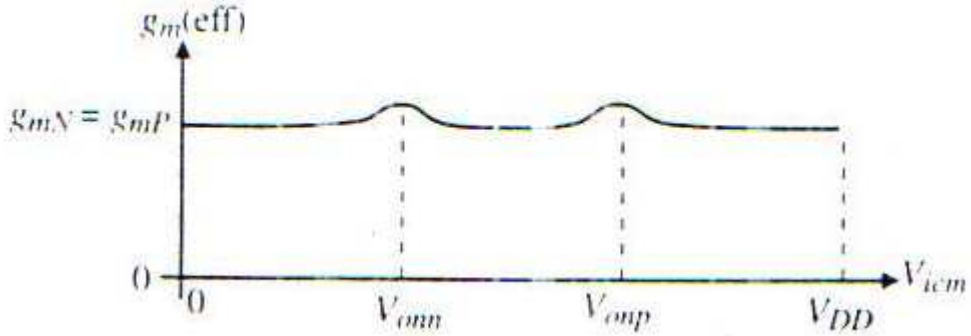
Her iki tranzistorun iletimde olduğu durumla aynı.

$V_{B1} = V_{onn}$ olursa, bu sınırın ötesinde NMOS tranzistorlar kesimde

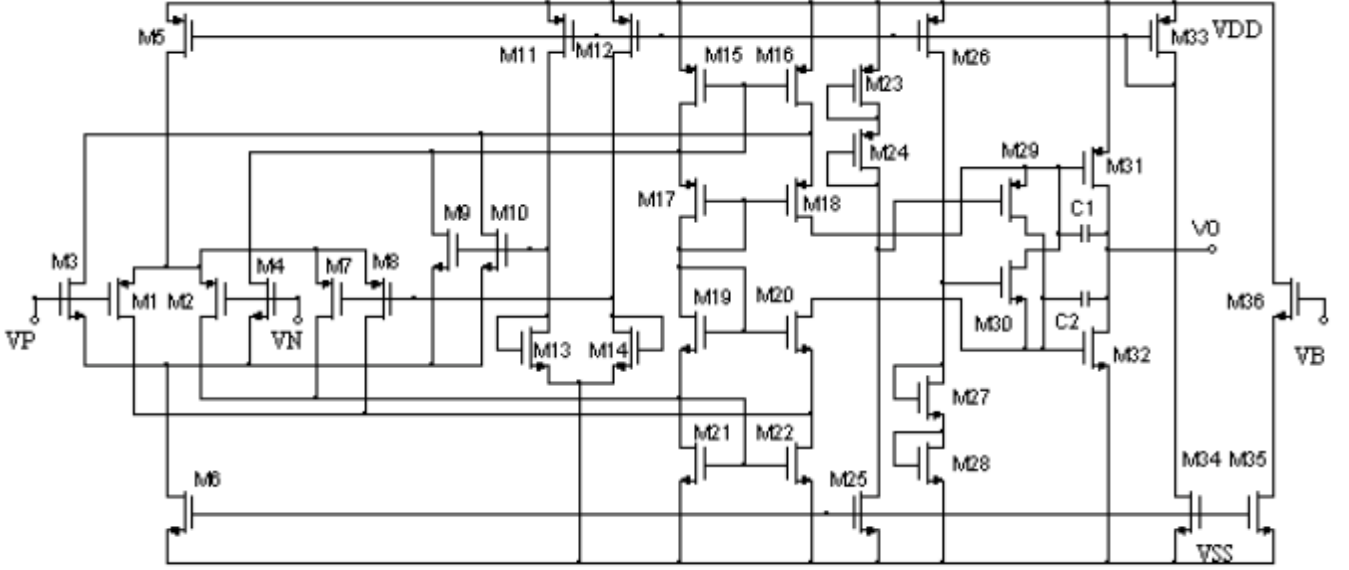
$I_{pp} = I_b$ sağ üstteki akım aynasından 1: 3 oranında yansır. PMOS ların kutuplama akımı $4I_b$ olur. Bu durumda etkin eğim yine aynı kalır.

$$g_m(\text{eff}) = \frac{K'_N W_L}{L_N} (2\sqrt{I_b})$$

Gerçekte bir konumdan diğerine tek bir noktada geçiş olmaz. Yavaş bir geçiş söz konusudur. Bu geçişler aşağıdaki şekilde belirtilmiştir.



Tasarım örneği



Yüksek değerli ortak giriş işaretleri için NMOS giriş tranzistörleri çalışırken PMOS giriş tranzistörleri kesimdedir. PMOS tranzistörler üzerinden geçmesi gereken kutuplama akımı M5 üzerinden akar.

Düşük ortak giriş işaretleri için PMOS giriş tranzistörleri çalışırken NMOS giriş tranzistörleri kesimde olur ve NMOS çiftinin kutuplama akımı M6 üzerinden akar.

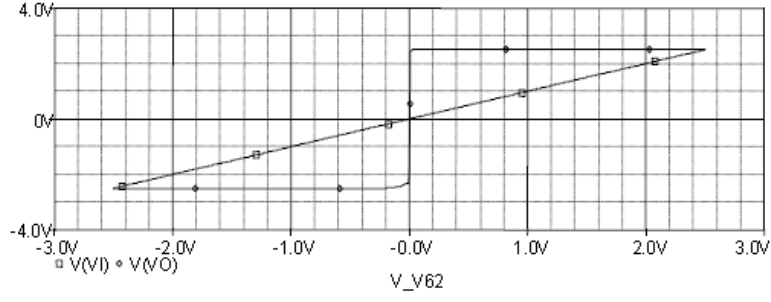
Ortak giriş işaretinin besleme gerilimlerine göre orta gerilim seviyelerinde olması durumunda ise her iki çift de çalışır. Bu durumda, değişme olmamasını sağlamak üzere çiftlerin tek başlarına çalışmalarına kıyasla geçiş iletkenliği yarıya düşmelidir.

Bu işlem, akım anahtarları (M7-M8 PMOS ve M9-M10 NMOS tranzistörleri) tarafından giriş tranzistörleri üzerinden geçecek kutuplama akımının $\frac{3}{4}$ 'ünün çalınmasıyla gerçekleştirilir. Böylece, üzerlerindeki akım $\frac{1}{4}$ 'üne indirilen giriş tranzistörlerinin eğimi yarıya düşürülmüş olur.

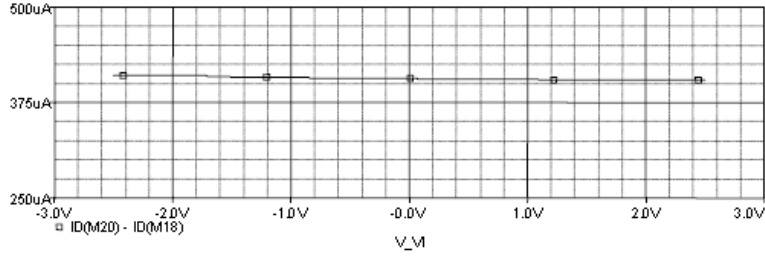
İşlemsel kuvvetlendiricinin çıkış katı M31 ve M32 tranzistörleri ile oluşturulan besleme geriliminden besleme gerilimine salınım aralığı sağlayan bir çıkış katıdır. Yapı AB sınıfı çalışmaktadır.

Diyot bağlı M23, M24, M27, M28 tranzistörleri kutuplama gerilimini sağlamaktadır. Bu diyotlar vasıtasıyla çıkış katının kutuplaması için gerekli referans gerilimi üretilir.

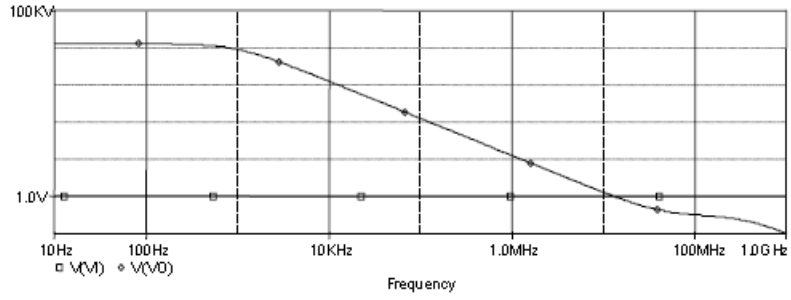
M29 ve M30 ise çıkış transistörlerinden aktılabilecek maksimum akımı artırarak devrenin küçük değerli rezistif yükleri geniş bir çıkış aralığı salınımı ile sürmesine olanak tanır.



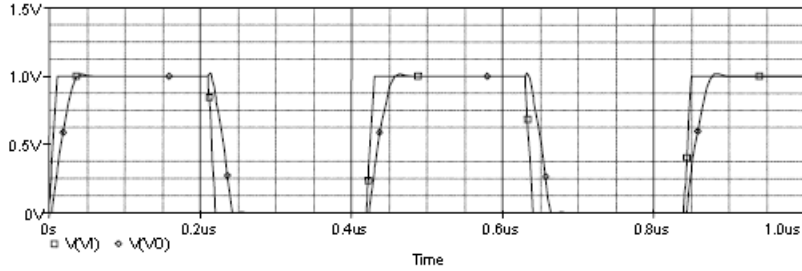
Şekil 2. İşlemsel kuvvetlendiricinin DC geçiş eğrisi.



Şekil 3. Giriş katının g_{mt} eğiminin ortak giriş işareti ile değişimi



Şekil 4. İşlemsel kuvvetlendiricinin kompanze edilmiş durumda gerilim kazancının frekansla değişimi



Şekil 5. İşlemsel kuvvetlendiricinin büyük işaret darbe yanıtı

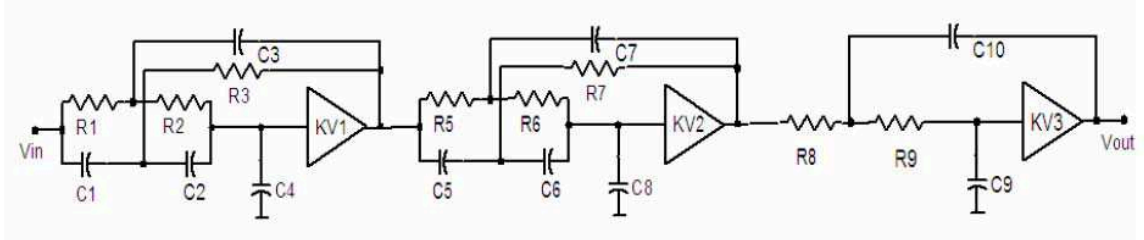
Tablo 2. Tasarlanan işlemsel kuvvetlendiricinin temel başarımlar parametreleri

Yük	R=1Meg, C=1p
Besleme	+2.5V -2.5V
Kompanzasyon kapasitesi	(2 tane) 2pF
Birim kazanç band genişliği	13MHz
Faz payı	70°
Açık çevrim kazancı	82dB
Giriş gerilimi salınımı	-2.1V, 1.5V
Çıkış gerilimi salınımı	-2.5V, 2.5V
Giriş dengesizlik gerilimi	5mV
Güç tüketimi	20mW
Yükselme eğimi	26V/μs
Yerleşme zamanı (%1)	50ns
CMRR@1MHz	82dB
Giriş gürültü gerilimi@1kHz	9nV√Hz

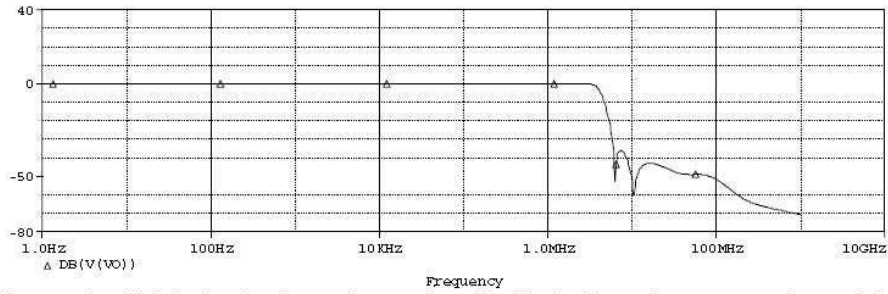
Uygulama Örneği: Yüksek Dereceden Video Bandı Süzgeci

Önerilen CMOS işlemsel kuvvetlendiricinin başarımlarını, uygulama örneği olarak seçilen yüksek dereceden video bandı süzgeci üzerinde gösterilmiştir.

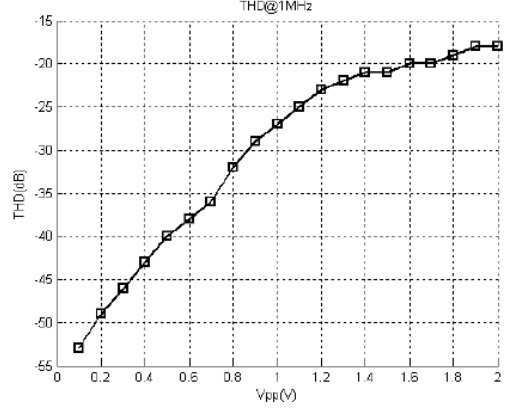
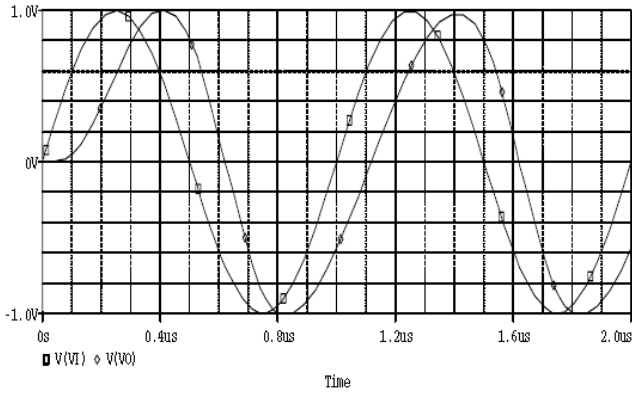
$$H_{BF}(s) = \frac{H_1(s^2 + \omega_{z1}^2)}{s^2 + \frac{\omega_{p1}}{Q_{p1}}s + \omega_{p1}^2} \frac{H_2(s^2 + \omega_{z2}^2)}{s^2 + \frac{\omega_{p2}}{Q_{p2}}s + \omega_{p2}^2} \frac{H_3\omega_{p3}^2}{s^2 + \frac{\omega_{p3}}{Q_{p3}}s + \omega_{p3}^2}$$



Şekil 6 . İşlemsel kuvvetlendirici tabanlı altıncı dereceden eliptik alçak geçiren süzgeç devresi.



Şekil 7 . İşlemsel kuvvetlendirici tabanlı altıncı dereceden eliptik alçak geçiren süzgeç devresinin frekans yanıtı.



Şekil 8 . İşlemsel kuvvetlendirici tabanlı altıncı dereceden eliptik alçak geçiren süzgeç devresinin büyük işaret ve yanıtı ve çıkışta elde edilen toplam harmonik distorsiyon (Vpp tepeden tepeye).

Kaynaklar:

- P.E. Allen and D.R. Holberg, *CMOS analog circuit design (Second Edition)*, Oxford University Press, New York Oxford, 2002.
- B. Razavi, *Design of Analog CMOS Integrated Circuits*, Mc Graw-Hill , 2000.
- W. Sansen, *Analog Design Essentials*, Springer, 2006.
- A. Uygur, H. Kuntman, *Yüksek başarılı bir CMOS işlemsel kuvvetlendirici gerçekleştirilmesi ve aktif süzgeç tasarımına uygulanması*, Elektrik-Elektronik-Bilgisayar Müh. 10. Ulusal Kongresi Bildiri Kitabı, Cilt II, 259-262, İstanbul Teknik Üniversitesi-EMO İstanbul Şubesi, 18-21 Eylül, İstanbul, 2003.