

## 4. CMOS GEÇİŞ İLETKENLİĞİ KUVVETLENDİRİCİSİ, OTA

İşlemsel kuvvetlendiricinin gerilim kontrollü gerilim kaynağı özelliği göstermesi, çıkış direncinin çok küçük olması ve kazancın

$$K_V = \frac{V_O}{V_{I1} - V_{I2}} \quad (4.1)$$

bağıntısıyla tanımlanmasına karşılık, geçiş iletkenliği kuvvetlendiricisi gerilim kontrollü akım kaynağı özelliği gösterir. Çıkış empedansı yüksektir ve tanım bağıntısı

$$G = \frac{I_O}{V_{I1} - V_{I2}} \quad (4.2)$$

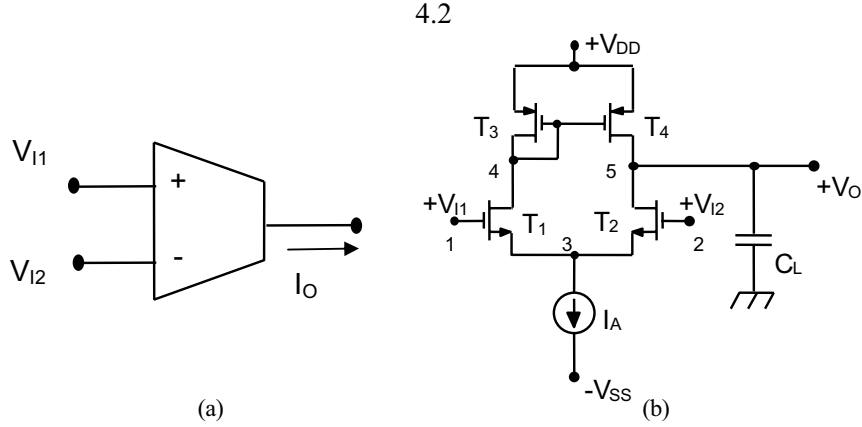
şeklindedir.

### 4.1. CMOS OTA tasarımı

En yaygın kullanım alanı bulan OTA yapıları, basit OTA, simetrik OTA ve Miller OTA olarak isimlendirilen geçiş iletkenliği kuvvetlendiricisi yapılarıdır. Bu bölümde, ilk önce, yukarıda isimleri verilen üç temel OTA yapısı ele alınarak incelenecektir. Daha sonra, zıt fazlı ortak kaynaklı çiftlerle kurulan OTA yapısı (ACSP OTA: Anti-Phase Common Source Pair OTA), çapraz bağlamalı OTA, lineerleştirilmiş OTA gibi özel yapılar ele alınacaktır.

#### 4.1.1. Basit OTA yapısı

OTA devre sembolü Şekil-4.1a'da görülmektedir. En basit OTA yapısı, Şekil-4.1b'de verilen kendiliğinden kutuplamalı aktif yüklü CMOS fark kuvvetlendiricisi yardımıyla kurulabilir.  $T_1$  ve  $T_2$  n kanallı tranzistorları eş tranzistorlardır, bunların (W/L) oranları eştir. Aynı özellikler p kanallı  $T_3$ - $T_4$  çifti için de geçerlidir. Yapıdaki tüm akım seviyeleri  $I_O$  akım kaynağının akımı ile belirlenir. Bu akım sükunette eş olarak iki kola dağılmaktadır. Yapıda tüm kaynak uçları, tranzistorların tabanına bağlıdır, bu şekilde gövde etkisi elimine edilmiş olur.



Şekil-4.1. a) OTA devre sembolü, b) basit CMOS geçiş iletkenliği kuvvetlendiricisi.

Basit CMOS OTA'nın eğimi hesaplanırsa, alçak frekanslarda

$$G = \sqrt{k_n' \cdot I_A \left( \frac{W}{L} \right)_1} \quad (4.3)$$

bulunur. Fark edilebileceği gibi, OTA'nın eğimi  $I_O$  kutuplama akımı ile değiştirilebilmektedir; bu ise bir OTA'dan beklenen bir özelliktir. Basit OTA'nın çıkış direnci

$$r_o = r_{o2} // r_{o4} \quad (4.4)$$

bağıntısıyla verilebilir. Buna göre, yapının çıkışın yüksüz durumundaki gerilim kazancı

$$K_V = G \cdot r_o \quad (4.5)$$

olur. Her bir tranzistorun  $r_o$  çıkış direnci, tranzistorun Early gerilimi ve savak akımı cinsinden belirlenir. Düğümlere gelen etkin dirençler, frekans cevabını belirlemede önemli bir rol oynarlar.

4 düğümü ile referans ucu arasına gelen eşdeğer direnç,  $T_3$  tranzistorunun diyot bağlı olması nedeniyle

$$R_{n4} = \frac{I}{\sqrt{k_p' \cdot I_A \left( \frac{W}{L} \right)_4}} \quad (4.6)$$

olur. Bu bağıntıda  $(W/L)_4$  büyüklüğü,  $T_3$  ve  $T_4$  tranzistorlarının  $(W/L)$  oranı,  $k_p'$  büyüklüğü ise PMOS tranzistorların proses eğim parametresidir.

3 düğümü ile referans arasına gelen direnç

### 4.3

$$R_{n3} = \frac{I}{2 \cdot g_{m1}} \quad (4.7)$$

değerindedir. Bu düğüm, yapının ortak işaret özellikleri açısından etkili olur. Yapının fark işaret davranışına, kazanç-band genişliği çarpımına ve yükselme eğimine herhangi bir etkisi olmamaktadır.

#### Basit CMOS OTA'nın kazanç-band genişliği

Basit CMOS OTA yapısında sadece iki düğümdeki, yüksek dirençli 4 ve 5 düğümlerindeki kapasiteler baskın kutbu belirleyebilirler. Yapı, genelde, iki kutuplu bir sistem olarak düşünülebilir. Bu düğümlere ilişkin etkin direnç değerleri  $R_{n4} \ll R_{n5}$  şeklindedir. Bu nedenle,  $C_{n5}$  etkin kapasitesi  $C_{n4}$  etkin kapasitesine göre çok daha düşük frekanslı bir kutup oluşturur ve bu kutup baskın kutup olur.  $R_{n5} = r_o$  şeklinde yapının çıkış direncine eşit olduğundan,  $C_L$  yük kapasitesinin de dikkate alınmasıyla, baskın kutup

$$f_d = \frac{I}{2\pi r_o (C_{n5} + C_L)} \quad (4.8)$$

biçiminde ifade edilebilir. Burada

$$C_{n5} = C_{gd4} + C_{db4} + C_{gd2} + C_{db2}$$

şeklinde verilmektedir. Yapının kazanç-band genişliği çarpımı hesaplanırsa

$$GBW = K_V \cdot f_d = \frac{g_{m1}}{2\pi (C_{n5} + C_L)}$$

$$GBW = \frac{\sqrt{k_n' I_A \left(\frac{W}{L}\right)_1}}{2\pi (C_{n5} + C_L)} \quad (4.9)$$

bulunur. Bu bağıntının geçerli olabilmesi için  $f < GBW$  için frekans eğrisinin düşme eğimi -20dB/dek olmalıdır. Başka bir deyişle, baskın olmayan kutup frekansının minimum değeri GBW'de olmalıdır. Bu, kararlılığın sağlanması açısından gereklidir; böylece, faz payı 45° olur.

#### 4.4

##### Kararlılık

Diğer düğümdeki, 4 düğümündeki eşdeğer elemanlardan ileri gelen baskın olmayan kutup

$$f_{nd} = \frac{I}{2\pi R_{nd} C_{n4}} \quad (4.10)$$

biçiminde ifade edilir. Bu bağıntıda

$$R_{n4} = \frac{I}{g_{m4}}$$

$$C_{n4} = C_{gd1} + C_{db1} + C_{db3} + C_{gs3} + C_{gd4} \cdot (I + g_{m4} \cdot r_o)$$

olur. 45° faz payını sağlamak üzere  $f_{nd} = \text{GBW}$  alınırsa

$$\frac{g_{m4}}{C_{n4}} = \frac{g_{m1}}{C_{n5} + C_L}$$

olur.  $k_n' = a \cdot k_p'$  olduğu kabul edilirse

$$\frac{C_L + C_{n5}}{C_{n4}} = \sqrt{\frac{a \left(\frac{W}{L}\right)_1}{\left(\frac{W}{L}\right)_4}}$$

yahut

$$\left(\frac{W}{L}\right)_4 = a \left(\frac{W}{L}\right)_1 \left(\frac{C_{n4}}{C_L + C_{n5}}\right)^2 \quad (4.11)$$

bulunur. Elde edilen bağıntı, kararlılık için gerekli olan minimum  $C_{L\min}$  yük kapasitesi değerini vermektedir.

Dört temel büyüklük,  $I_o$  akımı,  $C_L$  yük kapasitesi,  $(W/L)_1$  ve  $(W/L)_4$  oranları performansı belirlemektedir. Verilen bir  $I_A$  akımı için GBW optimize edilsin.  $C_L$  veya  $(W/L)_1$  büyüklükleri serbest değişken olarak alınabilir. Ancak, bu durumda  $(W/L)_4$  oranı bağımsız seçilemez; zira, bağıntılardan fark edilebileceği gibi, bunun değeri  $(W/L)_1$  ile belirlidir.  $C_L$  serbest seçilirse, GBW büyüklüğü  $(W/L)_1^{1/2}$  ile orantılı olur. Her  $(W/L)_1$  oranı için bir  $(W/L)_4$  oranı bulunur.

## 4.5

$(W/L)_1$  ve  $(W/L)_4$  oranlarının serbest olarak seçilmeleri durumunda,  $C_L$  yük kapasitesinin alabileceği minimum değer buna göre belirlenebilir. Fark edilebileceği gibi,  $C_L$  yük kapasitesi, aynı zamanda, kompanzasyon kapasitesi görevini üstlenmektedir.

### Maksimum GBW için optimizasyon

$C_{n4}$  ve  $C_{n5}$  kapasiteleri gerçekte boyutlara bağlı kapasitelerdir.  $(W/L)$  oranı artarsa, kapasitenin de değeri artar. Basit bir model kullanılarak, düğüm kapasiteleri boyuta bağlı biçimde ifade edilebilirler:

$$C_n = C_{n0} + k_1 \cdot (W/L)_1 + k_4 \cdot (W/L)_4 \quad (4.12)$$

$C_{n4}$  ve  $C_{n5}$  kapasiteleri bu şekilde ifade edilerek bağıntıda yerlerine konurlarsa

$$r_1 = (W/L)_1, \quad r_4 = (W/L)_4 \\ k_4 = k_1, \quad C_{L'} = C_L + C_{n0}$$

olmak üzere, kazanç-band genişliği çarpımı

$$GBW = \frac{\sqrt{k_n' I_A}}{2\pi} \cdot \frac{\sqrt{r_1}}{C_{L'} + k_1(r_1 + r_4)} \quad (4.13)$$

şekline getirilebilir.

$r_1$  büyüklüğünün düşük ve yüksek değerli olması sınır durumları incelensin.

a-  $r_1$  büyüklüğü düşük değerli ise  $r_4$  de düşük değerli olur. Böylece kazanç-band genişliği çarpımı

$$GBW = \frac{\sqrt{k_n' I_A}}{2\pi} \cdot \frac{\sqrt{r_1}}{C_{L'}} \quad (4.14)$$

biçiminde yazılabilir. Bu durumda  $(W/L)_1^{1/2}$  arttıkça, GBW de artar.

b-  $r_1$  büyüklüğü yüksek değerli ise, GBW

$$GBW = \frac{\sqrt{k_n' I_A}}{2\pi} \cdot \frac{\sqrt{r_1}}{k_1(r_1 + r_4)} \quad (4.15)$$

şeklinde ifade edilebilir.  $r_4 = b \cdot r_1$  için

#### 4.6

$$GBW = \frac{\sqrt{k_n' I_A}}{2\pi} \cdot \frac{I}{(b+1) \cdot k_1 \sqrt{r_1}}$$

olur. Bu durumda  $(W/L)_1^{1/2}$  arttıkça, GBW azalır. Bu iki sınırın bir ara değeri bulunacağı ve optimum bir GBW çarpımı elde edileceği açıktır. Bunun için iki durumun eşitlendiği  $(W/L)_1 = (W/L)_{1m}$  durumu araştırılırsa

$$\left(\frac{W}{L}\right)_{1m} = \frac{C_{L'}}{(b+1) \cdot k_1}$$

elde edilir. Bu noktada maksimum kazanç-band genişliği çarpımı

$$GBW = \frac{1}{2} \frac{\sqrt{k_n' I_A}}{2\pi} \cdot \frac{I}{\sqrt{(b+1) \cdot k_1 C_{L'}}$$

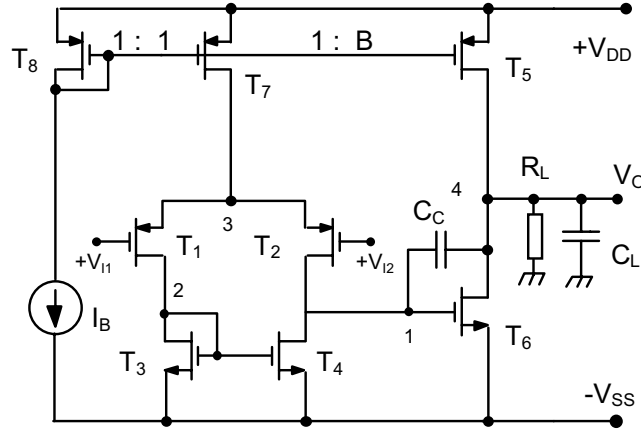
olur. Bu maksimum  $(I_A)^{1/2}$  ile doğru,  $(C_L)^{1/2}$  ile de ters orantılıdır. Büyük  $C_L$  değerleri için giriş tranzistorları daha büyük tutulur. Yapının yükselme eğimi

$$SR = \frac{I_A}{C_{L'} + C_{n5}}$$

olur. İlk bakışta yükselme eğimi simetrik gözükmeyle birlikte, diğer düğümün kapasitesi bu simetriyi bozar.

#### 4.1.2. Miller OTA

CMOS tekniği ile gerçekleştirilen ve Miller OTA olarak isimlendirilen geçiş iletkenliği kuvvetlendiricisi yapısı Şekil-4.2'de görülmektedir. Yapı iki kazanç katından oluşur. İlk kat fark kuvvetlendiricisidir ve PMOS tranzistorlarla kurulmuştur, ikinci kat ise CMOS evirici olarak kurulmuştur ve  $T_3$  tranzistoru aktif yük işlevini yerine getirir. Bunun çıkışı,  $C_C$  kompanzasyon kapasitesi ile fark kuvvetlendiricisinin çıkışına bağlanmıştır. Miller kompanzasyonu uygulandığından. yapı Miller OTA olarak da isimlendirilmektedir.



Şekil-4.2. Miller geçiş iletkenliği kuvvetlendiricisi (Miller OTA).

Yapı bağımsız  $I_B$  akım kaynağı ile kutuplanmıştır.  $T_7$  ve  $T_8$  transistörleri eş transistörlerdir; fark kuvvetlendiricisinden de toplam olarak  $I_B$  akımı akar.  $T_5$  transistörü çok daha büyük boyutlu olduğundan, ikinci katın akımı çok daha yüksek değerlidir.

Devrenin katlarının gerilim kazancı

$$g_L' = g_L + g_{o5} + g_{o6} \quad (4.16)$$

olmak üzere

$$K_{V10} = \frac{g_{m1}}{g_{o2-4}} \quad (4.17)$$

$$K_{V20} = -\frac{g_{m6}}{g_L'} \quad (4.18)$$

bağıntılarıyla tanımlanmıştır. Böylece toplam kazanç

$$K_{VO} = K_{V10} \cdot K_{V20} = \frac{g_{m1}}{g_{o2-4}} \cdot \frac{g_{m6}}{g_L'} \quad (4.19)$$

olur.

Miller OTA'nın geçiş iletkenliği ise

$$G = \frac{g_{m1}}{g_{o2-4}} \cdot g_{m6} \quad (4.20)$$

bağıntısıyla verilebilir.

$C_C$  kompanzasyon kapasitesi yokken kutuplar hesaplanırsa, üç kutuplu bir sistem oluşacağı fark edilebilir. (1) düğümü en yüksek empedanslı düğümdür ve çoğunlukla baskın kutup bu düğümden ileri gelir. Bu düğüme ilişkin kutup

$$C_{n1} = C_{gd2} + C_{db2} + C_{gd4} + C_{db4} + C_{gs6} + C_{gd6} \quad (4.21)$$

olmak üzere

$$f_{p1} = \frac{g_{o2-4}}{2\pi \cdot C_{n1}} \quad (4.22)$$

şeklindedir. 2. kutup (2) düğümünün etkisiyle oluşur ve

$$C_{n2} = C_{gs3} + C_{db3} + C_{gs4} + C_{gd4} + C_{gd1} + C_{db1} \quad (4.23)$$

olmak üzere

$$f_{p2} = \frac{g_{m3}}{2\pi C_{n2}} \quad (4.24)$$

biçimindedir. Üçüncü kutup çıkış düğümünde oluşur ve

$$C_{n4} = C_{gd5} + C_{db5} + C_{db6} \quad (4.25)$$

olmak üzere

$$f_{p4} = \frac{g_L'}{2\pi \cdot (C_L + C_{n4})} \quad (4.26)$$

bağıntısıyla verilir. (2) düğümü 0 dB seviyesinin altında etkilidir. Ancak, diğer iki kutup birbirine yakın konumdadır. Bu nedenle faz payı negatif ve devre kararsız olur. Kompanzasyon kapasitesi ile faz payı  $FP = 60^\circ$  civarına getirilir. Bu yapıldığında  $f_{p1}$  çok daha baskın olur ve -20dB/dek'lık düşme eğimi elde edilir.  $C_C$  ile oluşturulan baskın kutup

$$BW = f_{3dB} = \frac{g_{o2-4}}{2\pi K_{V20} \cdot C_C} \quad (4.27)$$

ve kazanç-band genişliği de

$$GBW = \frac{g_{m1}}{2\pi C_C} \quad (4.28)$$

olur. Band genişliği şöyle de yazılabilir :



$$BW = \frac{g_{o2-4}}{2\pi K_{VO} C_C} = \frac{g_{o2-4} g_L'}{2\pi g_{m6} C_C}$$

$$BW = \frac{g_{m1}}{2\pi K_{VO} C_C} = \frac{GBW}{K_{VO}}$$

(4) düğümünden ileri gelen baskın olmayan kutup

$$f_{nd} = \frac{g_{m6}}{2\pi C_L'} \cdot \frac{1}{1 + C_{n1}/C_L + C_{n1}/C_C}$$

olur.  $C_L$  ve  $C_C \gg C_{n1}$  olduğundan

$$f_{nd} = \frac{g_{m6}}{2\pi C_L'}$$

elde edilir. Yüksek frekanslarda  $C_C$  kısadevre özelliği gösterdiğinden, çıkış direnci rezistif ve  $1/g_{m6}$  olur. Bu durumda  $f_{nd} > GBW$  dir ve faz payı da

$$FP = 90^\circ - \arctan(GBW / f_{nd}) \quad (4.29)$$

şeklindedir.

### Yükselme eğimi

Birinci dereceden bir yaklaşımla, sadece  $C_C$  nin etkisi bulunduğu varsayımından hareketle yükselme eğimi için

$$SR = \frac{I_B}{C_C} \quad (4.30)$$

bağıntısı verilebilir. İkinci dereceden yaklaşımda  $C_L$  nin dolup boşalması da dikkate alınmaktadır.  $C_L$  yük kapasitesinin boşalması sırasında sorun yoktur; zira,  $T_6$  tranzistoru yeteri kadar büyük akım akıtabilir.  $C_L$  kapasitesi  $T_5$  üzerinden  $I_5 - I_B$  akımıyla dolar, zira  $I_B$  kadar bir akım  $C_C$  üzerinden akacaktır. Böylece

$$SR^+ = \frac{I_5 - I_B}{C_L} \quad (4.31)$$

olur. Bu iki büyüklükten küçük olanı yükselme eğimi olarak alırız.

Bir OTA'dan beklenen temel özelliklerden biri de  $G_m$  geçiş iletkenliğinin  $I_B$  kontrol akımıyla belirlenmesidir. Bu özelliğin Miller OTA'da sağlanıp sağlanmadığı

#### 4.10

araştırılsın. Yapının geçiş iletkenliği daha önce (4.20) bağıntısı ile verilmişti. Bu bağıntıda

$$\begin{aligned}g_{m1} &= \sqrt{k_p' \cdot I_B \cdot \left(\frac{W}{L}\right)_1} \\g_{m6} &= \sqrt{2 \cdot k_n' \cdot B \cdot I_B \cdot \left(\frac{W}{L}\right)_6} \\g_{o2-4} &= \frac{I_B}{2} \cdot (\lambda_N + \lambda_p)\end{aligned}$$

şeklinde. Bu büyüklükler eğimi veren (4.20) bağıntısında yerlerine konursa

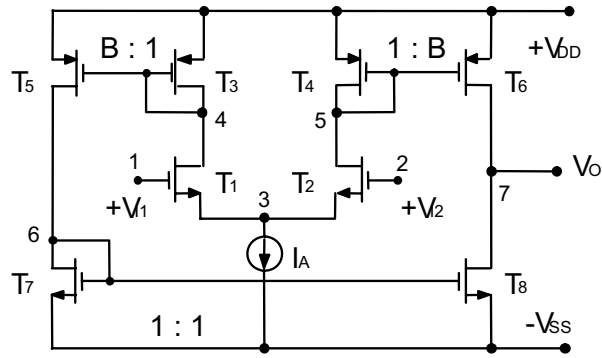
$$G_m = \frac{2}{(\lambda_N + \lambda_p)} \cdot \sqrt{2 k_n' \cdot k_p' \cdot B \cdot \left(\frac{W}{L}\right)_1 \cdot \left(\frac{W}{L}\right)_6} \quad (4.32)$$

bağıntısı elde edilir. Buna göre Miller geçiş iletkenliği kuvvetlendiricisinde eğim kutuplama akımından bağımsız çıkmaktadır. Bağıntıdan fark edilebileceği gibi, kuvvetlendiricinin eğimi, fiziksel büyüklüklerle geometri tarafından belirlenmekte ve sabit değerli olmaktadır. Yapının eğiminin, dolayısıyla gerilim kazancının yüksek olmasına karşılık, eğiminin akımla kontrol edilmesi özelliği bulunmamakta, bu da Miller geçiş iletkenliği kuvvetlendiricisinin, kutuplama akımıyla eğimin değiştirilmesine dayanılarak akort edilen aktif OTA-C süzgeçleri gerçekleştirilmesine uygun düşmemesine yol açmaktadır. Miller OTA'dan, çoğunlukla, sonuna bir çıkış katı bağlanarak işlemsel kuvvetlendirici gerçekleştirilmesi amacıyla yararlanılmaktadır. Aktif süzgeç uygulamaları için ise, aşağıda ele alınacak olan simetrik OTA yapısı daha uygun olmaktadır.

#### 4.1.3 Simetrik CMOS OTA yapısı

Simetrik CMOS OTA yapısı Şekil-4.3a 'da verilmiştir. Bu yapı geniş bantlı olması nedeniyle yüksek frekanslı aktif süzgeçlerin ve osilatörlerin gerçekleştirilmesine son derece elverişli olmaktadır.  $I_A$  kontrol akımı yardımıyla OTA eğimi değiştirilebilir; böylece süzgecin akort frekansını ayarlamak mümkün olur. Devrenin çıkış direncinin yüksek olması istenirse, yapıda kaskod akım aynaları

kullanılır. Bu şekilde gerçekleştirilen CMOS simetrik kaskod OTA yapısı da Şekil-4.3b'de görülmektedir. Bu devrenin çıkış direnci ve çıkış kapasitesi hariç, diğer özellikleri (eğim, akım sınırları,vb.) düz akım aynalı simetrik OTA yapısı ile aynıdır. Küçük işaret eşdeğer devresi kullanılarak OTA'nın çıkış direnci hesaplanırsa, çıkış direncinin, düz akım aynası ile gerçekleştirilen basit OTA'ya göre  $1+g_m r_o$  kadar daha büyüdüğü görülür.



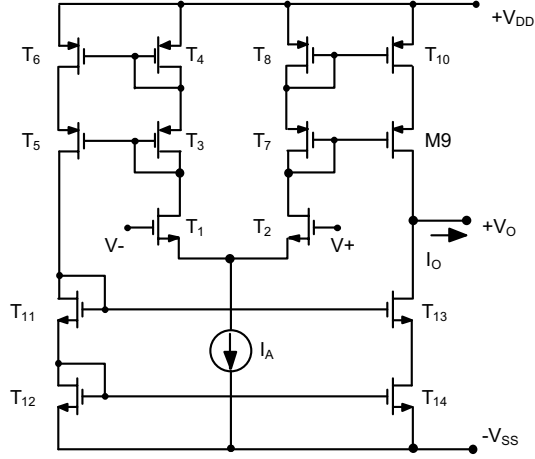
Şekil-4.3a. Simetrik CMOS geçiş iletkenliği kuvvetlendiricisi ( simetrik CMOS OTA).

Şekil-4.3a'daki yapıda  $T_1$ - $T_2$  transistörleri bir fark kuvvetlendiricisi oluştururlar. Bunların çıkış akımları ile diyot bağlı  $T_3$  ve  $T_4$  PMOS transistörleri sürülmektedir. Diyot bağlı  $T_3$  ve  $T_4$  transistörlerinin akımları,  $(W/L)$  oranları diyotların  $B$  katı olan  $T_5$  ve  $T_6$  transistörleri yardımıyla  $B$  çarpanı ile çarpılıp çıkışa yansıtılmaktadır.

#### Simetrik OTA'nın eğimi, gerilim kazancı

Yapıda, 4, 5 ve 6 düğümlerinin her birinde, diyot bağlı birer MOS transistör birer akım kaynağı tarafından sürülmektedir. Diyot bağlı bir MOS transistörler düşük değerli bir  $1/g_m$  empedansı, akım kaynağı transistörleri ise  $r_o \gg 1/g_m$  değerinde yüksek bir çıkış empedansı gösterirler. Bunun sonunda, 4, 5 ve 6 düğümlerinde akımla sürme işlemi gerçekleştirilmiş olur.

## 4.12



Şekil-4.3b. Simetrik CMOS kaskod geçiş iletkenliği kuvvetlendiricisi ( simetrik CMOS kaskod OTA).

Devrede, sadece, 7 düğümünde küçük işaret direnci yüksektir ve  $r_o = r_{o6}/r_{o8}$  değerindedir. Simetrik OTA'nın geçiş iletkenliği hesaplanırsa

$$G = B \cdot \sqrt{k_n' \cdot I_A \cdot \left(\frac{W}{L}\right)_1} \quad (4.33)$$

bulunur. Bu eğim basit OTA yapısının eğiminin B katı kadardır. B akım çarpma faktörünün tipik değeri  $B = 3 \dots 5$  arasında bulunur.

Simetrik OTA'nın gerilim kazancı

$$R_O = \frac{2}{(\lambda_N + \lambda_P) \cdot B \cdot I_A}$$

olmak üzere

$$K_V = G \cdot R_O \quad (4.34)$$

bağıntısıyla verilebilir. Bu büyüklük B çarpanından bağımsızdır. B arttıkça devrenin  $G_m$  geçiş iletkenliği de artar, ancak  $R_O$  çıkış direnci de aynı oranda azalır. Bu nedenle, gerilim kazancı sabit kalır. Yapıda, ilk katın kazancı da önemli bir etkidir. Bu kazanç, devrenin gürültü özelliklerini belirler. Düşük gürültülü devre uygulamaları için kat kazancı 3 civarında tutulur. İlk katın kazancı

#### 4.13

$$K_V = \frac{g_{m1}}{g_{m4}} = \sqrt{\frac{k_{n'} (W/L)_1}{k_p (W/L)_3}} \quad (4.35)$$

biçiminde ifade edilmektedir.

#### Kararlılık

Kuvvetlendiricinin transfer fonksiyonunda baskın olmayan kutuplar 4, 5 ve 6 düğümlerinden ileri gelir. 4 ve 5 düğümleri aynı işareti iki kola da aktardıklarından tek bir baskın olmayan kutup oluştururlar. Bu düğümler üzerinden aktarılan işaret, iki koldan 7 numaralı çıkış düğümüne gelir. 6 düğümünde ise diğer bir baskın olmayan kutup oluşur. Ancak, bu düğüm işaret yolunun sadece bir kolu üzerindedir; başka bir deyişle yarısı üzerine etkilidir. Çıkış akımının  $T_2$ ,  $T_4$  ve  $T_6$  üzerinden geçen bileşeni bundan etkilenmez. Bu kutup,  $T_3$ ,  $T_5$ ,  $T_7$  ve  $T_8$  yolu üzerinden gelen bileşene etki eder. Yapılan incelemeler, bu etkinin devrenin transfer fonksiyonu üzerine zaman sabitinin belirlediği frekansta bir kutup ve iki katı frekanslı bir sıfır getireceğini göstermiştir. Böylece, baskın kutup

$$f_d = \frac{1}{2\pi R_O (C_L + C_{n7})} \quad (4.36)$$

baskın olmayan kutuplar ve sıfır

$$f_{nd5} = \frac{g_{m4}}{2\pi C_{n5}} \quad (4.37a)$$

$$f_{nd6} = \frac{g_{m7}}{2\pi C_{n6}} \quad (4.37b)$$

$$f_{z6} = 2 \cdot f_{nd6} \quad (4.37c)$$

$$\phi_5 = \arctg\left(B \cdot K_{V1} \cdot \frac{C_{n5}}{C_L + C_{n7}}\right) \quad (4.38a)$$

$$\phi_6 = \arctg\left(\sqrt{\frac{B \cdot (W/L)_1}{(W/L)_7}} \cdot \frac{C_{n6}}{C_L + C_{n7}}\right) - \arctg\left(\frac{1}{2} \cdot \sqrt{\frac{B \cdot (W/L)_1}{(W/L)_7}} \cdot \frac{C_{n6}}{C_L + C_{n7}}\right) \quad (4.38c)$$

olmak üzere

$$\phi_m = 90^\circ - \phi_5 - \phi_6 \quad (4.40)$$

#### 4.14

biçiminde yazılabilir. Bu bağıntı uyarınca, faz payını arttırmak üzere

- B azaltılmalı,
- $K_{V1}$  azaltılmalı,
- $C_{n5}$  ve  $C_{n6}$  azaltılmalı,
- $C_L$  yük kapasitesi arttırılmalı,
- $(W/L)_7$  oranı arttırılmalıdır.

Devrenin yükselme eğimi

$$SR = B \cdot \frac{I_A}{C_L + C_{n7}}$$

şeklinde verilebilir.

Yükselme eğiminin arttırılabilmesi için B çarpanının arttırılması gerekir. Ancak, faz payının arttırılması için ise B nin azaltılması gerekeceği açıktır. Bu nedenle, B çarpanı için iyi bir yaklaşım  $B = 3$  almaktır.

Gürültüyü azaltmak için  $K_{V1}$  ilk kat kazancının arttırılması gerekir. Faz payı için ise bu kazancın azaltılması gerekir. İlk kat kazancı için de iyi bir yaklaşım  $K_{V1} = 3$  alınmasıdır.

Düğüm kapasitelerinin de olabildiğince küçültülmesi gerekir. Kararlılığın sağlanabilmesi için  $(W/L)_7$  oranının yahut  $C_L$  nin uygun seçilmesi gerekli olur. Her ikisinin değerinin birlikte değiştirilmesi pek uygun değildir. Genelde  $f_5 > f_6$  olur. Bunlara B ve  $K_{V1}$  etkilidir ve bu iki büyüklüğün çarpımı 9 civarında olur. Bu nedenle,  $C_L$  yük kapasitesinin değiştirilmesi  $(W/L)_7$  oranının değiştirilmesine göre daha etkili olur.

Simetrik bir OTA'yı karakterize eden temel eğriler Şekil-4.4, Şekil-4.5, Şekil-4.6 ve Şekil-4.7'de verilmiştir. Şekil-4.4, Şekil-4.3b'de verilen CMOS simetrik kaskod OTA yapısında, çeşitli kutuplama akımı değerleri için çıkış akımının tipik değişim biçimini göstermektedir. Şekil-4.5'de ise OTA'nın eğiminin çeşitli kutuplama akımı değerleri için frekansla nasıl bir değişim göstereceği verilmiştir. Bu karakteristikler çıkartılırken çıkış ucu referans düğümüne kısadevre edilmekte yahut düşük değerli bir dirençle kapatılmaktadır. Şekil-4.6'da sabit kutuplama akımında çıkış geriliminin değişim sınırları gösterilmiştir. Şekil-4.7'de ise sabit kutuplama akımında simetrik OTA'nın gerilim kazancının frekansla değişimi görülmektedir.