

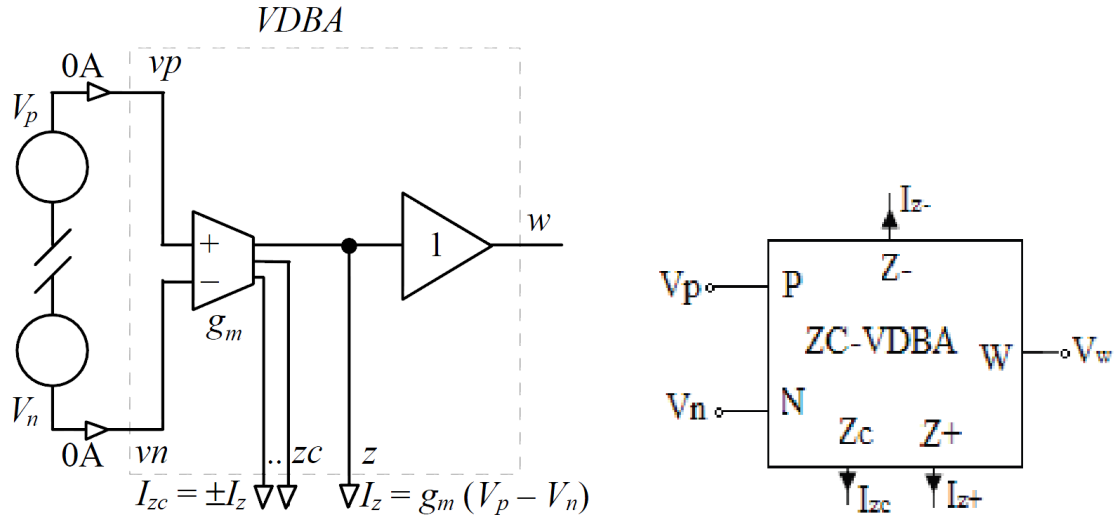
ELE512

İleri Analog Tümdevre Tasarımı

2012-2013 Bahar Yarıyılı Dönem Sonu Projesi

Son teslim tarihi: **29 Mayıs 2013, saat 12:00**

VDBA (Voltage differencing buffered amplifier) Biolek ve diğerleri tarafından 2008 yılında önerilmiş bir aktif devre elemanıdır [1-3]. Bu elemanın blok yapısı ve devre sembolü Şekil-1'de gösterilmiştir.



Şekil-1. VDBA elemanı blok şeması ve devre sembolü [1,2].

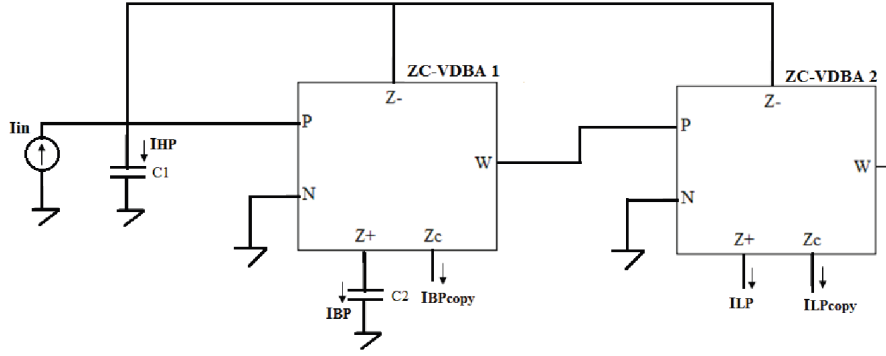
Elemanın tanım bağıntıları aşağıdaki matrisel eşitlikte verilmiştir:

$$\begin{pmatrix} I_{Z+} \\ I_{Z-} \\ I_{Zc} \\ V_w \end{pmatrix} = \begin{pmatrix} g_m & -g_m & 0 & 0 \\ -g_m & g_m & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{pmatrix} \begin{pmatrix} V_p \\ V_n \\ I_{Z+} \\ V_z \end{pmatrix}$$

Bu projede CMOS VDBA elemanı tasarlanacak ve Şekil-2'de gösterilmiş olan akım modlu aktif süzgeç yapısı [2] art arda bağlanarak video işareti uygulamaları için 4. dereceden bir alçak geçiren Butterworth aktif süzgeci oluşturulacaktır. Süzgecin kesim frekansı 5MHz olacaktır, normalize geçiş işlevi

$$H(s) = \frac{1}{(s^2 + 0,765s + 1)(s^2 + 1,848s + 1)}$$

şeklindedir.



Şekil-2. VDBA tabanlı aktif süzgeç yapısı [2].

Blokların sağlaması gereken özellikler aşağıda belirtilmiştir:

- Uç empedansları: $R_p, R_n, R_z \geq 50 \text{ M.}\Omega$, $R_w \leq 1000 \text{ }\Omega$
- Geçiş iletkenliği $g_m \leq 250 \mu\text{A/V}$
- Geçiş iletkenliği band genişliği: $f_{gm3dB} \geq 50 \text{ MHz}$,
- Geçiş iletkenliği kuvvetlendiricisi kutuplama akımı $\leq 150 \mu\text{A}$
- Geçiş iletkenliği kuvvetlendiricisi Yükselme eğimi $150 \mu\text{A}$ kutuplama akımında $SR \geq 5\text{V}/\mu\text{sn}$
- Ayırıcı kat gerilim kazancı $K_v \geq 0.9$
- Ayırıcı kat gerilim kazancı band genişliği ($K_v = v_w/v_z$): $f_{v3dB} \geq 50 \text{ MHz}$,

Süzgece ilişkin önemli bağıntılar [2]:

$$\frac{I_{BP}}{I_{IN}} = \frac{s \frac{g_{m1}}{C_1}}{D(s)}, \quad \frac{I_{LP}}{I_{IN}} = \frac{\frac{g_{m1}g_{m2}}{C_1C_2}}{D(s)}, \quad \frac{I_{HP}}{I_{IN}} = \frac{s^2}{D(s)}$$

$$D(s) = s^2 + s \frac{g_{m1}}{C_1} + \frac{g_{m1}g_{m2}}{C_1C_2} \quad \omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}}, \quad Q = \sqrt{\frac{g_{m2}C_1}{g_{m1}C_2}}$$

I- Blokların tasarımı

a- Devre bloklarını oluşturunuz, devredeki tranzistorların boyutlarını ve kutuplama akımlarını belirleyiniz (tasarımda nasıl bir yol izlediğinizi ayrıntılı bir şekilde, gerekirse el hesapları sonuçlarını da vererek açıklayınız).

SPICE benzetim programı yardımıyla

b- Devre bloklarının DC geçiş karakteristiklerini çıkartınız.

i- Geçiş iletkenliği bloku DC geçiş karakteristiği için kutuplama akımını değiştirerek (parametre olarak), işlemlerinizi her bir kutuplama akımı için tekrarlayınız.

ii- Çıkıştaki birim kazançlı ayırıcı katın gerilim geçiş karakteristiğini çıkartınız. Dengesizlik gerilimini belirleyiniz.

c- g_m geçiş iletkenliğinin modül ve fazının frekansla değişimini (kutuplama akımını parametre olarak),

d- $K_v = v_w/v_z$ gerilim kazancının modül ve fazının frekansla değişimini,

e- Giriş ve çıkış uçlarına ilişkin empedansların frekansla değişimlerini (g_m geçiş iletkenliği blokunda kutuplama akımını parametre olarak)

inceleyiniz.

f- Uç büyüklüklerinin salınım aralığını her bir uç için belirleyiniz, sınır değerleri saptayınız.

II- Süzgeç tasarımı

a- Aktif süzgeç devresini oluşturunuz. Devre elemanlarını belirleyiniz.

SPICE benzetim programı yardımıyla

b- Süzgecin frekans yanıtını çıkartınız, frekans yanıtını ideal elemanlarla kurulan süzgeç karakteristiği ile aynı eksen takımına çiziniz. (Her bir katı ayrı ayrı çalıştırmanız ve daha sonra ardarda bağlamanız önerilir.)

c- f de elde ettiğiniz verilerden de yararlanarak süzgecin girişine uygulanabilecek en büyük işaret seviyesini hesap youlyla bulunuz.

d- Süzgecin büyük işaret yanıtını inceleyiniz. (Bunun için geçirme bandı içinde uygulanan bir giriş işaretini belirli adımlarla arttırarak çıkıştaki THD toplam harmonik distorsiyonunun giriş işareti seviyesine bağlı değişimini belirleyiniz, Daha sonra giriş işaretini düşük distorsiyonlu bir seviyede tutarak yük direncini değiştiriniz, V_o çıkış geriliminin ve THD toplam harmonik distorsiyonunun yük direncine bağlı değişimini bulunuz).

e- Elde ettiğiniz sonuçları yorumlayınız. Öngörülen hedeflere ulaşip ulaşamadığınızı araştırınız. NOT: Yapılan ön hesapları, elde edilen benzetim sonuçları, bunların yorumunu kapsamlı biçimde içeren bir rapor hazırlanacaktır.

Kaynaklar

1. D. BIOLEK, R. SENANI, V. BIOLKOVÁ, Z. KOLKA, Active Elements for Analog Signal Processing: Classification, Review, and New Proposals, RADIOENGINEERING, VOL. 17, NO. 4, DECEMBER 2008.

2. A. GUNAY, E. ALAYBEYOGLU, H.KUNTMAN, New CMOS Realization of Z Copy Voltage Differencing Buffered Amplifier and Its Current-Mode Filter Application”, Proc. of DTIS'13: 8th International conference on Design & Technology of Integrated Systems in nanoscale era (CD), Abu Dhabi, United Arab Emirates., from March 26 to 28, 2013.

3. F. KAÇAR, A YEŞİL, A. NOORI, New CMOS Realization of Voltage Differencing Buffered Amplifier and Its Biquad Filter Applications, RADIOENGINEERING, VOL. 21, NO. 1, APRIL 2012.

Önemli Not: Notların son verilme tarihi otomasyon tarafından saptanmakta, bu tarihten sonra sistem notların girişine kapatılmaktadır. Notların son girilme tarihi 3 Haziran 2013 olarak belirlenmiştir. Bu nedenle, öngörülen ödev teslim tarihi olan 29 Mayıs 2013 gününün hiçbir şekilde aşılması gerekmektedir. Aradaki günler değerlendirme evresine ayrılmıştır.