

## İleri Analog Tümdevre Tasarımı (Yılıçi Sınavı)

**Süre 150 dakikadır. Kendi not ve kitaplarımızdan yararlanabilirsiniz. Puanlama:  
1 (30), 2 (30) , 3 (20), 4 (20)**

Sorulardaki MOS tranzistorlar için  $V_{TN} = 1V$ ,  $V_{TP} = -1V$ ,  $k_{N'} = 2.k_{P'} = 20\mu A/V^2$ ,  $\lambda_N = 0.01V^{-1}$ ,  $\lambda_P = 0.02V^{-1}$  olarak verilmiştir.

**1.** Şekil-1'deki işlemsel kuvvetlendiricide  $T_1$ ,  $T_2$  ve  $T_7$  tranzistorlarının akımları  $I_1=I_2=100\mu A$ ,  $I_7 = 500\mu A$  olacaktır;  $(W/L)_1 = (W/L)_2 = (W/L)_8 = 3$ ,  $(W/L)_6 = 5$  olarak belirlenmiştir.

a-Sistematik dengesizlik olmaması için diğer tranzistorların boyut oranları nasıl seçilmelidir?

b-İşlemsel kuvvetlendiricinin açık çevrim kazancını hesaplayınız.

c-Birim kazanç band genişliği  $f_1 = 3MHz$  olarak belirlenmiştir. Bu band genişliğini sağlayan  $C_c$  kompanzasyon kapasitesi değerini hesaplayınız; yükselme eğimini, sağ yarım düzlemdeki sıfır sonsuza kaydıran sıfırlama direncini bulunuz.

**2.** CMOS OTA yapıları kullanılarak Şekil- 2a'da verilen birim kazançlı band geçiren OTA-C süzgeci gerçekleştirilecektir. Süzgecin transfer fonksiyonu

$$H(s) = \frac{\frac{\omega_p}{Q_p} s}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2}$$

şeklinde dir. Akort frekansı  $f_p = 100kHz$ , değer katsayısı  $Q_p = 1.5$  olacaktır. OTA'ların ( $G_m$ ) eğimlerinin eş ve  $70\mu A/V$  olması isteniyor. CMOS OTA'da düğüm kapasiteleri  $C_{ni} = 0.2pF$  olarak belirlenmiştir.

a-  $C_1$  ve  $C_2$  kapasitelerine verilmesi gereken değeri belirleyiniz.

b- OTA-C süzgeci Şekil-2b'deki CMOS simetrik OTA ile gerçekleştiriliyor. OTA'nın yükselme eğiminin en kötü durumda  $Y_E = 0.5V/\mu s$  olması isteniyor.  $(W/L)_3 = (W/L)_4 = 1$ ,  $(W/L)_7 = (W/L)_8 = 3$ ,  $(W/L)_5 = (W/L)_6 = 2$  olarak verilmiştir. Giriş tranzistorlarının  $(W/L)_1$  oranını ve  $I_A$  kutuplama akımını bulunuz. Giriş işaretinin değişim aralığını belirleyiniz.

**3.** Şekil-3'deki akım taşıyıcıda tüm n kanallı tranzistorların boyutları  $(W/L)_N = 6$ , tüm p kanallı tranzistorların boyutları da  $(W/L)_P = 3$  olarak verilmiştir. ( $I_1 = I_2 = 200\mu A$ ,  $R_x = 5000 \text{ Ohm}$ ,  $\Delta V_T = 2mV$ ,  $\Delta(W/L)/W/L = \%2$ )

a- $V_{os}$  giriş dengesizlik geriliminin değerini belirleyiniz.

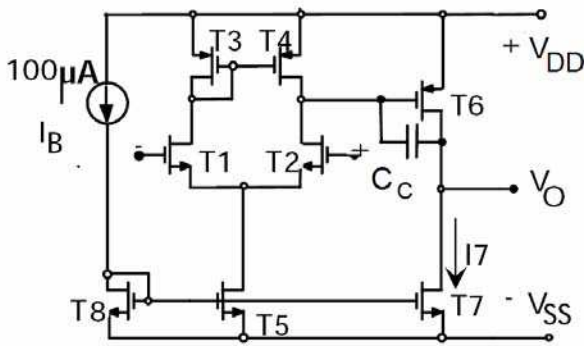
b- Devrenin  $\epsilon_v$  gerilim izleme hatasını; y, x ve z uçlarından görülen  $r_y$ ,  $r_x$ ,  $r_z$  dirençlerini hesaplayınız.

c- Şekil-3b'de verilen genel osilatör yapısı kullanılarak bir sinüs osilatörü gerçekleştirilecektir. Kullanılacak kondansatörlerin kapasiteleri  $50pF \leq C_i \leq 500pF$  bölgesinde seçilecek ve osilasyon frekansı  $f_0 = 50kHz$  olacaktır. Genel yapıdan hareketle uygun bir osilatör topolojisi seçerek eleman değerlerini (kondansatör kapasitelerini, direnç değerlerini) belirleyiniz.

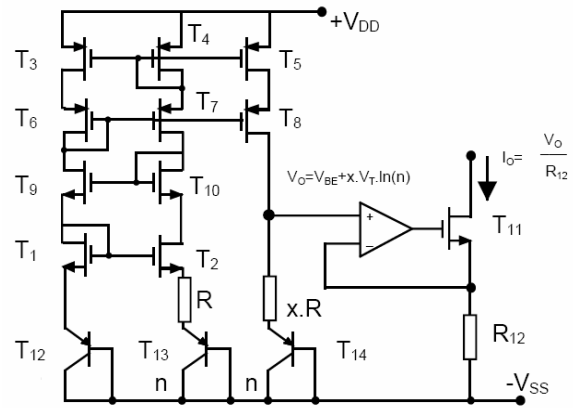
**4.** Şekil-4'deki band aralığı referansı devresinde  $T_{13}$  ve  $T_{14}$  tranzistorlarının emetör kesit alanı  $T_{12}$  tranzistorunun kesit alanının n katıdır. ( $I_{S12} = 10^{-15}A$ ,  $V_T = 26mV$ ,  $\partial V_{BE}/\partial T = -2.5mV/^\circ C$ ,  $\partial V_T/\partial T = 0.085mV/^\circ C$ ).

a-  $n = 3$  olarak verilmiştir. Oda sıcaklığında  $V_o$  çıkış geriliminin sıcaklık katsayısını sıfır yapmak için gereken X çarpanını bulunuz.

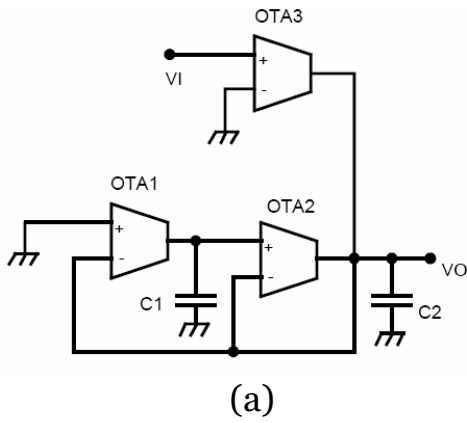
c-  $R = 100 \text{ Ohm}$ ,  $R_{12} = 4800 \text{ Ohm}$  olarak verildiğine göre,  $V_o$  ve  $I_o$  değerlerini hesaplayınız.



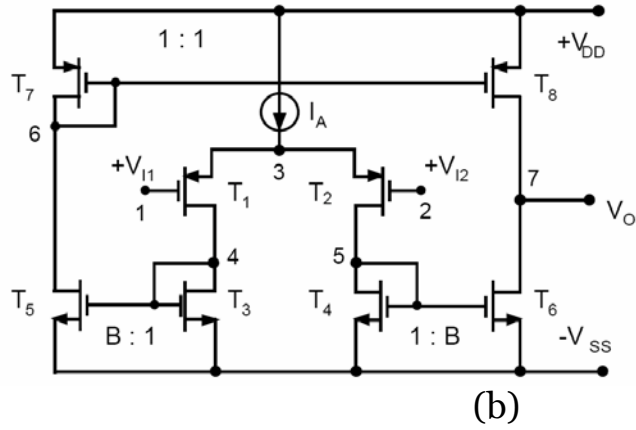
Şekil-1 (Soru 1)



Şekil-4 (Soru 4)

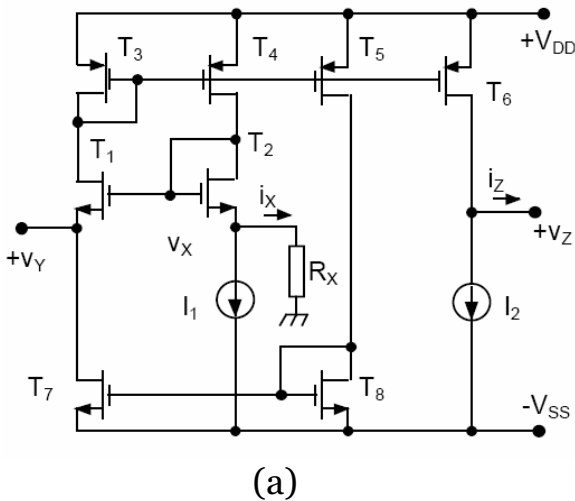


(a)

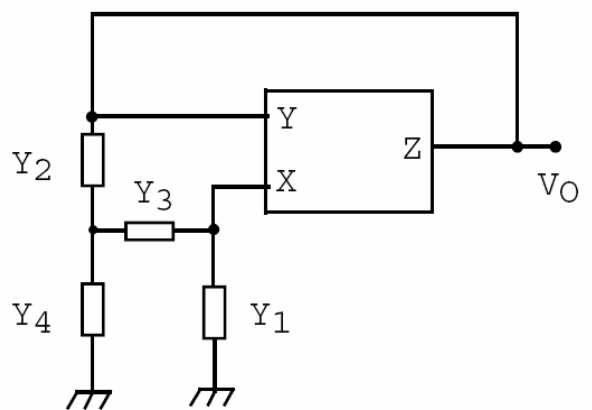


(b)

Şekil-2 (Soru 2)



(a)



(b)

Şekil-3 (Soru 3)