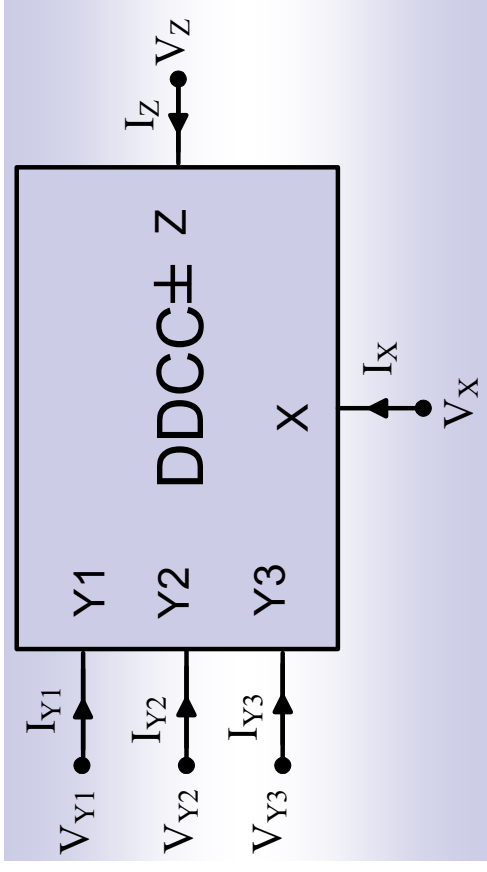


CMOS DDCC VE DVCC YAPILARI

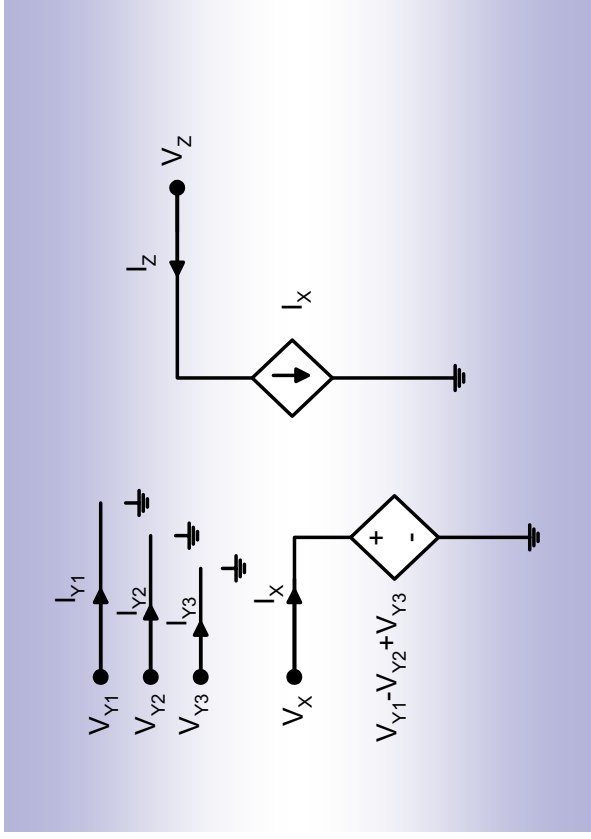
DDCC ve DVCC Elemanları

- DDCC

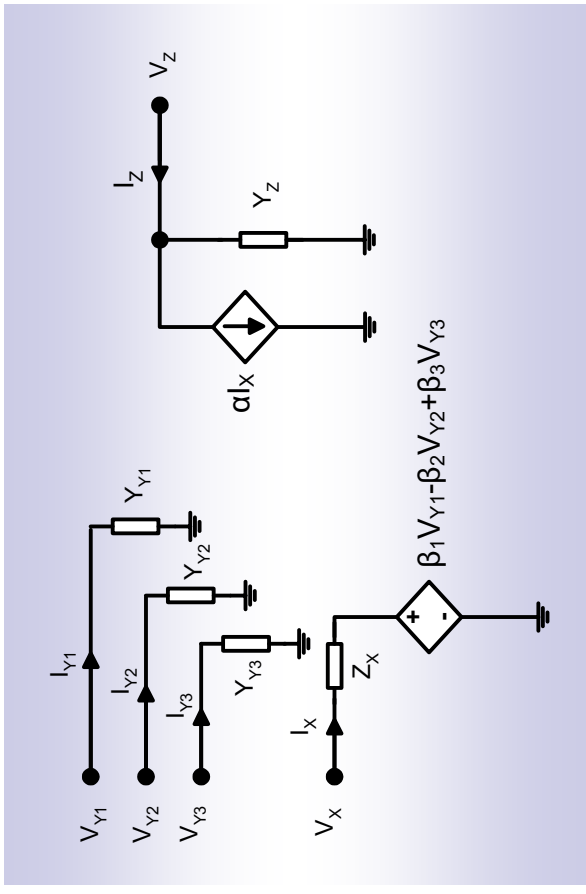
$$\begin{bmatrix} I_{Y1} \\ I_{Y2} \\ I_{Y3} \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 1 & -1 & 1 & 0 & 0 \\ 0 & 0 & 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_{Y1} \\ V_{Y2} \\ V_{Y3} \\ I_X \\ I_Z \end{bmatrix}$$



DDCC için elektriksel sembol



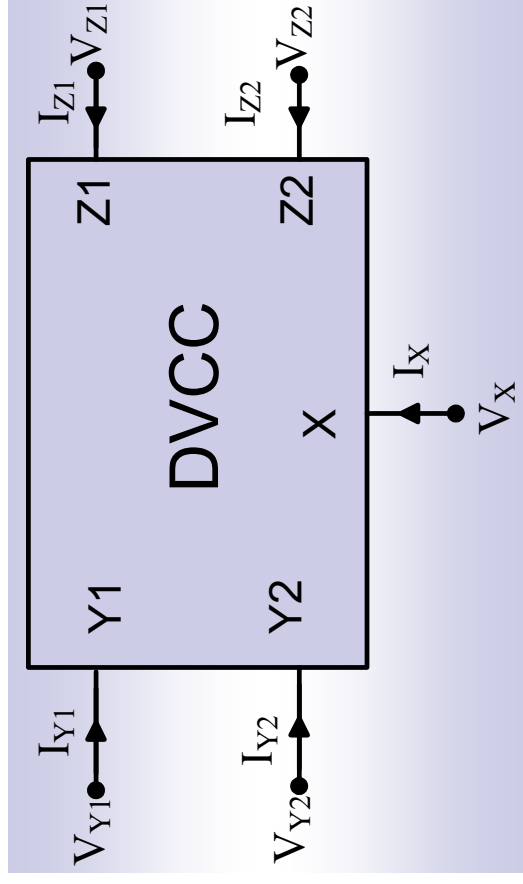
İdeal DDCC+ eşdeğer devresi



İdeal olmama durumunda DDCC+ eşdeğer devresi

■ DVCC

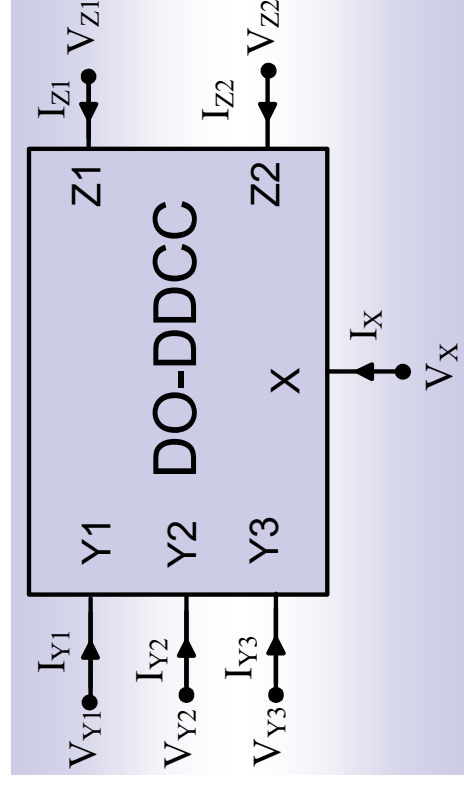
$$\begin{bmatrix} V_X \\ I_{Y1} \\ I_{Y2} \\ I_{Z1} \\ I_{Z2} \end{bmatrix} = \begin{bmatrix} 0 & 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 \\ -1 & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} I_X \\ V_{Y1} \\ V_{Y2} \\ V_{Z1} \\ V_{Z2} \end{bmatrix}$$



Elektriksel simbol

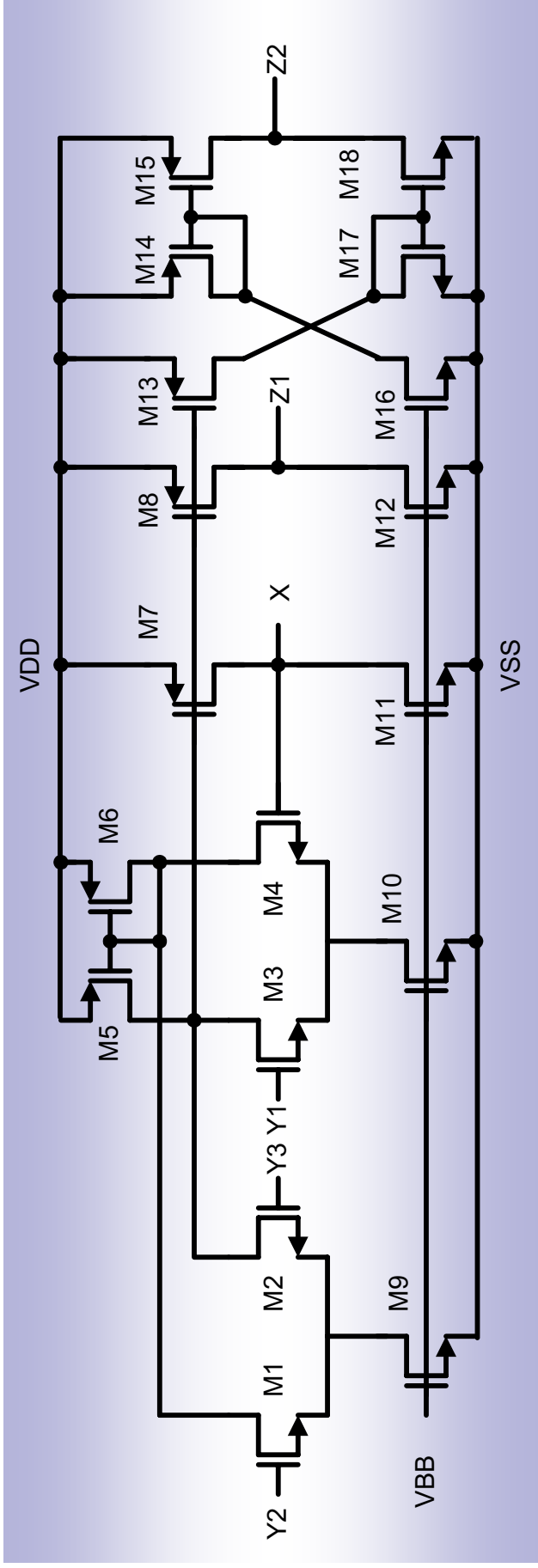
■ DO-DDCC

$$\begin{bmatrix} V_X \\ I_{Y1} \\ I_{Y2} \\ I_{Y3} \\ I_{Z1} \\ I_{Z2} \end{bmatrix} = \begin{bmatrix} 0 & 1 & -1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 \\ -1 & 0 & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} I_X \\ V_{Y1} \\ V_{Y2} \\ V_{Y3} \\ V_{Z1} \\ V_{Z2} \end{bmatrix}$$



Elektriksel sembol

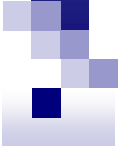
CMOS DDCC, DVCC ve DO-DDCC Yapısı



$$I_1 - I_2 = I_3 - I_4$$

$$V_{G1} - V_{G2} = V_{G3} - V_{G4}$$

$$V_X = V_{Y1} - V_{Y2} + V_{Y3}$$

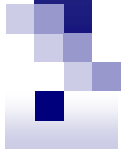


Tranzistor Boyutları

TRANZİSTOR	W (μm)	L (μm)
M1-M4	2	1
M5-M6	25	1
M7-M8	30	1
M9-M10	4	1
M11-M12	7	1
M13-M15	30	1
M16-M18	7	1

Klasik CMOS DDCC için benzetim sonuçları

Parametre	Benzetim Sonuçları
DC offset gerilimi	100 μV
DC gerilim salınım aralığı	$\pm 1.25\text{V}$
DC akım salınım aralığı	$\pm 120\mu\text{A}$
X-ucu parazitik giriş direnci (r_x)	36 Ω
Z-ucu çıkış direnci	713k Ω
Gerilim izleyici katı band genişliği	119MHz
Akım izleyici katı band genişliği	254MHz
1MHz ve 1V _{pp} için THD	0.07%
1MHz ve 240 μA_{pp} için THD	0.63%
Toplam DC güç harcaması	2.3mW



Yeni CMOS DDCC and DVCC Yapıları

Öngörülen hedefler

- Yüksek doğrusalılık
- Düşük X-ucu empedansı
- Yüksek Z-ucu empedansları
- Yüksek doğruluklu DC karakteristikleri: geniş salınım aralığı
- İyi frekans yanıtı



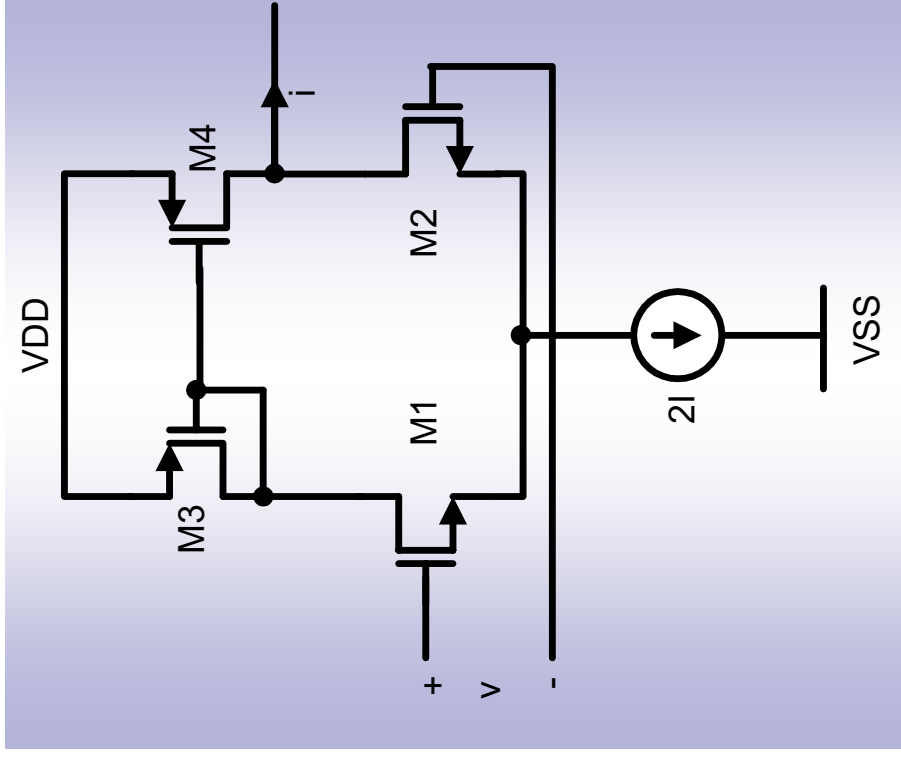
► İyileştirilmiş CMOS DDCC Devresi

- Verilmiş olan yapı kavramına dayalı devre
- X- ve Y-uçları arasında doğrusallık sağlamak için klasik devre yerine dört tranzistorlu devre
- Z-ucunda daha yüksek çıkış empedansı elde etmek için yüksek doğruluklu çıkış katı

- Klasik fark kuvvetlendiriciye dayanan geçiş iletkenliği kuvvetlendiricisi

$$i = 2\sqrt{kI}v\sqrt{1 - (kv^2)/4I}$$

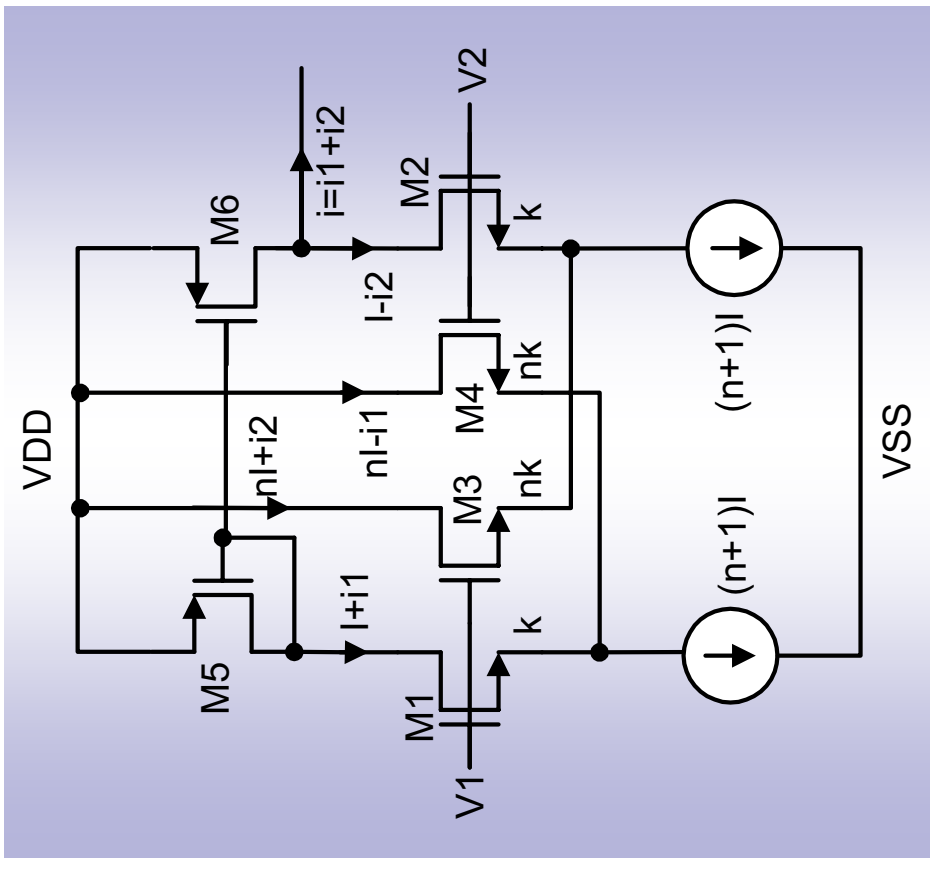
$$|v| \leq \sqrt{2I/k}$$



- Doğrusallaştırılmış geçiş iletkenliği kuvvetlendiricisi,

$$i = \frac{4n}{n+1} \sqrt{kI} v \sqrt{1 - \frac{n}{(n+1)^2} (kv^2) / I}$$

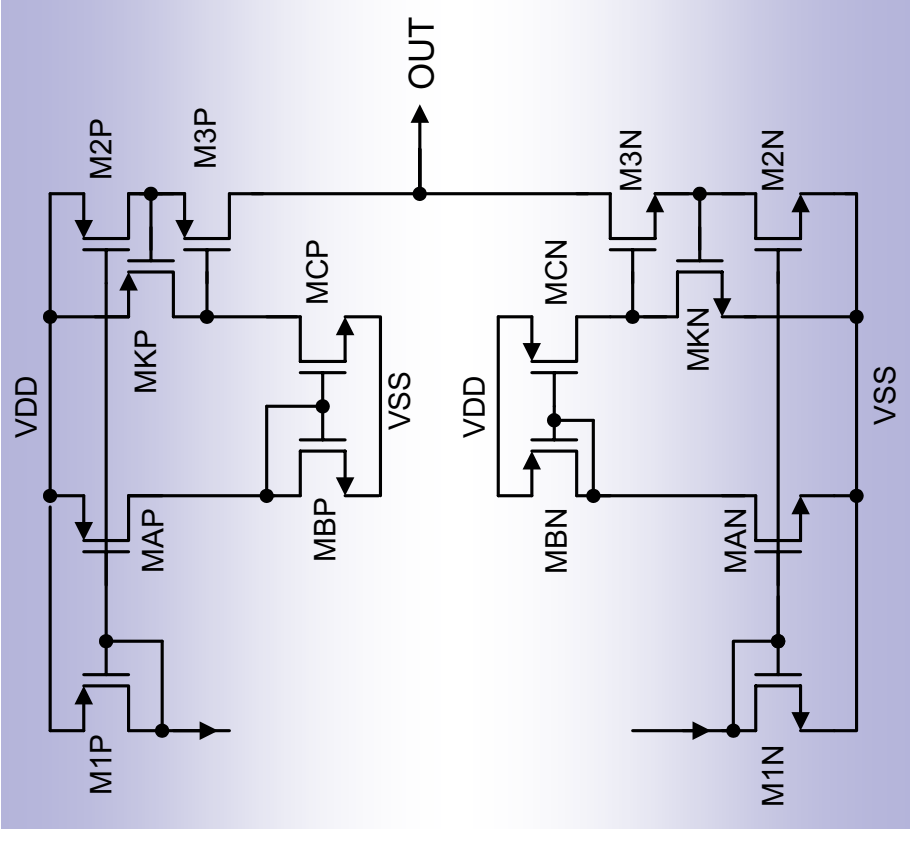
$$|v| \leq \sqrt{(n+1)^2 I / (2nk)}$$



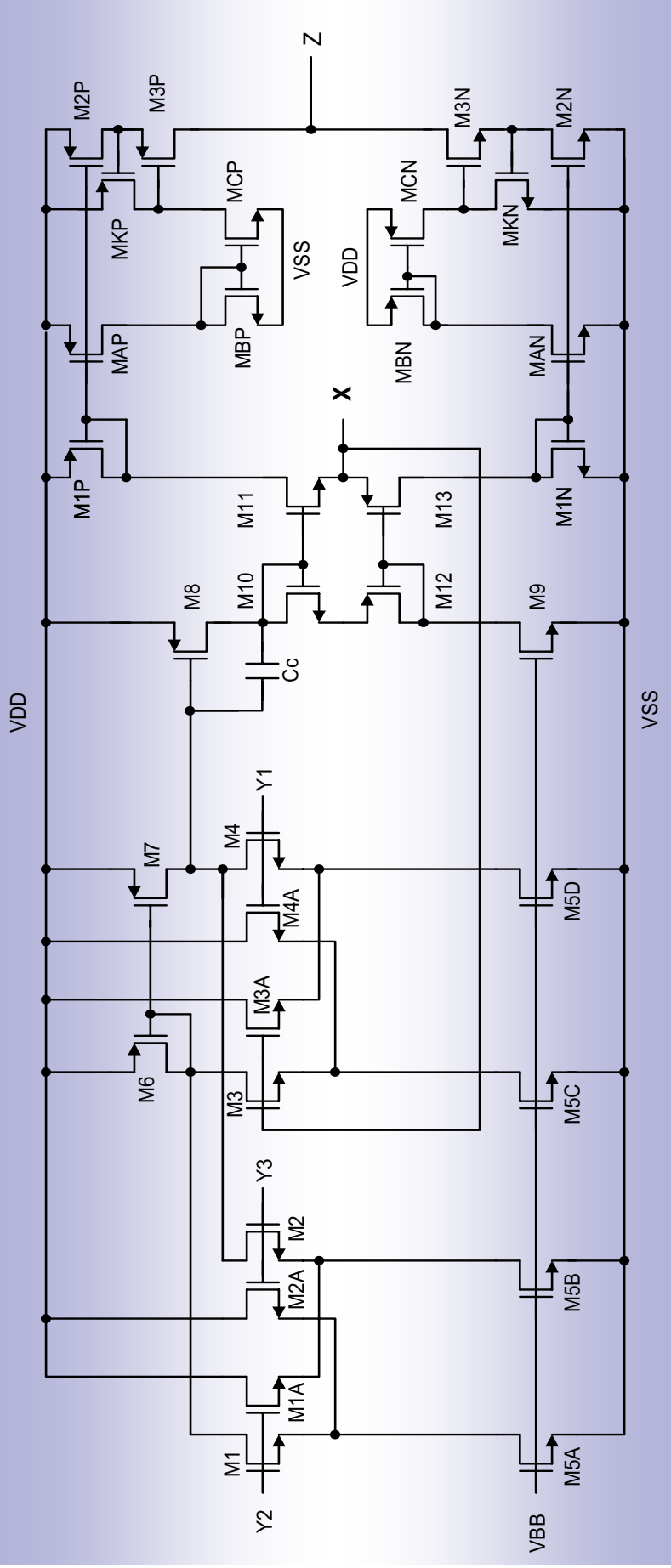
Doğrusallaştırılmış geçiş iletkenliği kuvvetlendiricisi,
Nedungadi ve Viswanathan devresi (1997)

Yüksek Empedanslı Çıkış Katı

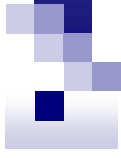
- Regüle Kaskod devresi M2, M3 ve MK ile kurulmuştur.
- I_K akımı I_{1P} akımına bağımlı kılınarak, $V_{GSK} = V_{GS1}$ eşitliği (bununla $V_{DS2} = V_{DS1}$ eşitliği) herhangi bir I_X seviyesi için sağlanır.
- Güç ve yüzeyden kazanmak üzere, MA ve MK, M1P'ye göre olabildiğince küçük tutulur, $(W/L)_A = (W/L)_K = (W/L)_1/k$ ($k > 1$). Bununla MB-MC eşleştirmesi $I_K = I_1/k$ eşitliği için yeterli olur.



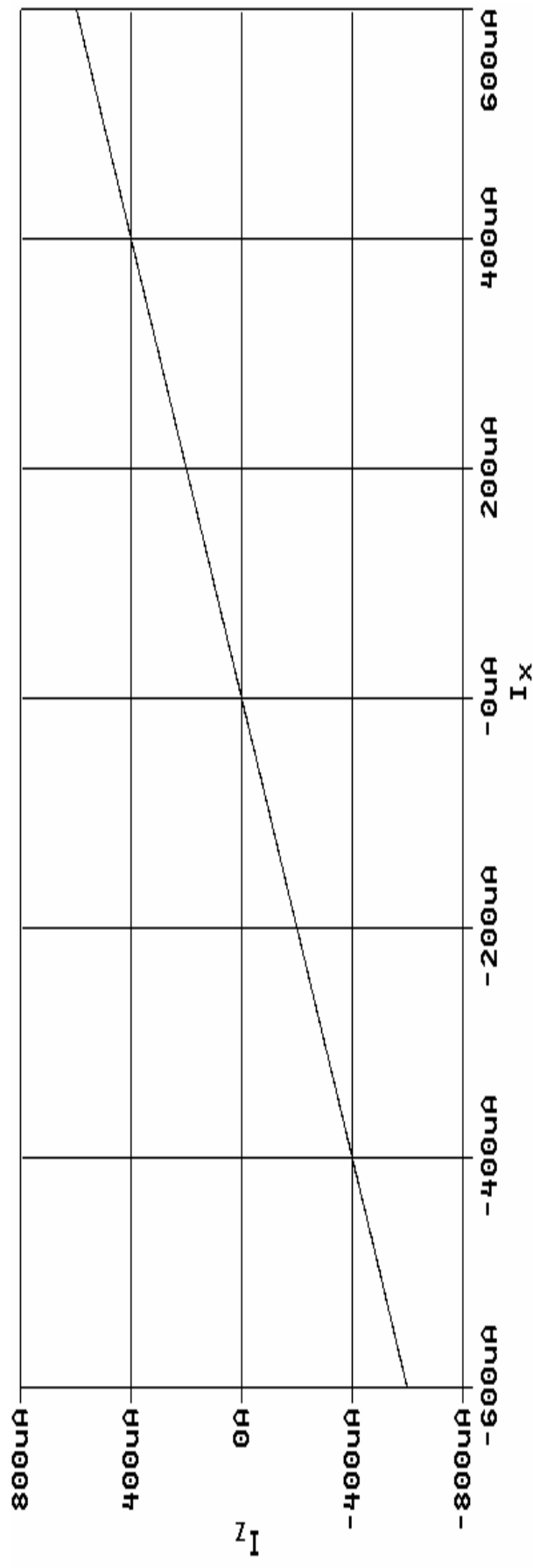
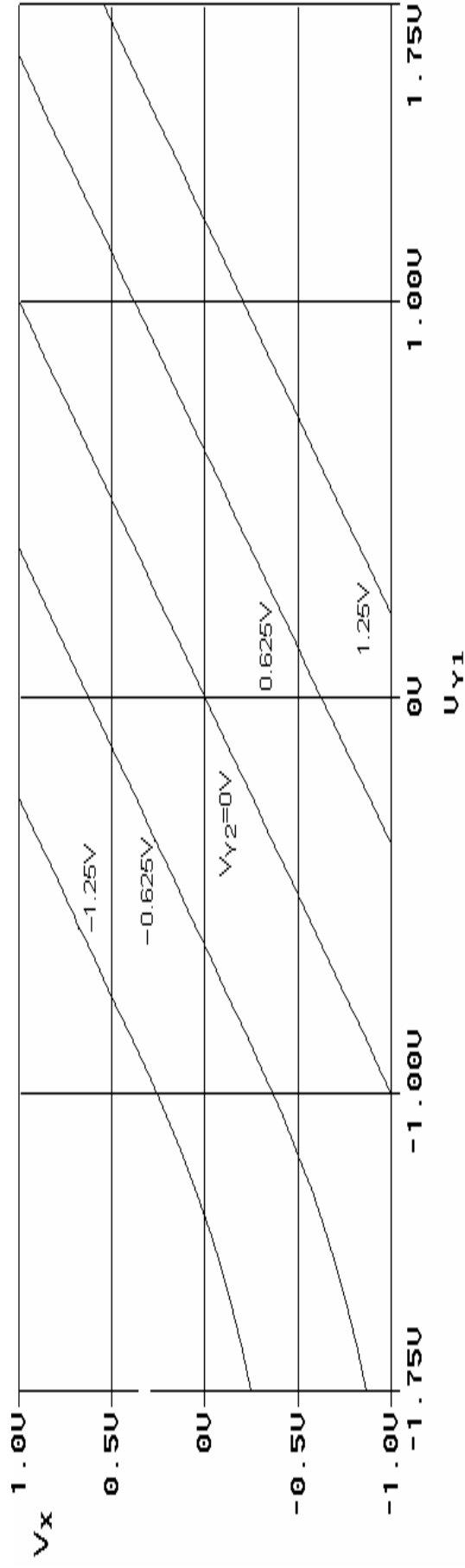
Yüksek empedanslı çıkış katı,
Zeki and Kuntman (1998)



Doğrusallaştırılmış CMOS DDCC+ Devresi



CMOS DDCC için DC Benzetim Sonuçları



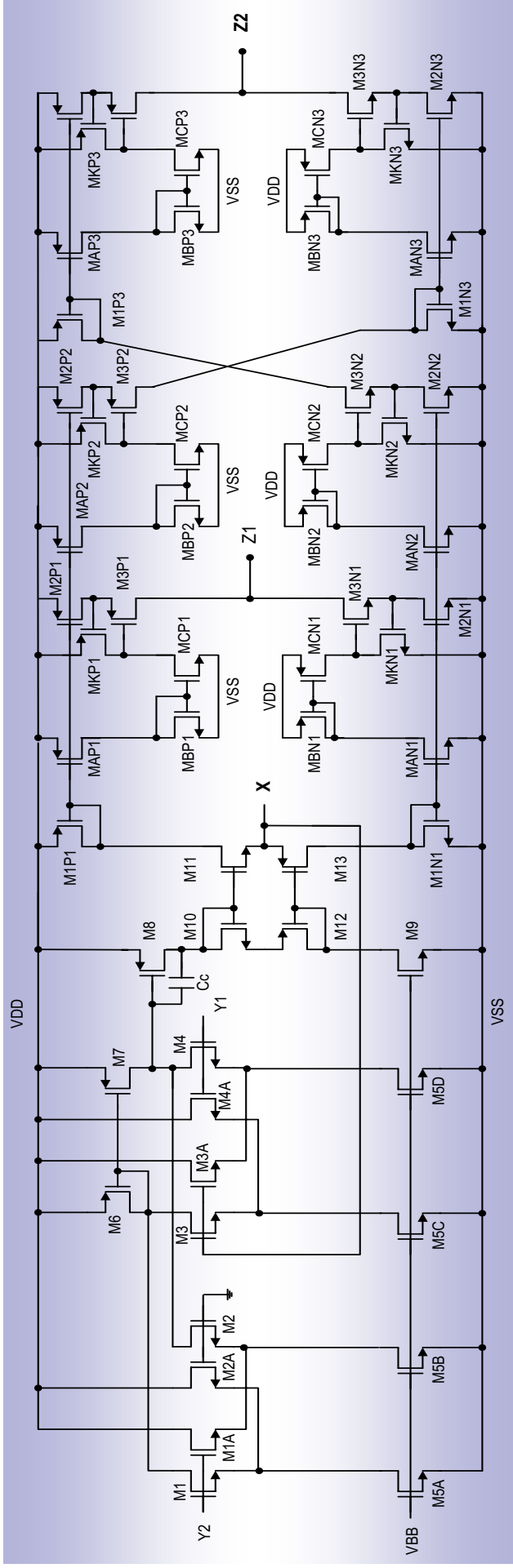
İyileştirilmiş DDCC için Tranzistor Boyutları

TRANZİSTOR	W (μm)	L (μm)
M1-M4	4	4
M1A-M4A	10	1
M5A,M5B,M5C,M5D	7	1
M6-M7	32	2
M8	20	1
M9	1	1
M10-M11	10	1
M12-M13	30	1
M1P-M3P	30	1
MAP,MKP	3	1
MB,MC	2.5	1
M1N-M3N	10	1
MAN,MKN	1	1

İyileştirilmiş DDCC için Benzetim

Parametre	Benzetim Sonuçları
DC offset gerilimi	60 μV
DC gerilim salınım aralığı	$\pm 1.5\text{V}$
DC akım salınım aralığı	$\pm 600\mu\text{A}$
X-ucu parazitik giriş direnci (r_x)	1 Ω
Z-ucu çıkış direnci	363G Ω
Gerilim izleyici katı band genişliği	114MHz
Akım izleyici katı band genişliği	122MHz
1MHz ve 1V _{pp} için THD	0.01 %
1MHz ve 1mA _{pp} için THD (akım izleyici)	0.34 %
Toplam DC güç harcaması	2.8mW

CMOS DDCC DVCC Yapısı





Kaynak:

- **M. A. İbrahim, Development of High Performance CMOS DDCC and DVCC Structures and Their Applications, Ph. D. Thesis, Istanbul Technical University, Institute of Science and Technology,2004.**