

ELE512
İleri Analog Tümdevre Tasarımı

ÖDEV 2
(4 Mart 2009, Süre 3 haftadır.)

N-kuyulu $0.35\mu\text{m}$ CMOS teknolojisi kullanılarak yüksek başarılı bir işlemsel kuvvetlendirici gerçekleştirilecektir. İşlemsel kuvvetlendiricinin açık çevrim kazancının $K_{vo} \geq 5 \times 10^3$, $C_L = 10\text{pF}$ 'lık kapasitif yükte çalışıldığında yükselme eğiminin $SR \geq 10\text{V}/\mu\text{sn}$, kazanç-bant genişliği çarpımının $GBW \geq 10\text{ MHz}$, V_o çıkış geriliminin salınım aralığının $-1\text{V} \leq V_o \leq 1\text{V}$ olması istenmektedir.

a- Uygun bir devre topolojisi seçerek işlemsel kuvvetlendiriciyi tasarlayınız, devredeki tranzistörlerin boyutlarını ve kutuplama akımlarını belirleyiniz.

SPICE benzetim programı yardımıyla işlemsel kuvvetlendiricinin

b- dc gerilim geçiş karakteristiğini çıkartınız;

c- c- giriş dengesizlik gerilimini belirleyiniz.

d- d-Kuvvetlendiriciyi çıkış gerilimi 0V olacak biçimde kutuplayarak SPICE programı yardımıyla yüksüz durumdaki ($C_L = 0$) açık çevrim frekans eğrisini çıkartınız, açık çevrim kutuplarını belirleyiniz.

e- Öngörülen sınırlar içerisinde C_L yük kapasitesine çeşitli değerler vererek devrenin kararlılığını ve çıkış işaretinin yükselme eğimini inceleyiniz.

f- Devrenin ortak işaret davranışını inceleyiniz. Bunun için girişlere ortak kutuplama gerilimi uygulayarak, bu gerilimi besleme gerilimleri arasında uygun değerlerle değiştirip, çıkış geriliminin değişimini araştırınız. Ortak işaret değişim aralığını belirleyiniz.

g- Ortak işaret kazancının frekansla değişimini inceleyiniz.

h- Elde ettiğiniz sonuçları yorumlayınız.

NOT: Yapılan hesapları, elde edilen sonuçları, bunların yorumunu kapsamlı biçimde içeren bir rapor hazırlanacaktır.

Kullanılacak CMOS teknolojisine ilişkin model parametrelerini WEB sayfasında belirtilen adresten alabilirsiniz. Olanığınız varsa, başka bir benzer teknolojiyi de seçebilirsiniz.