

CMOS Analog Çarpma Devresi

ELE 512 İleri Analog Tümdenvre Tasarımı

Hazırlayan : Burcu Yıldız

Prof. Dr. Hakan Kuntman

Sunum İeriđi

- CMOS (Complementary Metal Oxide Semiconductor) Analog arpma Devresi ve İřleyiři
- arpma Devrelerinin Tipik Uygulama Alanları
- Lineerliđi Bozan Faktörler
 - θ
- Önerilen arpma Devresi
- Sonu
- Referanslar

CMOS Analog Çarpma Devresi ve İşleyişi

- Analog çarpma devresi
 - Giriş gerilimlerinin çarpımıyla orantılı çıkış gerilimi verir.

$$V_O = K \cdot V_X \cdot V_Y$$

K = çarpma devresinin kazanç sabiti

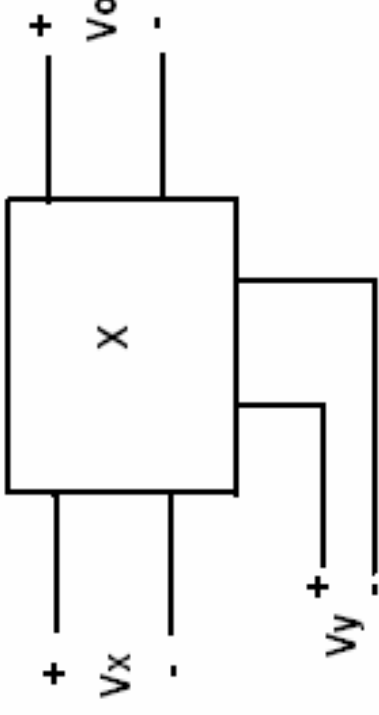


Fig.1 – Çarpma devresi bloğu

Çarpma Devrelerinin Tipik Uygulama Alanları

- İşaret işleme,
- Modulatör,
- Karıştırıcı (Mixer),
- Frekans kaydırma,
- AGC (Automatic Gain Control),
- PLL (Phase – Locked Loop) sistemleri,
-

Lineerliđi Bozan Faktörler

- λ – Kanal boyu modülasyonu
- γ – Gövde etkisi
- θ – Düşey elektriksel alan nedeniyle hareketliliđin düşmesi
- 3. düzey SPICE MOS model parametresi

$$I_D = \frac{\beta}{2} (V_{GS} - V_{TH})^2 \frac{1}{1 + \theta(V_{GS} - V_{TH})}$$

- Eşleşme problemleri
- Kullanılan diđer devrelerin performansları (toplayıcı,...)

Önerilen Çarpma Devresi

- Önerilen yeni metod
 - MOS tranzistörün karesel davranışına dayanarak kısa kanal etkisini azaltan yeni bir çarpma devresi tanıtılmıştır.
- Önerilen analog çarpma devresi
 - $\pm 5V$ simetrik giriş gerilimi
 - $\pm 3V \rightarrow$ her bir girişteki değişim aralığı
 - V_x için doğrusal olmama $\rightarrow \% 0.6$
 - V_y için doğrusal olmama $\rightarrow \% 0.5$
 - 3dB bant genişliği
 - $V_x \rightarrow 33MHz$
 - $V_y \rightarrow 34Mhz$

Kısa Kanal Etkisinin Azaltılması

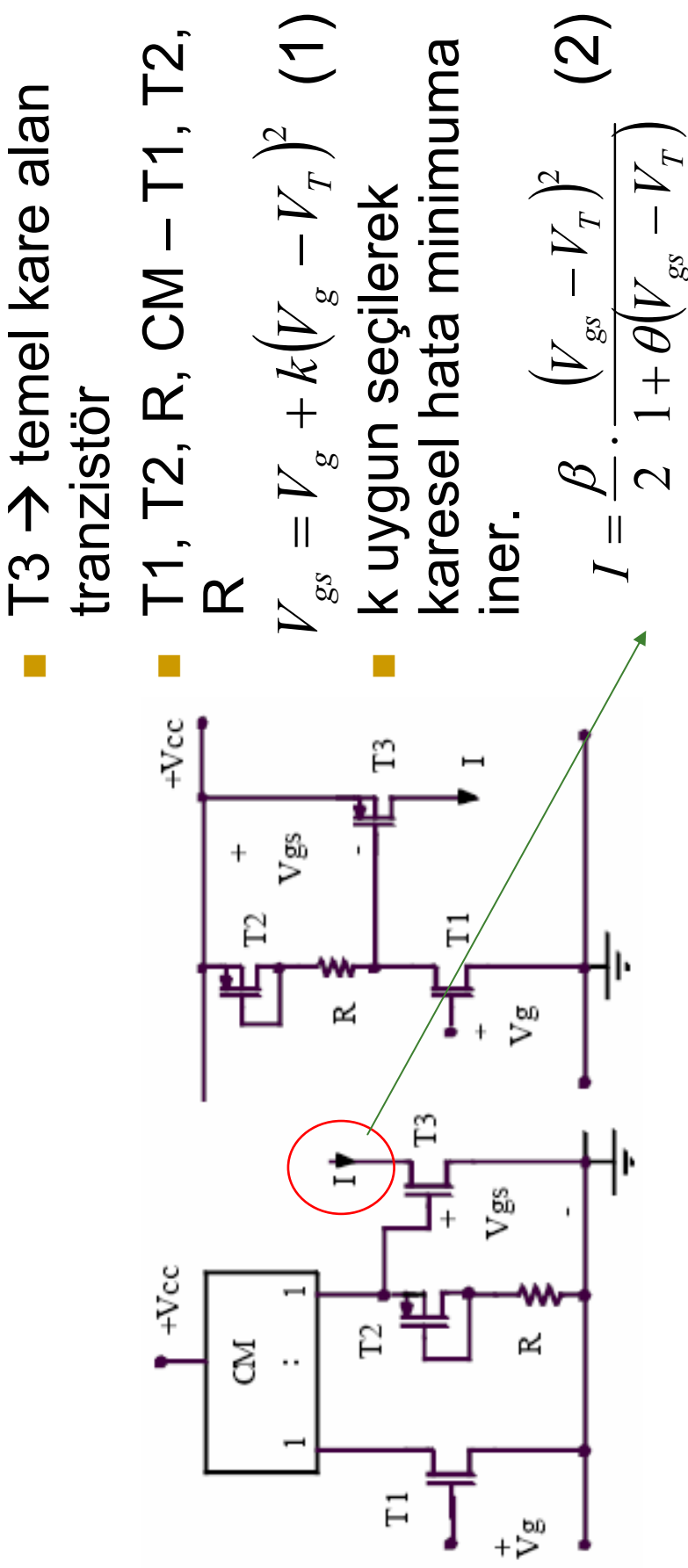


Fig. 2a

Fig. 2b

$\theta \rightarrow$ kısa kanal etkisi

Kısa Kanal Etkisinin Azaltılması

$$I = \frac{\beta}{2} V_x^2 \frac{1 + 2kV_x + k^2 V_x^2}{1 + \theta V_x + k\theta V_x^2} \quad (3) \quad V_x = V_g - V_T \quad (4)$$

- $k = n\theta$ ve $n = 1/2$

$$I = \frac{\beta}{2} V_x^2 \frac{1 + \theta V_x + (\theta^2 / 4) V_x^2}{1 + \theta V_x + (\theta^2 / 2) V_x^2} \quad (5)$$

- $\theta \ll 1 \rightarrow I \approx \frac{\beta}{2} V_x^2 \quad (6)$
 - $\theta_1, \theta_2 \rightarrow T1, T2$ üzerindeki kısa kanal etkisi
- $$\beta_1 = \beta_2 = \beta$$

Kısa Kanal Etkisinin Azaltılması

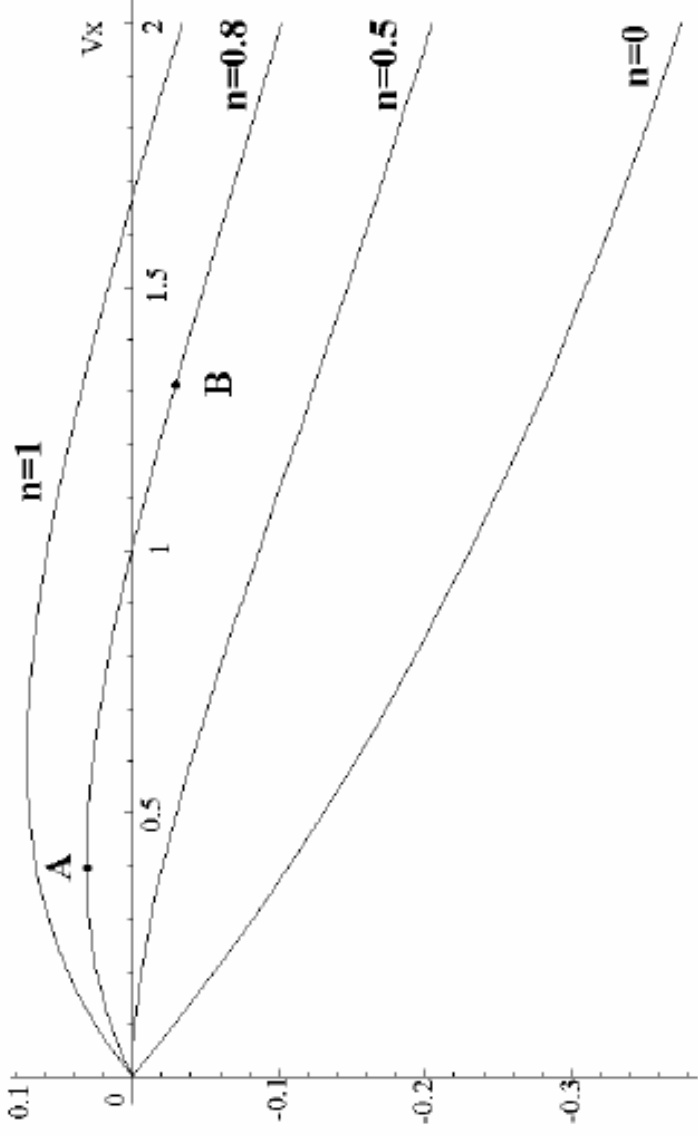
$$V_{gs} = V_g + k \frac{(V_g - V_T)^2}{1 + \theta_1(V_g - V_T)} \quad (7) \quad k = \frac{\beta}{2} \left(R + \frac{\theta_2}{\beta} - \frac{\theta_1}{\beta} \right) \quad (8)$$

$$\theta_1 = \theta, \quad k = n\theta \rightarrow I = \frac{\beta}{2} V_x^2 E \quad (9)$$

$$E = \frac{(1 + \theta(1 + n)V_x + \theta^2(1 + n)^2 V_x^2)}{(1 + \theta V_x)(1 + 2\theta V_x + \theta^2(1 + n)V_x^2)} \quad (10)$$

- Farklı n değerlerinin doğrusallaştırma üzerindeki etkilerini
 - Bağıl hata fonksiyonu $E - 1$, çizdirilmiştir
 - $\theta = 0.3'$ tür:

Bağıl Hata Fonksiyonu



- $n=0$ için devre (2)'deki gibi davranır
- $n \uparrow$ bağıl hata \downarrow
- A' daki maks. bağıl hata = e
- B' de ($V_x = V_{xm}$) bağıl hata = -e
- $|h|$ =bağıl hata

$$(11), \quad e = |h|, \quad n \approx \frac{1 + \sqrt{8e}}{2}$$

$$V_{xm} \approx \frac{\sqrt{8e} + 3e + \sqrt{e(16 + 12\sqrt{2e} + e)}}{4\theta(1-e)}$$

Çarpma Devresinin Çalışma İlkesi

- T1, T2, T3, T4 yerine Fig. 2a konmuştur.

$$I_o = I_1 - I_2 - (I_3 - I_4)$$

$$I - \bar{I} = \frac{\beta V_{DX} V_{DY} a}{a^4 - a^2 \frac{\theta^2}{2} (V_{DX}^2 + V_{DY}^2) + \frac{\theta^4}{16} (V_{DX}^2 - V_{DY}^2)^2} \quad (13)$$

$$V_{X1} - V_{X2} = V_{DX}$$

$$V_{Y1} - V_{Y2} = V_{DY}$$

$$V_{X1} + V_{X2} = V_{CX}$$

$$V_{Y1} + V_{Y2} = V_{CY}$$

$$a = 1 + \frac{\theta}{2} (V_{CX} - V_{CT} - 2V_T)$$

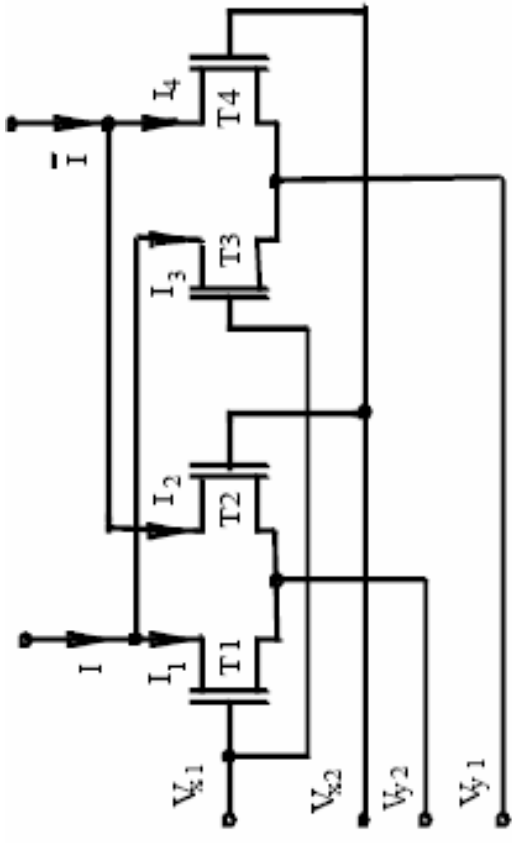


Fig. 3 - Geleneksel Çarpma Devresi

Çarpma Devresinin Çalışma İlkesi

- θ ihmal edilirse $\rightarrow I_O = I - \bar{I} = \beta V_{DX} \cdot V_{DY}$ (15)
- Paydadaki θ^4 ihmal edilirse

$$I_O = \beta V_{DX} V_{DY} \frac{1}{a^3} \left[1 + \frac{\theta^2}{2a^3} (V_{DX}^2 + V_{DY}^2) + \frac{\theta^4}{4a^4} (V_{DX}^2 + V_{DY}^2)^2 + \frac{\theta^6}{8a^6} (V_{DX}^2 + V_{DY}^2)^4 + \dots \right] \quad (16)$$

- (9) her tranzistör için geçerli, (10)'daki θ^2 ihmal edilirse

$$I \approx \frac{\beta}{2} V_X^2 \frac{1 + 2\theta(1+n)V_X}{(1 + \theta V_X)(1 + 2\theta V_X)} \quad (17)$$

$$\approx \frac{\beta}{2} V_X^2 \left[\frac{(1+2n)}{(1+\theta V_X)} - \frac{2n}{(1+2\theta V_X)} \right] \quad (18)$$

Çarpma Devresinin Çalışma İlkesi

$$I = \beta V_{DX} V_{DY} \left[\frac{1+2n}{a^3 - a \frac{z}{2}} - \frac{2n}{b^3 - 2b\theta^2 z} \right] \quad (19)$$

$$a = 1 + \theta / 2 (V_{CX} - V_{CY} - 2V_T) \quad (20)$$

$$b = 1 + \theta (V_{CX} - V_{CY} - 2V_T)$$

$$z = V_{DX}^2 + V_{DY}^2$$

■ (19)' un seri açılımı

$$I_O = \beta V_{DX} V_{DY} \left[\frac{1+2n}{a^3} - \frac{2n}{b^3} + \theta^2 \left(\frac{(1+2n)}{2a^5} - \frac{8n}{2b^5} \right) (V_{DX}^2 + V_{DY}^2) + \right.$$

$$\left. \theta^4 \left(\frac{(1+2n)}{4a^7} - \frac{32n}{4b^7} \right) (V_{DX}^2 + V_{DY}^2)^2 + \dots \right] \quad (21)$$

Çarpma Devresinin Çalışma İlkesi

- V_{DX}^2 ve V_{DY}^2 ile meydana gelen 3. harmonik distorsiyon

$$n = \frac{b^5}{8a^5 - 2b^5} \quad (22) \text{ ile yok edilebilir}$$

- Ancak $\theta < 1$, $a, b \approx 1$ koşulunu da sağlamalıdır.
- k üzerinden n değerinin kontrolü ile distorsiyon azaltılabilir.

Yüksek Doğrusallıktaki Analog Çarpma Devresi

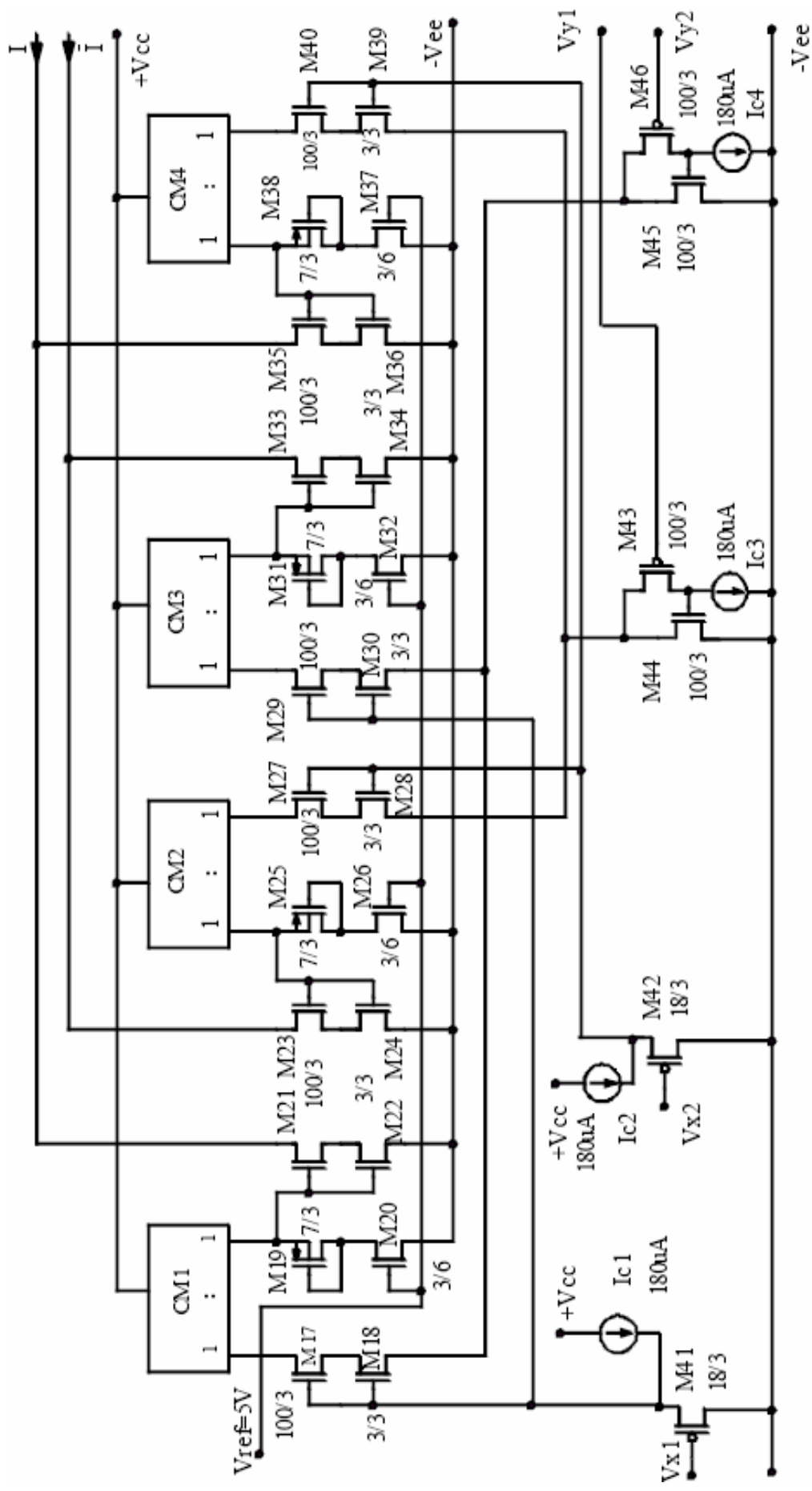
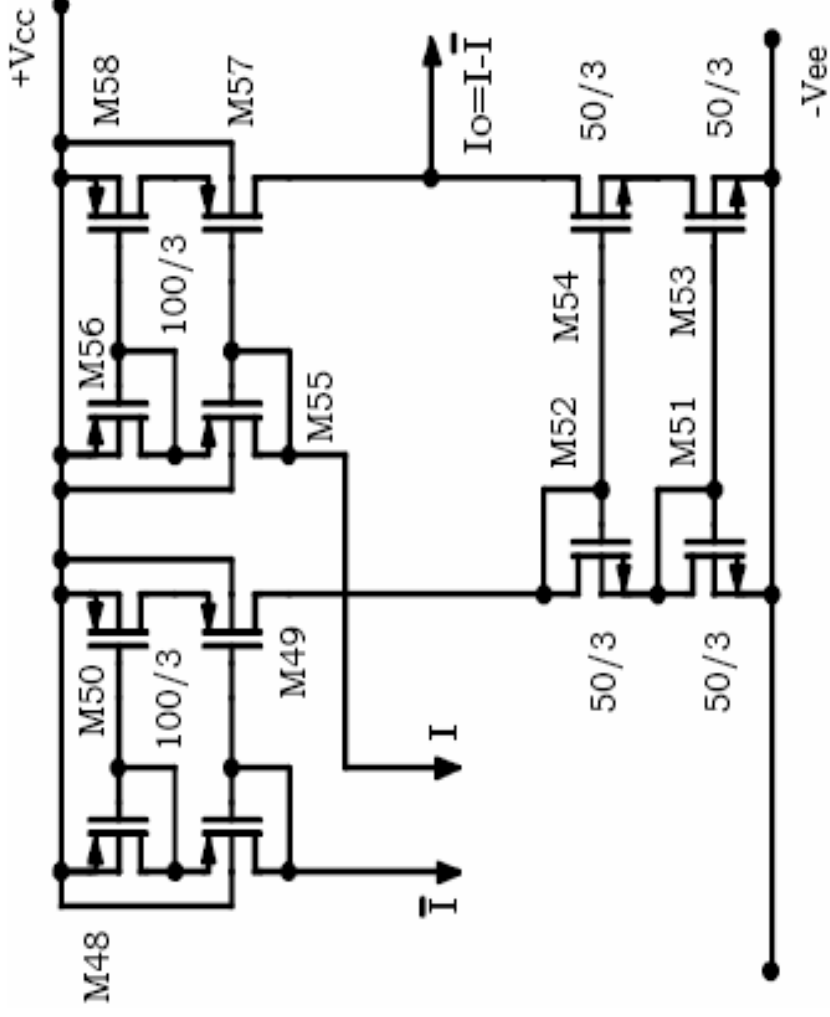


Fig. 4

Çıkış Devresi



- I_o, I ve \bar{I} tarafından çıkış katında üretilir

Fig. 5

Aktif Zayıflatıcı Devresi

- M17-M22 ve CM1, M23-M28 ve CM2, M29-M34 ve CM3, M35-M40 ve CM4 tarafından oluşturulan alt devreler Figür 2a' daki devre gibi çalışmaktadırlar.
- M20, M26, M32, M37 aktif bölgede çalışırlar
 - Fig. 2a' daki R direncini simüle eder

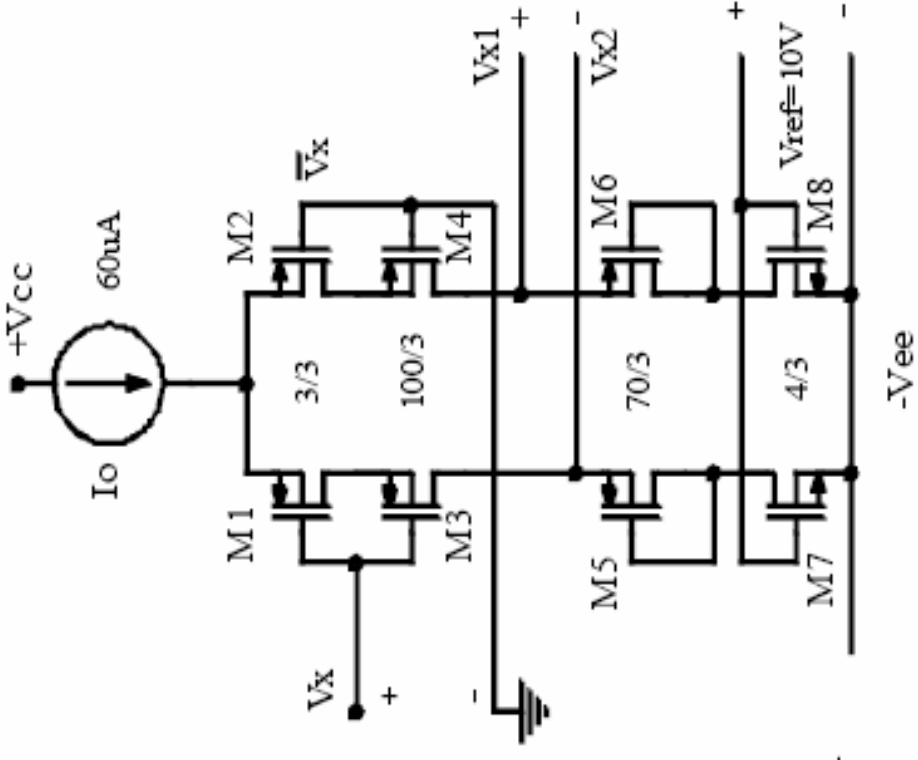


Fig. 6 – X ve Y girişleri için aktif zayıflatıcı devresi

Aktif Yüksek Doğrusallıktaki Analog

Çarpıcı Tanımı

- M17, M21, M23, M27, M29, M33, M35 ve M40 transistörleri doyma bölgesinde çalışır.
 - M18, M22, M24, M28, M30, M34, M36, M39 transistörlerinin çarpma işlemi sürecinde kanal boyu modülasyonu azaltılmıştır (azalmıştır).
- M41 ve M42 transistörleri M18, M28, M30, M39 transistörlerinin çalışma noktalarını sağlar.
- M43, M44, Ic3 ve M45, M46, Ic4' ü kapsayan alt devreler, 2 tane tampon bölge/ ara bellek (buffer) oluştururlar.
 - M18, M30 ve Vy2 arasında,
 - M28, M39, Vy1 arasındadır.

Aktif Zayıflatıcı Devresi

- $V_{X1}, V_{X2}, V_{Y1}, V_{Y2}$ gerilimlerini oluşturuyor
- $V_{X1} - V_{X2} = K(V_X - \overline{V_X}) \quad V_{Y1} - V_{Y2} = K(V_Y - \overline{V_Y})$
- Y aktif zayıflatıcı tranzistör numaraları M9 – M16 arasında değişir.
- M1 – M4 → uzun kuyruklu devre
- $(W/L)_3, (W/L)_4 \gg (W/L)_1, (W/L)_2$
 - M1, M2 doyum bölgesinde çalışır.
 - Devrenin geçiş iletkenliği de M1, M2 tarafından belirlenir.
 - Çıkış iletkenliği M3, M4 sayesinde uzun kuyruklu devreye göre daha büyük olmaktadır.

Aktif Zayıflatıcı Devresi

- M7, M8 → aktif bölgede çalışırlar
 - R_d ' yi simüle ederler.
- R_d → tranzistörlerdeki kısa kanal etkilerini giderme amaçlı kullanılır

$$R_d = \theta \left(\frac{1}{\sqrt{\beta_1 \beta_2}} - \frac{1}{\beta_2} \right) \quad (23)$$

- β_1 → M1, M2 tranzistörlerinin geçiş iletkenlikleri
- β_2 → M5, M6 tranzistörlerinin geçiş iletkenlikleri
- θ → PMOS' un kısa kanal etkisi

Aktif Zayıflatıcı Devresi

$$V_{X2} - V_{X1} = \sqrt{\frac{\beta_1}{\beta_2}} \cdot (V_X - \bar{V}_X) \quad (24)$$

$$V_{Y2} - V_{Y1} = \sqrt{\frac{\beta_1}{\beta_2}} \cdot (V_Y - \bar{V}_Y) \quad (25)$$

- R_d için M7, M8 geçiş iletkenlikleri

$$\beta_{78} = \frac{1}{R_d (V_{ref} - V_T)} \quad (26)$$

Simülasyonlar

- TÜBİTAK 3 μ m teknolojisi
- 3. düzey SPICE model parametreleri
- Giriş gerilimi $\pm 5V$, çalışma aralığı $\pm 3V$
- R ve $R_d \rightarrow 11k$ ve $5k$
- İdeal durum ($k=k_{opt}=1/6$) min. distorsiyon,
- İdeal olmayan durum ($k=0$) Fig. 3' deki gibi davranır.

Simülasyonlar

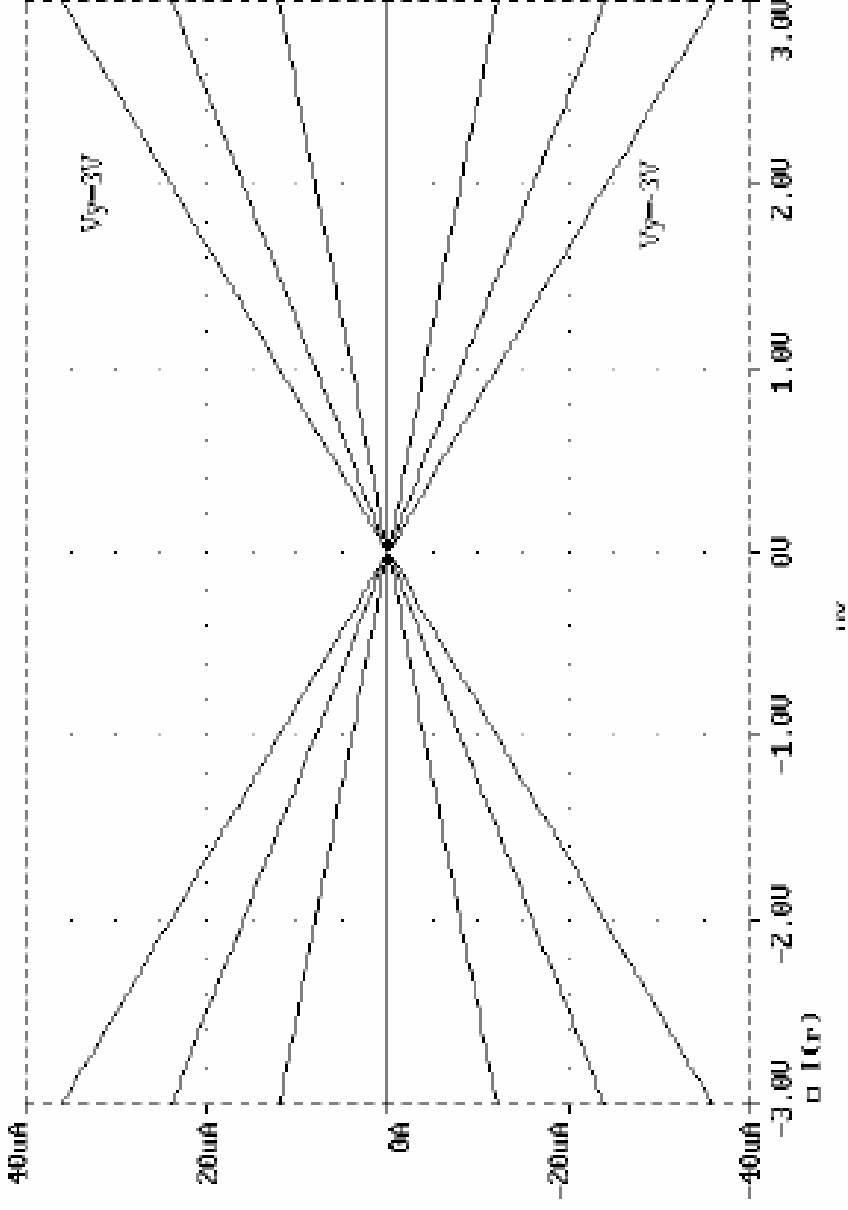


Fig. 7 – $k = k_{opt}$ için $I_o - V_x$ eğrileri

Simülasyonlar

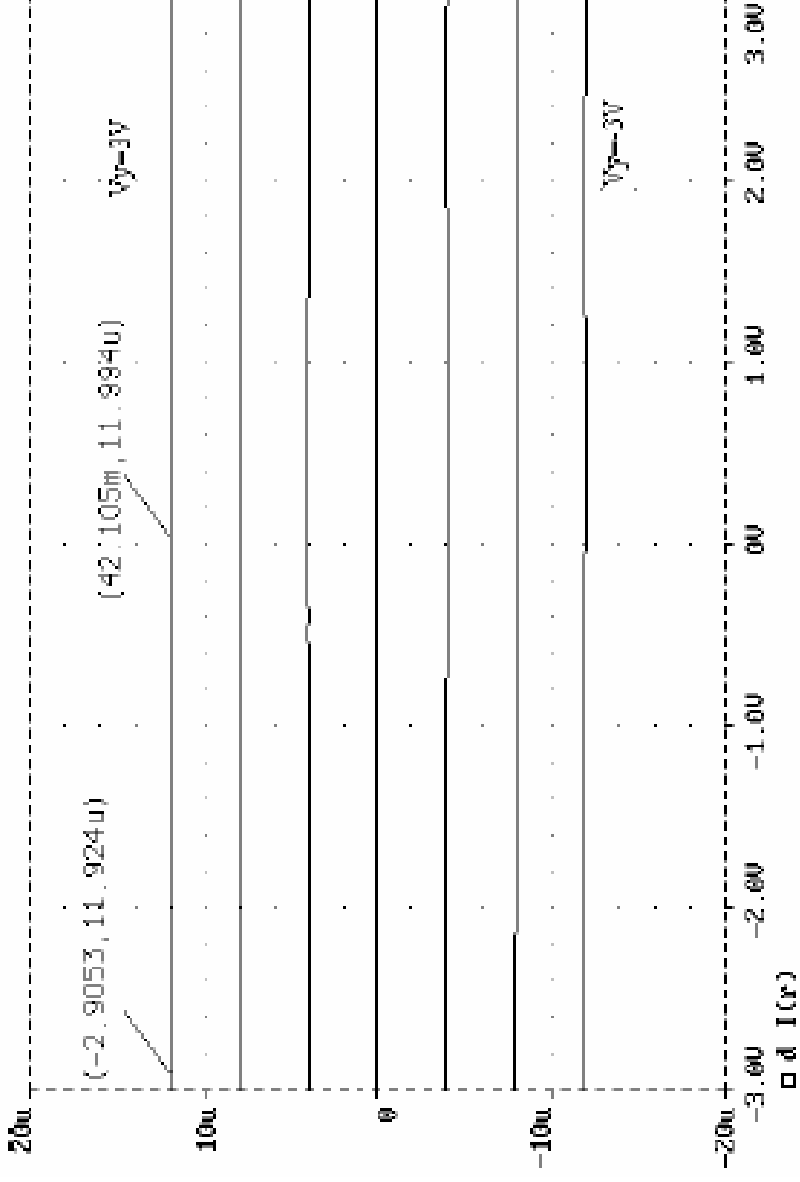


Fig. 8 – Fig. 7’ daki eğrilerin hata performansları

Simülasyonlar

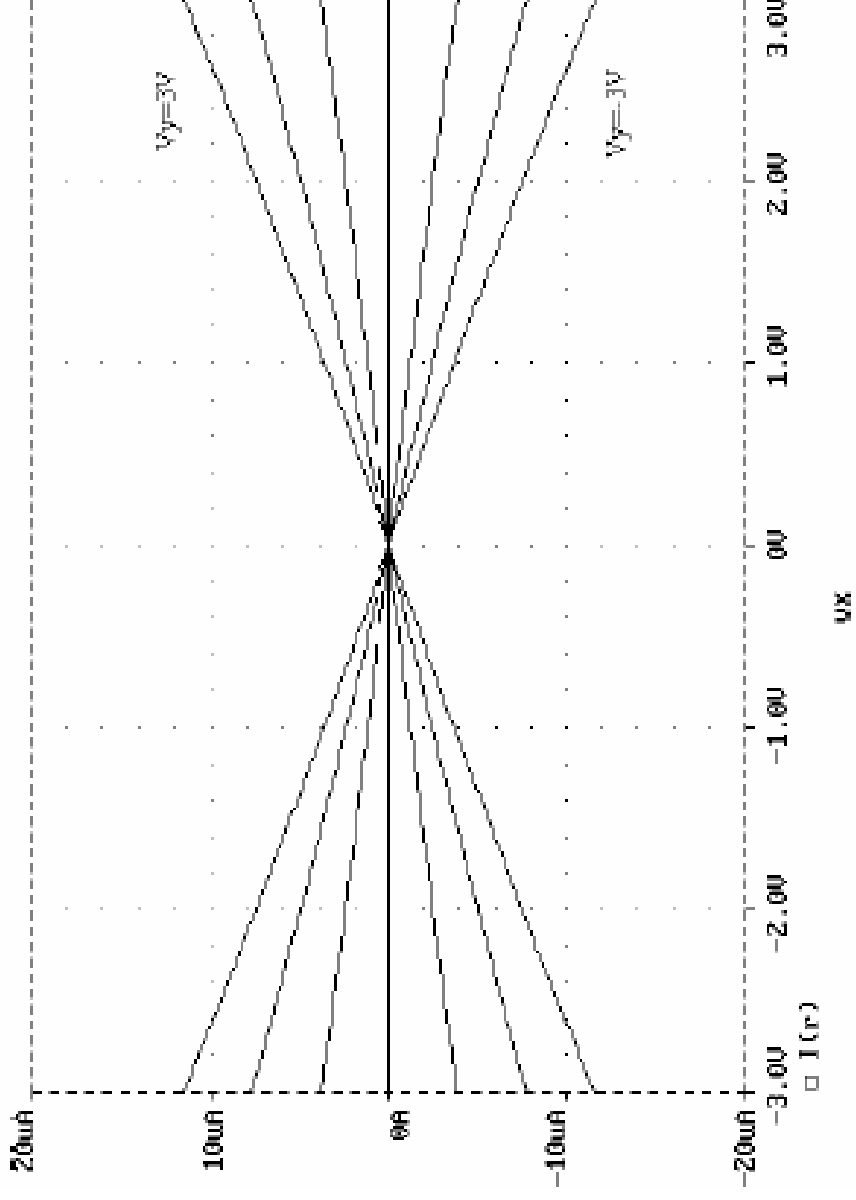


Fig. 9 – $k = 0$ için $I_o - V_x$ eğrileri

Simülasyonlar

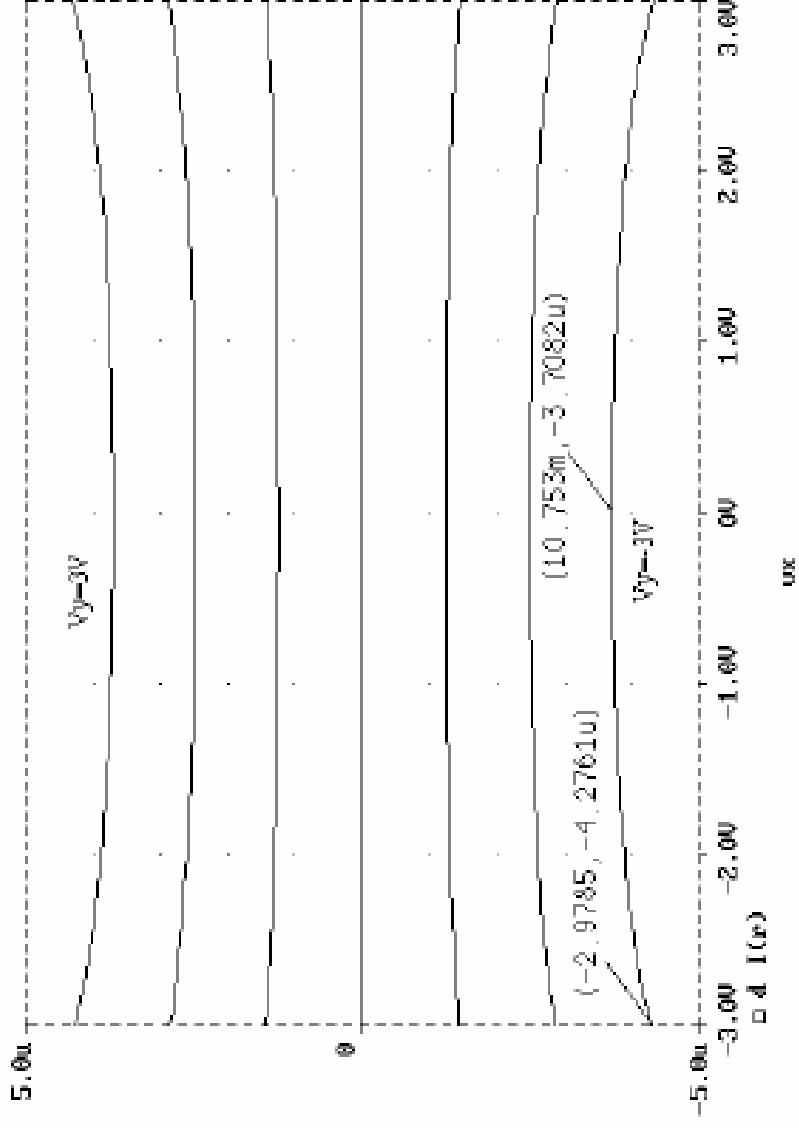


Fig. 10 – Fig. 9’ deki eğrilerin hata performansları

Simülasyon Sonuçları

Tablo 1

	V _x	V _y
k = kopt = 1/6	%0.6	%0.5
k = 0	%15	%8
THD (k=kopt = 1/6)	%0.2	%0.2
THD (k = 0)	%1	%0.7
3dB	33MHz	34MHz

Sonuç

- Kısa kanal etkisini azaltacak yöntem tanıtılmıştır.
- Bu yöntem bir çarpma devresine uygulanarak
 - doğrusallığı yüksek
 - düşük distorsiyonluyeni bir çarpma devresi elde edilmiştir.
- Elde edilen devrenin doğrusallığı
 - TÜBİTAK 3 μ prosesinde
 - X girişi için %0.6, Y girişi için %0.5
 - -3dB bant genişliği
 - X girişi için 33 MHz, Y girişi için 34 MHz

Referanslar

- R. C. Tarcan and H. Kuntman, “A New Low Distortion Analog Multiplier“, AEU: International Journal of Electronics and Communications, Vol.57, No.6, pp. 365-371, 2003
- R. C. Tarcan and H. Kuntman, “Düşük Distorsiyonlu Analog Çarpma Devresi”, Bursa Elektrik – Elektronik – Bilgisayar Müh. Sempozyumu (ELECO 2000), Elektronik ve Bilgisayar Bildiri Kitabı, 72 – 76, EMO Bursa Şubesi, Bursa, 8 – 12 Kasım 2000
- Devrim Yılmaz Aksın, “CMOS Analog Çarpma Devreleri”, ETA Seminer Dizisi
- H. H. Kuntman, “Analog MOS Tümdevre Tekniği”, İTÜ Yayınları, 1997

TEŞEKKÜRLER!