

Reconfigurable Architectures (Tekrar Düzenlenebilir Mimariler)

Selçuk Giray Özdamar

504061529

Özel Amaçlı Mimariler (Specialized Architectures)

- Belirli bir uygulama için özel tasarım
- Uyarlanmış/özelleştirilmiş donanım yapısı
- Yüksek başarımlar (performans), işletim hızında da artış, düşük enerji tüketimi
- Esneklik (flexibility) zayıf
- Farklı uygulamalar için verimsiz performans
- ASIC(application-specific integrated circuits)
- Gereksinimlerinin değişmesi -> donanımın yeniden geliştirilmesi

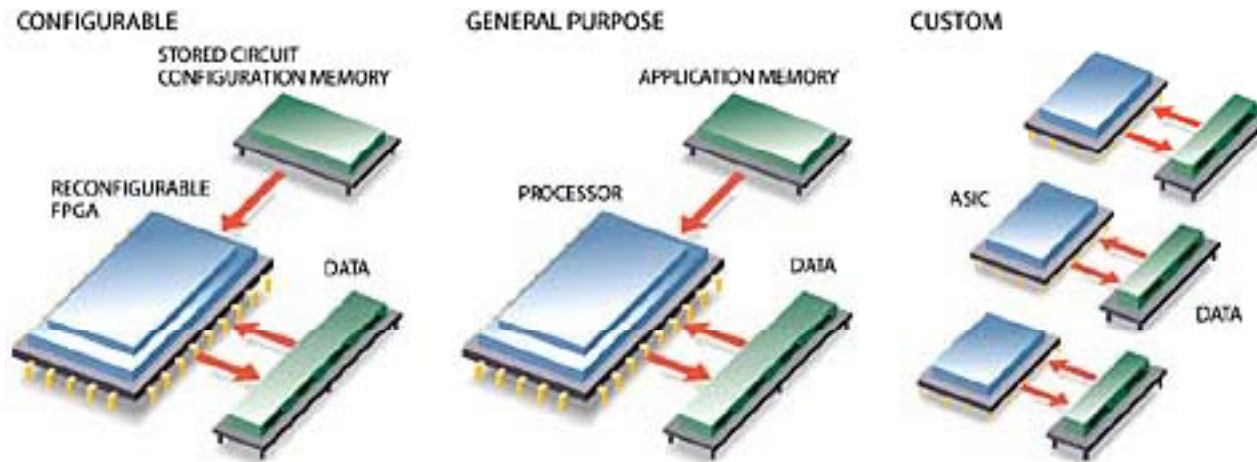
Genel Amaçlı Mimariler (General-Purpose Architectures)

- Yazılım temelli çözüm : yazılım komutlarının işletimi
- Esnek yapı: belirli bir uygulamaya özel değil
- Çok yönlü komut seti: her türlü hesaplamalı görev gerçekleştirilerek bu donanım üzerinde çalıştırılabilir.
- Yazılım kodunun kolay geliştirilebilmesi ve kod bakımının kolay yapılabilmesi esneklik kazandırır
- Komutların çalıştırılması başarıma negatif etki eder

Tekrar Düzenlenebilir Mimariler (Reconfigurable Architectures)

- Amaç iki farklı mimari yaklaşımın arasındaki ödünleşimi (trade-off) başarmak
- Yüksek performans(Donanım temelli mimari)
- Esneklik (genel amaçlı mimari)
- Programlanabilen sayısal elemanlar
- Donanım dinamik (statik değil), farklı uygulamalar için donanım adapte olabilir.
- (re)configurable computers, adaptive computers, custom computing machines, virtual hardware
- Tekrar düzenlenebilir mimarilere olan ilgi son yıllarda artmaktadır.

Genel Amaçlı, Özel Amaçlı ve Tekrar Düzenlenebilir Mimariler



Tekrar düzenlenebilir mimariler vs. Özel-Amaçlı Mimariler (1)

- ASIC (Application-Specific Integrated Circuit) mimarisi tekrar düzenlenebilir mimariye göre daha hızlıdır.
 - Tekrar düzenlenebilir mimarilerde devreler yavaş ve daha büyük.
 - Tekrar düzenlenebilir mimarilerde yeniden düzenleme amaçlı bağlantı maliyeti ortaya çıkarmaktadır.
 - Tekrar düzenlenebilir mimarilerde konfigürasyon bilgisi yonga (chip) üzerinde depolanmak zorundadır.

Tekrar düzenlenebilir mimariler vs. Özel-Amaçlı Mimariler (2)

- Tekrar düzenlenebilir mimariler tekrar tekrar programlanabilir. Üzerinde çalıştığı algoritma güncellenebilir, hatalar düzeltilebilir.
- Tekrar düzenlenebilir mimariye sahip donanımdan az sayıda ihtiyaç duyulması halinde daha ucuza mal etmek mümkündür.
- Tekrar düzenlenebilir mimari hatalı durumlarda daha iyi tolere edebilir.
- Tekrar düzenlenebilir mimari aşamalı hesaplamalarda daha yüksek başarıma sahiptir.

Tekrar düzenlenebilir mimariler vs. Mikroişlemciler

- Tekrar düzenlenebilir mimariler daha az esnektir.
ancak;
- Tekrar düzenlenebilir mimariler daha fazla uyarlanmış hesaplama birimi ihtiva ederler.
- Tekrar düzenlenebilir mimariler bellek trafiğini azaltabilir.
- Tekrar düzenlenebilir mimariler belirli bir algoritma ve veri yapısı için adapte edilebilirler.

Neden İhtiyaç Duyuluyor?

Algorithm	Year	System	Versus	Speedup x
DNA matching	1992	SPLASH 2	SPARC 10	4300
FIR Filter	1998	PipeRench	UltraSparc 300Mhz	90
IDEA Encryption	1998	PipeRench	UltraSparc 300Mhz	61
SAT solver	1997	Pamette	SPARC 5 110Mhz	17--1100
Ray Casting	1995	RIPP-10	Pentium 75Mhz	33.8
Hidden Markov Model	1996	1 Xilinx FPGA	SPARC 10	24.4
DES Encryption	1996	GARP	UltraSparc 170Mhz	24
SPEC92	1994	MIPS+RC	MIPS	1.22

Tekrar Düzenlenebilir Mimarileri Sınıflandırma Kuralları (1)

- Tanesellik (Granularity)
 - veri boyu ile ilgilidir.
 - ince-taneli (fine-grained)
 - Bit düzeyinde işlem yapılabilme
 - iri-taneli (coarse-grained)
 - sözcük (word) düzeyinde işlem yapılabilme
- Programlanabilirlik Seviyesi (Depth of Programmability)
 - Tekrar düzenlenebilir işlem birimindeki (RPU) konfigürasyon sayısı
 - Tekil programlanabilirlik (Single Programmability)
 - Çoklu programlanabilirlik (Multiple Programmability)

Tekrar Düzenlenebilir Mimarileri

Sınıflandırma Kuralları (2)

- Tekrar düzenlenebilirlik (Reconfigurability)
 - Bağlamın (context) tekrar yüklenmesi işlemi
 - Statik Reconfigurability
 - kesmeli
 - Dinamik Reconfigurability
 - kesmesiz
- Arabirim (Interface)
 - Yerel (local)
 - Uzak (remote)
- Hesaplama Modeli (Computation model)
 - SIMD (Single Instruction/Multiple Data)
 - MIMD (Multiple Instruction Multiple Data)

Tekrar Düzenlenebilir Mimariler Araştırma Projeleri

- CMU PipeRench
- MIT Raw
- Xputer
- NASA Evolvable Hardware
- NEC DRP
 - Coarse-grained
- MathStar FPOA
 - FPGA temelli çözüm

Field Programmable Gate Array (FPGA)

(1)

- Yarı-iletken (semiconductor) aygıt
- Programlanabilir mantıksal öbekler (logic blocks) ve bağlantılar
 - mantıksal kapılar(AND, XOR) veya daha karmaşık fonksiyonlar elde edilebilir.
 - basit matematik fonksiyonlar ve kod çözücüler (decoder) elde etmek mümkündür.
 - XC4085XL FPGA aygıtında 56x56'lık mantıksal öbek dizisi bulunur.
 - XC6264 aygıtı 128x128'lik öbek dizisi bulundurur.
- Tekrar düzenleme zamanı (reconfiguration time)
 - XC4000 serisinde tekrar düzenleme zamanı FPGA aygıtının yoğunluğuna göre 1-50 ms aralığında değişmektedir.
- Parçalı tekrar düzenlemede (partial reconfiguration)
 - mantıksal öbeklerin bir kısmı üzerinde yeniden düzenleme

Field Programmable Gate Array (FPGA)

(2)

- Yüksek başarıımı hedefleyen uygulamalarda kullanımını günden güne artmaktadır.
 - uyarlanmış (özelleştirilmiş) donanım
 - Paralel işletim operasyon düzeyinde yapılır
 - Kod alma (IF) ve kod çözme (decoding) adımları ortadan kalkmıştır.
- Sayısal sinyal işleme (DSP), uzay ve savunma sistemleri, computer vision, ses tanıma, kriptografi, Biyoenformatik, computer hardware emulation uygulamaları

Tekrar düzenlenebilir işlemciler

- Programlanabilir işlemci
 - işlemci denilince akla ilk gelen işlemciler
 - komutlara dayanarak programların işletimi
- Tekrar düzenlenebilir işlemciler
 - geleneksel mikro işlemcilerden farklı
 - tekrar düzenlenebilir mantıksal işlem biriminden (FPGA gibi) oluşur
- Programlanabilir tekrar düzenlenebilir işlemciler
 - programlanabilir işlemci + yeniden düzenlenebilir mantıksal birim (reconfigurable logic)

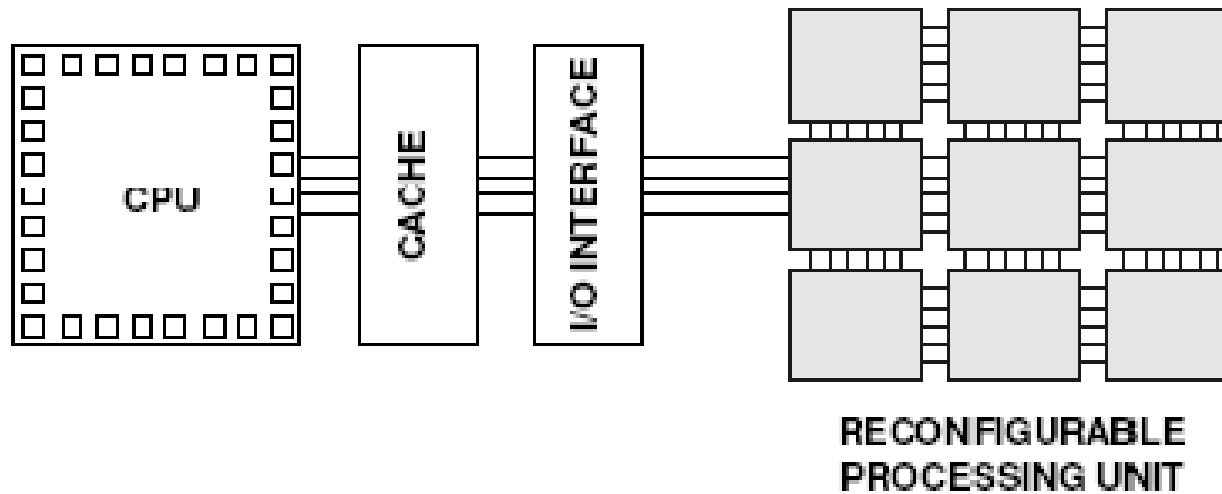
Sistem Düzeyinde Tekrar Düzenlenebilir Mimariler

- bir(veya birden fazla) işlemci + bir(veya birden fazla) tekrar düzenlenebilir yapı + bir(veya birden fazla) bellekten meydana gelirler.
- Harici Bağımsız İşlem Birimi Mimarisi
- Bağlı işlem birimi / yardımcı işlemci Mimarisi
(Attached processing unit / Co-processor)
- Tekrar Düzenlenebilir İşlevsel Birim
(Reconfigurable Functional Unit)
- Tekrar Düzenlenebilir Yapıya Gömülü İşlemci Mimarisi

Harici Bağımsız İşlem Birimi Mimarisi

- Yeniden düzenlenebilir yapı ile iletişim işlemcideki giriş ve çıkış mekanizmaları kullanılır
- Düzenlenebilir yapı ile işlemci arasındaki veri alış-verişi nispeten yavaştır.
- İşlem yükünün düzenlenebilir yapıda olduğu uygulamalar
- Öykünme sistemlerinde (Emulation systems) sıklıkla bu tür mimari kullanılır.

Harici Bağımsız İşlem Birimi Mimarisi

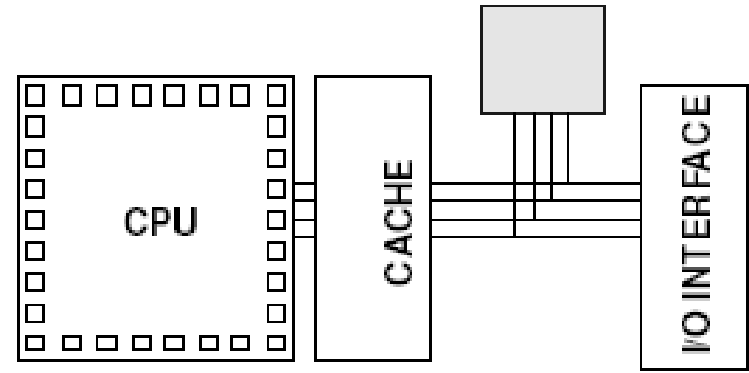


Bağlı işlem birimi / Yardımcı işlemci Mimarisi

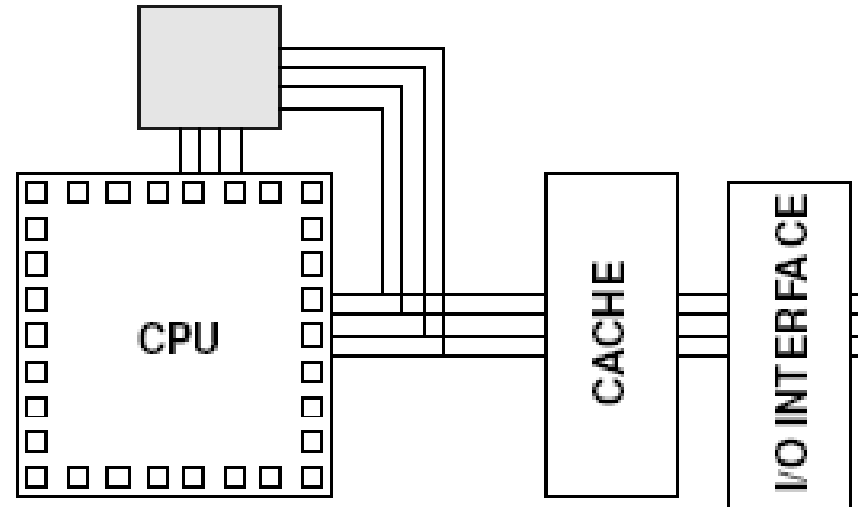
- Her iki yöntemde de iletişim maliyeti harici işlem birimi mimarisine göre daha düşüktür.
- MorphoSys (çoklu ortam uygulamaları için mimari, coarse-grained)
- Pilchard (DES şifreleme için mimari, fine-grained)

Bağlı işlem birimi / Yardımcı işlemci Mimarisi

- Bağlı işlem birimi

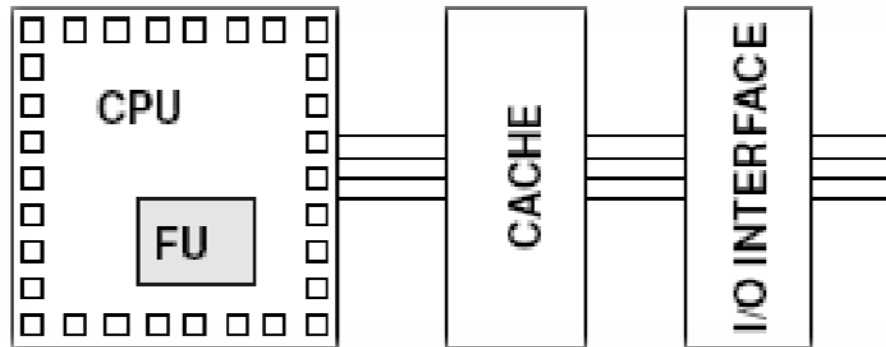


- Yardımcı işlemci



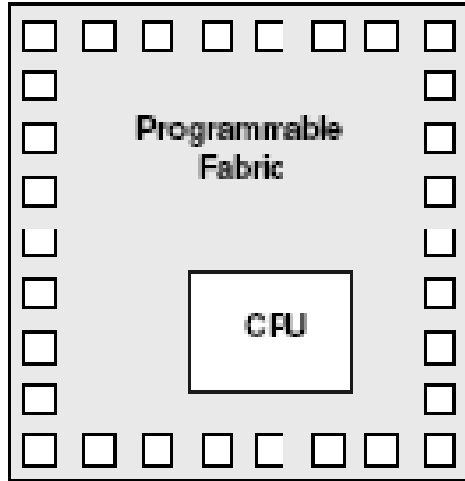
Tekrar Düzenlenebilir İşlevsel Birim (Reconfigurable Functional Unit)

- Yeniden düzenlenebilir yapı işlemcinin bir parçası şeklindedir.
 - Chess (görüntü işleme amaçlı bir mimari, coarse-grained yapıdadır)



Tekrar Düzenlenebilir Yapıya Gömülü İşlemci Mimarisi

- İşlemci yeniden düzenlenebilir yapıya gömülü şekilde bulunur
 - Xilinx Virtex II Pro (görüntü sıkıştırma amaçlı mimari, fine-grained)



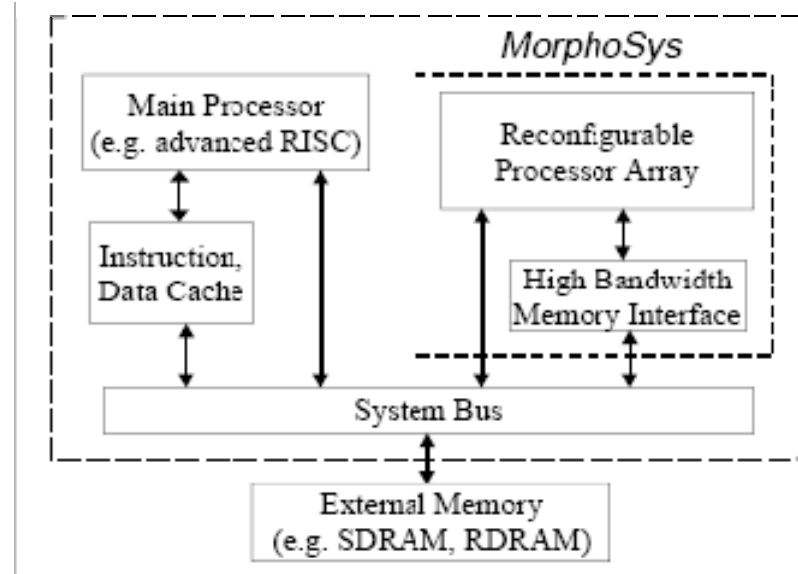
MorphoSys: Çoklu Ortam Uygulamaları için Tekrar Düzenlenebilir Mimari (1)

- Tekrar düzenlenebilir mimariler konusunda yeni bir çalışma
- Paralel işleme uygun, hesap yoğunluklu uygulamalardan yüksek başarımlar elde etmek
- Bit düzeyinde işlem gerektiren uygulamalar(otomatik hedef tanıma vb.)

MorphoSys: Çoklu Ortam Uygulamaları için Tekrar Düzenlenebilir Mimari (2)

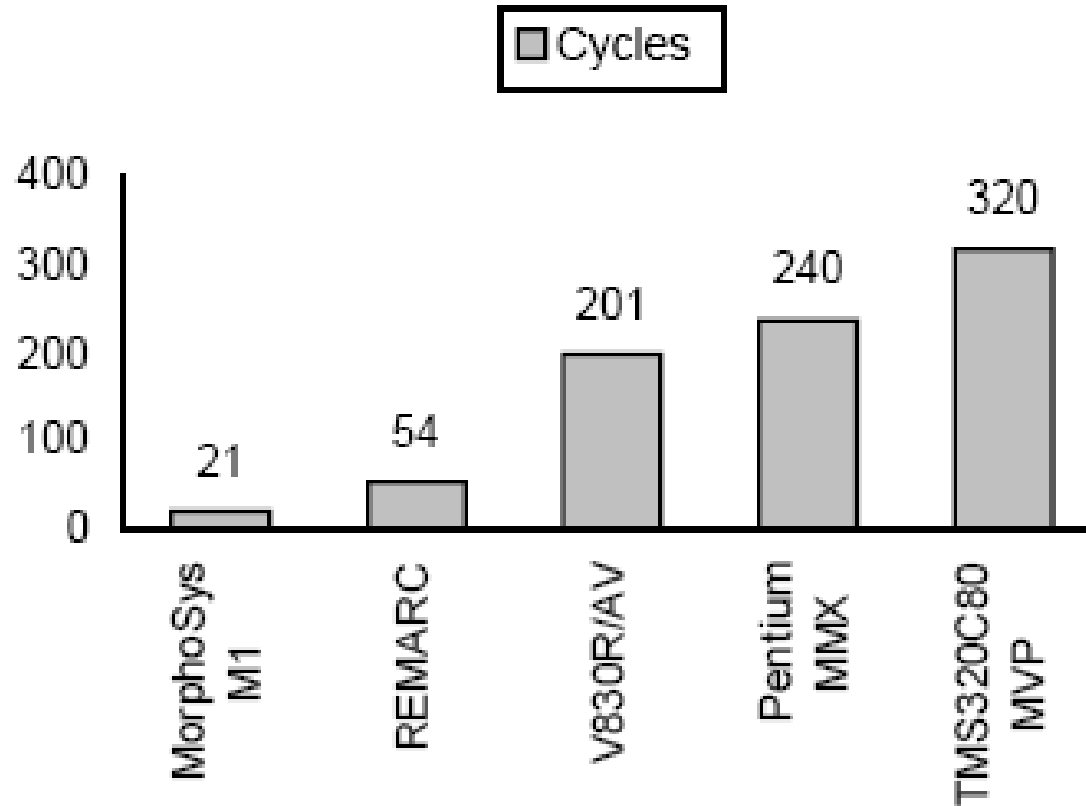
- Genel amaçlı RISC işlemci,
- Tekrar düzenlenebilir SIMD bileşeni,
- Yüksek bant genişliğine sahip bellek

Tek bir yonga üzerinde bulunur...



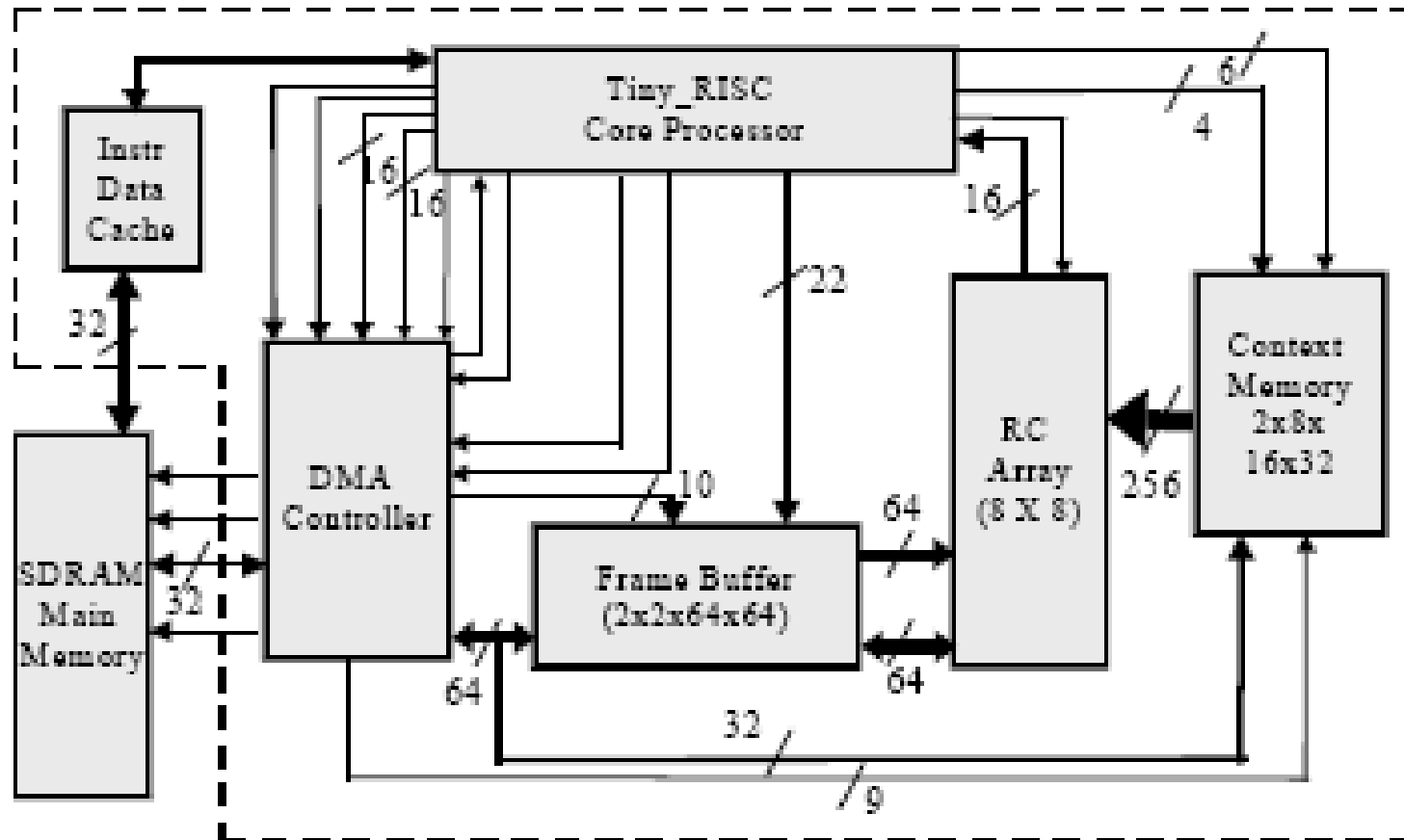
Farklı mimarilerin MorphoSys ile başarımlarının karşılaştırılması

- MPEG kodlama ve çözme için DCT(discrete cosine transfer) algoritmasından yararlanılıyor.



MorphoSys (M1) Yongası

M1 Chip



MorphoSys Sistem Mimarisi (1)

- Tekrar Düzenlenebilir Göz Dizisi (Reconfigurable Cell Array)
 - MorphoSys sisteminin temel bileşeni
 - 8 x 8'lik yeniden düzenlenebilir göz (Reconfigurable Cell, RC)
 - Her bir düzenlenebilir göz (RC)
 - ALU-multiplier
 - 32-bit bağlam sözcük (context word) ile kontrol edilen yazmaca sahiptir...

MorphoSys Sistem Mimarisi (2)

- İşlemci (Host/Control processor)
 - MorphoSys 32 bit Tiny RISC işlemci tarafından kontrol edilir.
 - Tiny RISC işlemci :
 - seri halindeki işlemlerden
 - Ana bellek ve Çerçeve tampon arasındaki veri transferinden
 - Tekrar Düzenlenebilir Göz Dizisinin (RC Array) kontrolünden
- sorumludur ...

MorphoSys Sistem Mimarisi (3)

- Çerçeve Tampon (Frame Buffer)
 - ikili küme yapısı
 - Tekrar Düzenlenebilir Göz Dizisi (RC Array) ile ana bellek arasındaki sürekli veri transferini sağlar.

MorphoSys

Dikkat Çekici Özellikleri (1)

- Tekrar Düzenlenebilir Göz Dizisi (RC Array) SIMD (Single Instruction, Multiple Data) hesaplama modelinine sahiptir.
- Aynı satır/kolon'daki gözler konfigürasyon bilgisini ortaklaşa kullanabilir.
- İri-Taneli (Coarse-grained)
 - 8 / 16-bit veriler üzerinde işlem yapar.

MorphoSys

Dikkat Çekici Özellikleri (2)

- Konfigürasyon (Configuration)
 - Tekrar Düzenlenebilir Göz Dizisi (RC Array), bağlam-sözcükler (context words) tarafından düzenlenir. Bağlam-sözcükler (context words) düzenlenebilir gözler (RC) için komutları içerirler.
- Programlanabilirlik Seviyesi (Depth of Programmability)
 - Bağlam belleği (Context Memory) 32 adete kadar konfigürasyon içerebilir

MorphoSys

Dikkat Çekici Özellikleri (3)

- Dinamik Tekrar Düzenleme (Dynamic reconfiguration)
 - Bağlam (context) çalışma zamanında RC'nin işletimini kesmeden yapılabilir.
- Yerel İşlemci (Local/Host Processor)
 - Kontrol işlemci (Tiny RISC) ve Tekrar Düzenlenebilir Göz Dizisi aynı yonga üzerinde
- Hızlı bellek arayüzü (Fast Memory Interface)
 - Doğrudan Belleğe Erişim denetçisi(DMA controller) yoluyla hızlı bellek arayüzü sağlanır.

Referanslar

- Reconfigurable Computer Architectures, Marco Platzner, Computer Systems Laboratory, Stanford University
- Reconfigurable Computing Systems Cost/Benefit Analysis Model, William W.C Chu, A thesis presented to the University of Waterloo, Electrical and Computer Engineering, Waterloo, Ontario, Canada, 2005
- MorphoSys: A Reconfigurable Architecture for Multimedia Applications, Hartej Singh, Ming-Hau Lee, Guangming Lu, Fadi J. Kurdahi, Nader Bagherzadeh, University of California, Irvine, CA (United States), and Eliseu M.C. Filho, Federal University of Rio de Janeiro (Brazil)
- MorphoSys: An integrated reconfigurable system for data-parallel and computation intensive applications
- Reconfigurable Computing, Tony Givargis and Nikil Dutt