



# FPGA Mimarisi

---

*Bilgisayar Mimarisinde Yeni Yaklaşımlar*

*Mehmet AKTAŞ*

---

# Sunum İeriđi

---

## 1. Giriş

- Sigorta Bađlantılı Teknolojiler
- Karşıt Sigorta Teknolojisi
- ROM
- PROM
- EPROM
- EEPROM
- SRAM

## 2. Programlanabilir Teknolojiler

- Programlanabilir Lojik
- SPLD
- CPLD
- FPGA

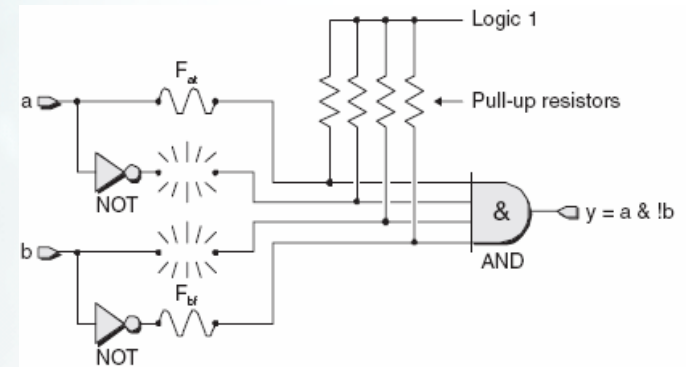
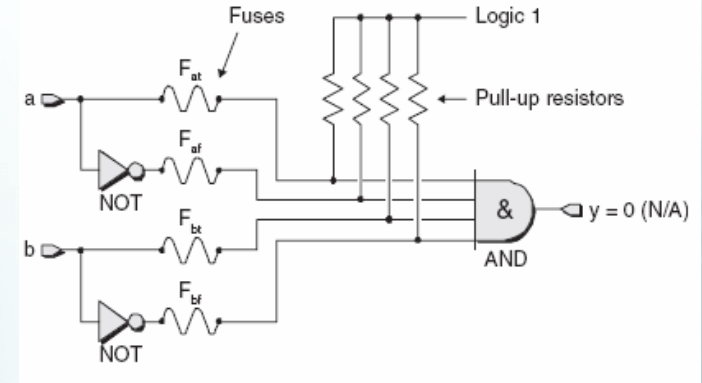
## 3. FPGA Mimarisi

- Üretim Teknolojileri
- Programlanabilir Hücre Mimarileri
- Giriş/Çıkış Birimleri
- Ara Bađlantılar

# Giriş

## Sigorta Bağlantılı Teknolojiler

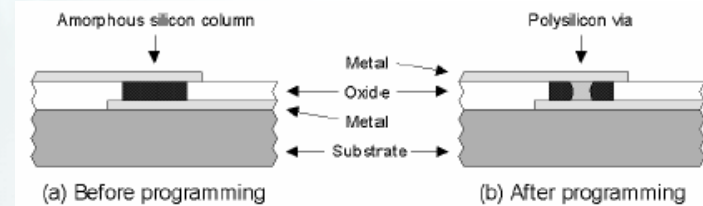
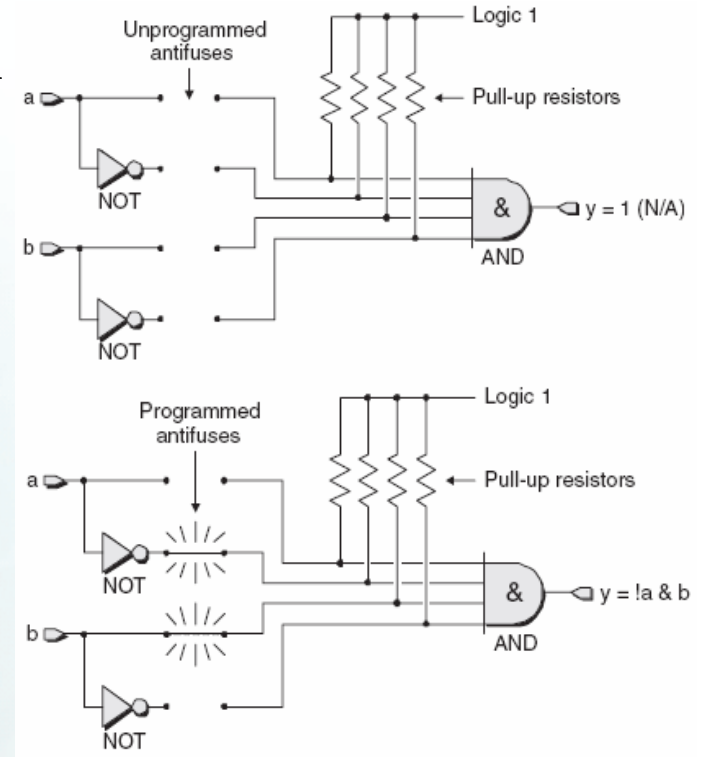
- Kullanıcının kendi devresini programlamasına izin veren ilk teknolojilerden birisidir.
- Yüksek voltajlı sinyaller göndererek bağlantı açık devre haline getirilir
- Programlama işlemi sadece tek sefer yapılabilir.



# Giriş

## Karşıt Sigorta Teknolojisi

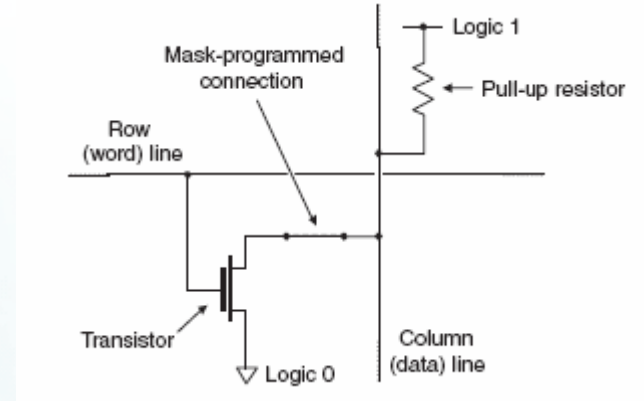
- Karşıt sigortalar yüksek dirençlerinden dolayı programlanmamış durumdayken açık devre gibi davranırlar.
- Karşıt sigortaları programlanması yüksek gerilim verilerek, aygıtların kapalı devre gibi davranmasını sağlamaktır.
- Bu yapı da sigortalı yapıda olduğu gibi bir kez programlanabilir.



# Giriş

## ROM Teknolojisi

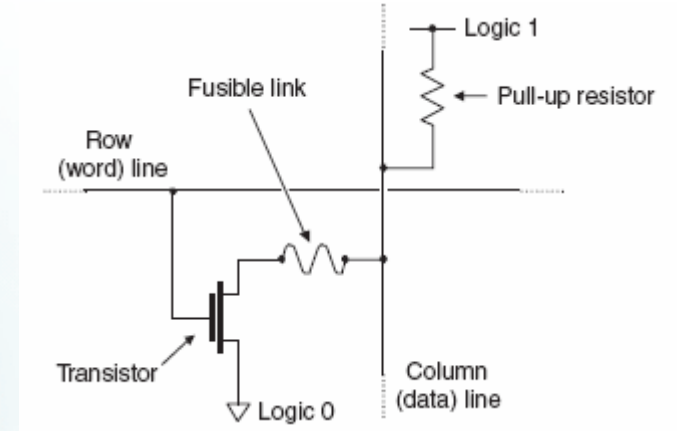
- Maske programlamalı bağlantılar ile gerçekleştirilir.
- Herhangi bir satır aktif hale geldiğinde eğer maske ile sütuna bağlanmışsa transistor sütunu lojik sıfıra çeker, bağlanmamışsa direnç sütunu lojik bire çeker.
- Maske programlama kullanıldığı için maliyeti yüksek



# Giriş

## PROM Teknolojisi

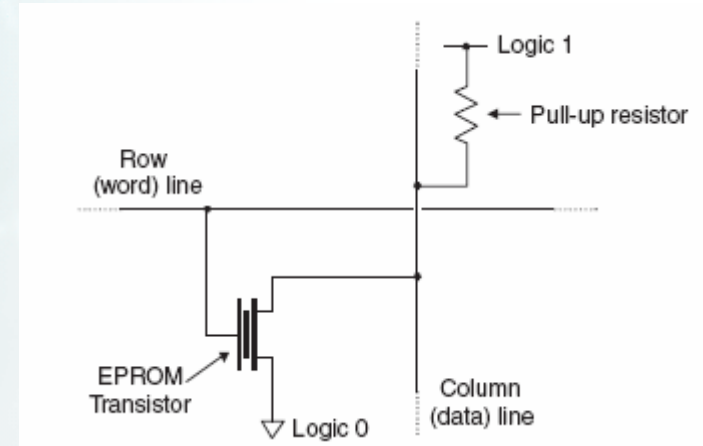
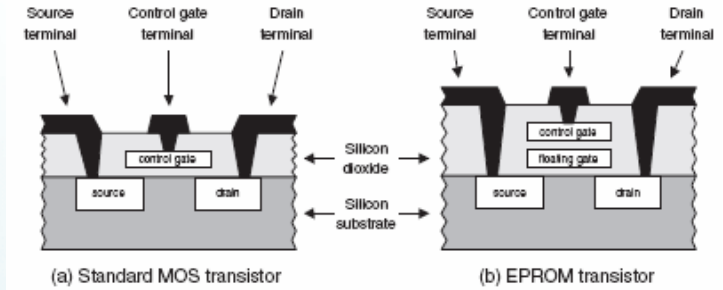
- Tüm bağlantılar sigorta ile donatılmıştır.
- Programlandıktan sonra çalışma prensibi ROM'la aynıdır.
- Bir kez programlanabilir.
- Maliyeti daha düşüktür.



# Giriş

## EPR0M Teknolojisi

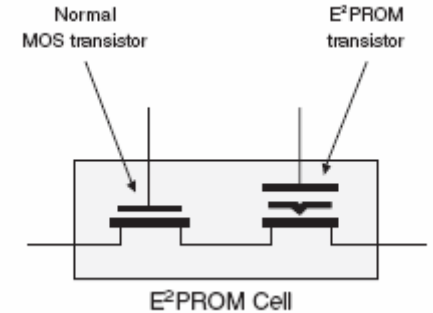
- CMOS'lardan farklı olarak oksit katmanı ile yalıtılmış ikinci bir polisilikon kapısına (yüzen kapı) sahiptirler.
- Yüksek enerjili elektron akıtma yöntemi ile yüzen kapı eksi yük ile yüklenir.
- Morötesi ışın ile silinebilir.
- Masraflı ve silme işlemi uzun.



# Giriş

## EEPROM Teknolojisi

- 2 transistor bulundurur.
- Transistorlar arasındaki boşlukla birlikte EPROM'un yaklaşık 2.5 katı büyüktürler.
- İkinci transistor yükü boşaltmak için kullanılır. Silme işlemi elektriksel olarak gerçekleştirilebilmektedir.





# Giriş

---

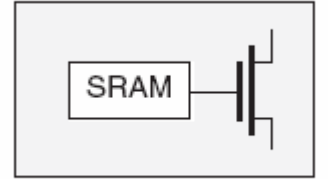
## FLASH Teknolojisi

- Ataları sayılabilecek EPROM ve EEPROM'dan bir miktar özellik barındırır.
- Birden fazla çeşidi bulunur:
  - EPROM'da olduğu gibi kayan kapı transistor hücresi bulundurur ancak oksit katmanı EEPROM'da olduğu gibi daha incedir. Bu aygıtlar elektriksel olarak silinebilirler fakat silme işlemi tüm aygıt veya büyük parçalar üzerinde gerçekleştirilebilir.
  - Diğer bir yapı ise EEPROM'dakine benzer bir şekilde iki transistorludur. Bu yapı aygıtın kelime kelime silinebilmesine ve programlanabilmesine olanak sağlar.

# Giriş

---

## SRAM Teknolojisi



- DRAM
  - Belirli süre aralıklarla yükü tazelenmelidir.
  - Maliyeti ve performansı yüksek
- SRAM
  - Tüm hücreler kontrol transistörünü süren SRAM depolama birimlerinden oluşur
  - Depolama biriminin içeriğine göre transistör açık veya kapalı konumda olacaktır.
  - Maliyeti düşük

# Programlanabilir Teknolojiler

---

## Programlanabilir Lojik

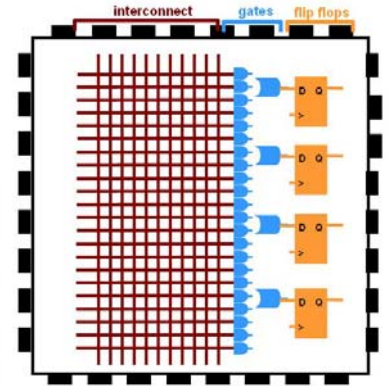
- En basit şekliyle kapıların ve flip-flopların birbirlerine bağlanmasıyla oluşur.
- Bellek hücreleri lojik kapıların gerçekleştirdiği fonksiyonların tanımlanmasında, kontrolünde ve birbirleriyle olan giriş-çıkış bilgisi ilişkilerinin kayıtlı tutulmasında kullanılır.
- En bilinen Çeşitleri
  - SPLD (Basit Programlanabilir Lojik Birim)
  - CPLD (Karmaşık Programlanabilir Lojik Birim)
  - FPGA (Alan Programlanabilir Lojik Birim)

# Programlanabilir Teknolojiler

## SPLD

- SPLD'ler teknolojilerine göre farklı adlarla da bilinirler. Bunlar,
  - PROM (Programlanabilir Salt Oku Bellek)
  - PAL (Programlanabilir Dizi Lojik)
  - GAL (Genel Dizi Lojik)
  - PLA (Programlanabilir Lojik Dizi)
  - PLD (Programlanabilir Lojik Aygıt)
- Kapasitesi düşük, bunun sonucu olarak da ucuz programlanabilir lojik birimlerdir.

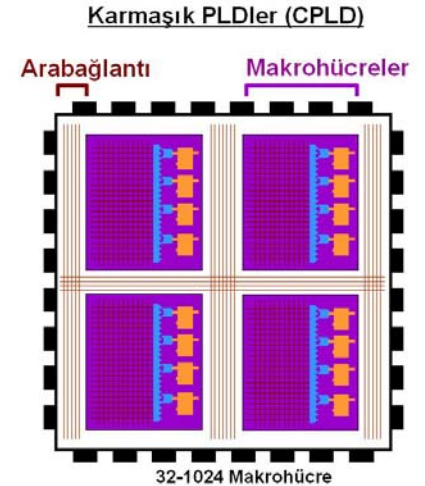
Basit PLDler



# Programlanabilir Teknolojiler

## CPLD

- CPLD'ler teknolojilerine göre farklı adlarla da bilinirler. Bunlar,
  - EPLD (Silinebilir Programlanabilir Lojik Aygıt)
  - PEEL (Programlanabilir Elektriksel-Silinebilir Lojik)
  - EEPLD (Elektriksel-Silinebilir Programlanabilir Lojik Aygıt)
  - MAX (Çoklu Dizi Matrisi, Altera)
- CPLD'ler sadece kapasiteleri bakımından SPLD'lerden üstündürler (2 – 64).

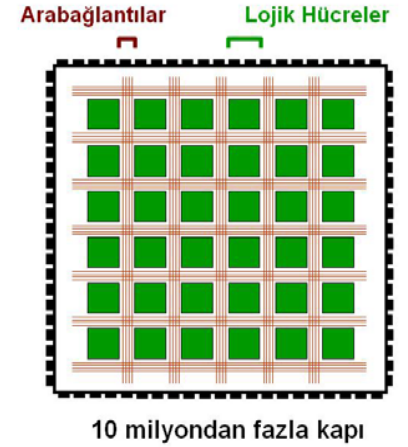


# Programlanabilir Teknolojiler

## FPGA

- FPGA, programlanabilir mantık blokları ve bu bloklar arasındaki ara bağlantılardan oluşan ve geniş uygulama alanlarına sahip olan sayısal tümleşik devrelerdir.

Programlanabilir Kapı Dizileri (FPGA)



# FPGA Mimarisi

---

## Üretim Teknolojileri

### SRAM Tabanlı Mimari

- Tekrar tekrar kullanılabilir.
- Yongada kullanılan diğer birimlerle aynı CMOS teknolojisine sahip olduklarından geliştirilme süreçlerinde ek bir işlem gerektirmezler.
- FPGA her sistem açılışında tekrar yapılandırılmak zorundadır.

# FPGA Mimarisi

---

## Üretim Teknolojileri

### Karşıt Sigorta Tabanlı Mimari

- Devre dışından özel araçlarla programlanırlar.
- Yapılandırmaları kalıcıdır.
- Radyasyona karşı olan dayanıklıdır. Askeri ve Uzay uygulamaları için ideal.



# FPGA Mimarisi

---

## Üretim Teknolojileri

### E2PROM/Flash Tabanlı Mimari

- Aygıt içinde ve dışında programlamaya izin veren çeşitleri bulunmaktadır.
- Flash tabanlı mimaride veriler kalıcı olduğundan her sistem başlangıcında yeniden yapılandırılması gerekmez.
- Yapım aşamaları CMOS teknolojisine göre daha zahmetlidir.

# FPGA Mimarisi

---

## Üretim Teknolojileri

### Melez SRAM/Flash Tabanlı Mimari

- SRAM tabanlı ve Flash tabanlı aygıt hücrelerinin birleşimi şeklindedir.
- Flash hücreleri önceden yapılandırılır. Sistem başlangıcından sonra ise Flash hücrelerindeki veriler paralel olarak SRAM hücrelerine kopyalanır.
- Karşıt sigorta mimarinin tersine sistem başladıktan sonra SRAM hücrelerindeki veriler değiştirilebilir.

# FPGA Mimarisi

## Üretim Teknolojileri

### Mimarilerin Karşılaştırılması

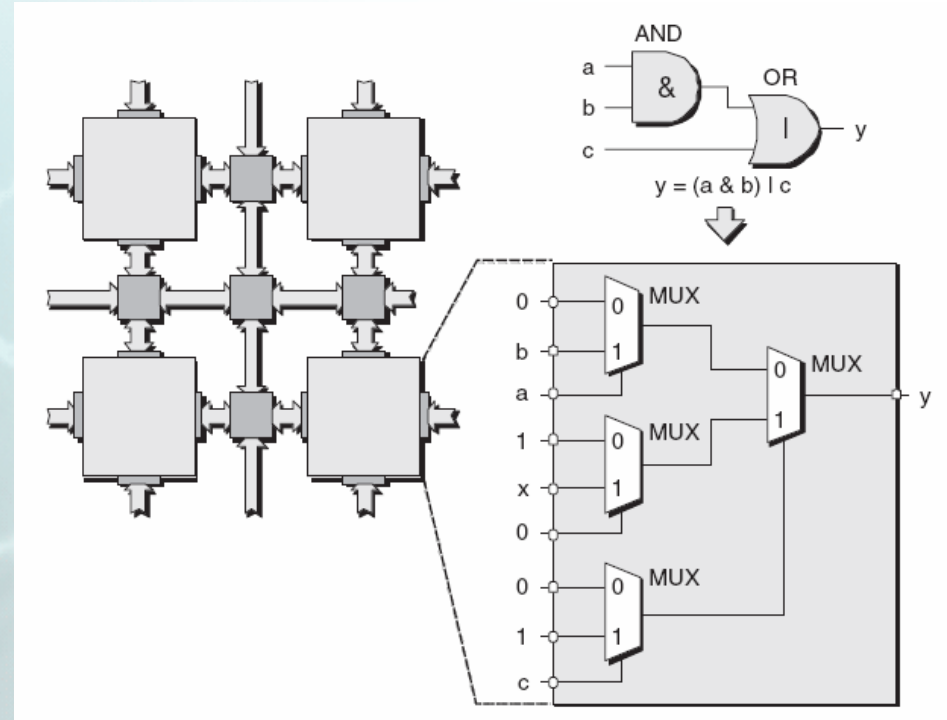
Özellik	SRAM	Antifuse	Flash(E2PROM)
Teknoloji	Gelişmiş	Birkaç Nesil Geride	Birkaç Nesil Geride
Tekrar Programlama	Evet	Hayır	Evet
Tekrar Programlama Hızı	Hızlı	-	SRAM'den 3 kat yavaş
Geçicilik	Evet	Hayır	Hayır
Harici Yapılandırma Dosyası Gereksimi	Evet	Hayır	Hayır
Örnek Geliştirme İçin Uygunluk	Evet(Çok iyi)	Hayır	Evet(Kabul edilebilir)
Başlangıçta Hazır	Hayır	Evet	Evet
IP(Intellectual Property) Güvenliği	Evet	Evet(Çok iyi)	Evet(Çok iyi)
Yapılandırma Hücresi Boyutu	Büyük	Küçük	Orta
Güç Tüketimi	Orta	Düşük	Orta
Radyoaktif Dayanıklılık	Hayır	Evet	Hayır

# FPGA Mimarisi

## Programlanabilir Hücre Mimarileri

### MUX Tabanlı Hücre

- Bu blok girişlere verilen lojik 0, lojik 1 ve asıl girişler olan a, b, c ve onların tümleyenlerinin girişe direk verilmesi ile veya başka bir bloğun çıkışının bağlanması ile yapılandırılabilir.



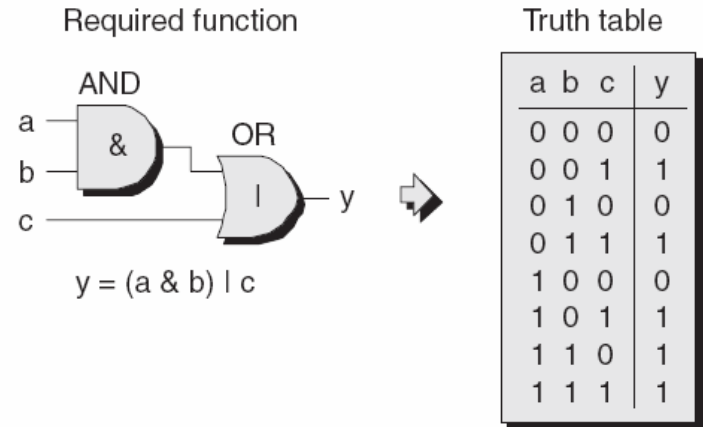
# FPGA Mimarisi

## Programlanabilir Hücre Mimarileri

### LUT Tabanlı Hücre

- Bu yapıda giriş işaretleri başvuru tablosundan (lookup table) doğru çıkışı bulmak için işaretçi olarak kullanılır.
- Girişlerin alabileceği her değer için tabloda bir çıkış değeri bulunur.

$$y = (a \& b) \mid c$$

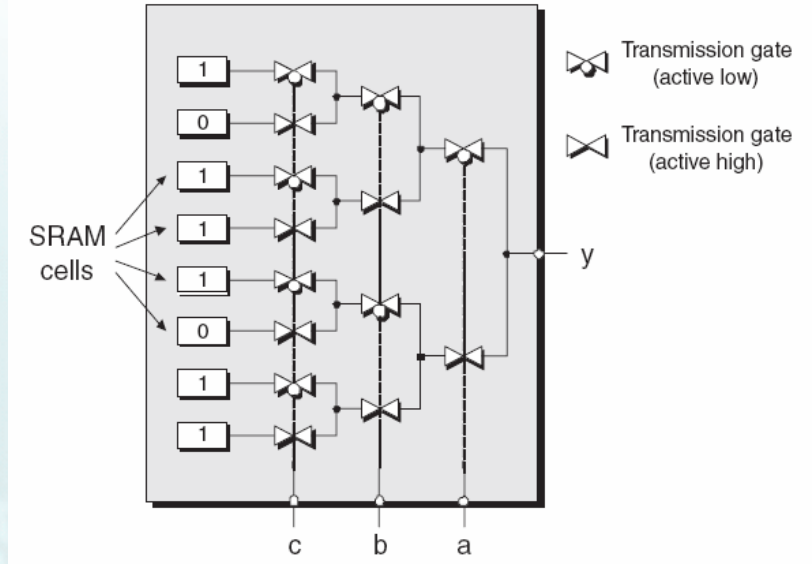


# FPGA Mimarisi

## Programlanabilir Hücre Mimarileri

### LUT Tabanlı Hücre

- LUT yapısının SRAM bellek birimleri ile gerçekleştirildiği varsayılırsa şekildeki gibi bir yapı ortaya çıkar.
- Burada a, b ve c girişleri ilgili SRAM hücrelerini basamaklı iletim kapılarını kullanarak seçer.
- LUT tabanlı mimari MUX tabanlı mimarilere göre daha hızlı sonuç vermektedir. Bu nedenle kullanımları daha yaygındır.

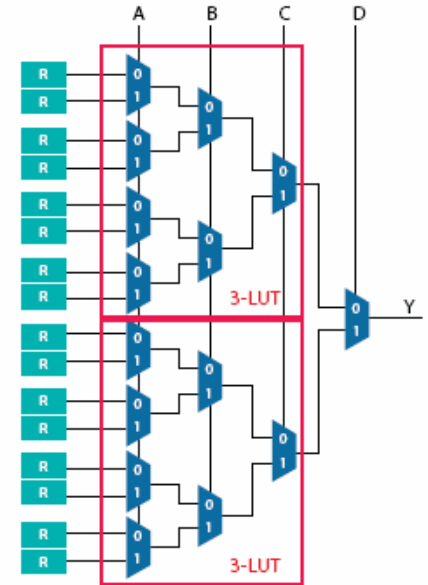


# FPGA Mimarisi

## Programlanabilir Hücre Mimarileri

### LUT Tabanlı Hücre

- Her yeni giriş aynı zamanda SRAM hücrelerinin sayısının ikiye katlanmasına sebep olur.

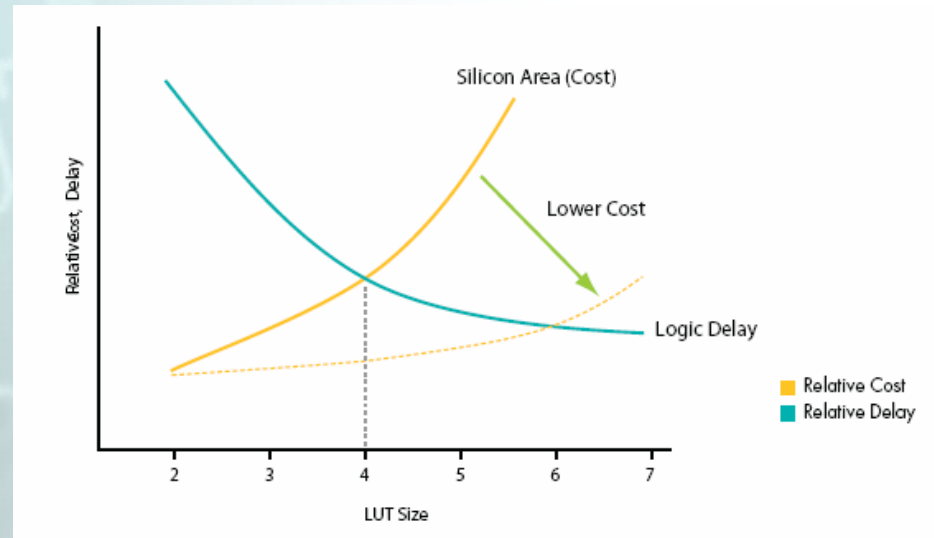


# FPGA Mimarisi

## Programlanabilir Hücre Mimarileri

### LUT Tabanlı Hücre

- İlk FPGA'ler 3 girişli LUT'lar kullanılarak tasarlanmıştır. Daha sonra 3, 4, 5 ve 6 girişli LUT yapılarının birbirlerine olan üstünlükleri incelenmiştir. 4 giriş en iyi çözüm olarak kabul edilmiştir.

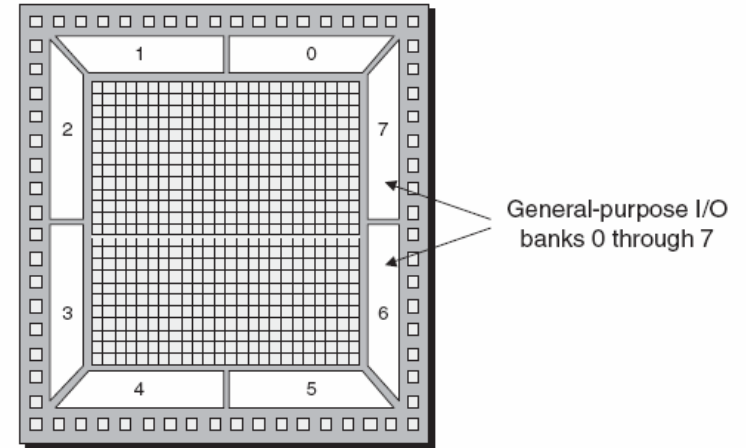




# FPGA Mimarisi

## Giriş/Çıkış Birimleri

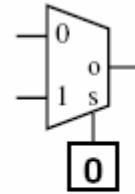
- FPGA yongasının altına sıralı bir şekilde yerleştirilmiş 1000'den fazla bacak bulunabilir.
- Giriş/çıkış birimlerinde veri iletim standardı, tasarıma, kullanılan aygıtlara ve çevresel birimlere göre değişmektedir.
- Tüm standartları destekleyen bir mimari tasarlama gereksimi bacakların kümelenmesine yol açar.



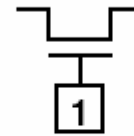
# FPGA Mimarisi

## Ara Bağlantılar

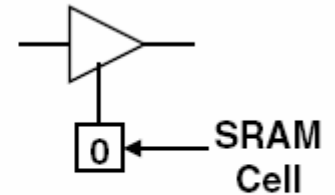
- 2 kullanım amacı;
  - Bunlardan birincisi lojik elemanlara gelen giriş sinyallerinin ve lojik elementten çıkan çıkış sinyallerini bağlantılarının belirlenmesidir.
  - Diğer bir kullanımı ise bu sinyallerin lojik elemanlar arasındaki yayılımının nasıl olacağını belirlemesidir.



(a) Multiplexor



(b) Pass Transistor



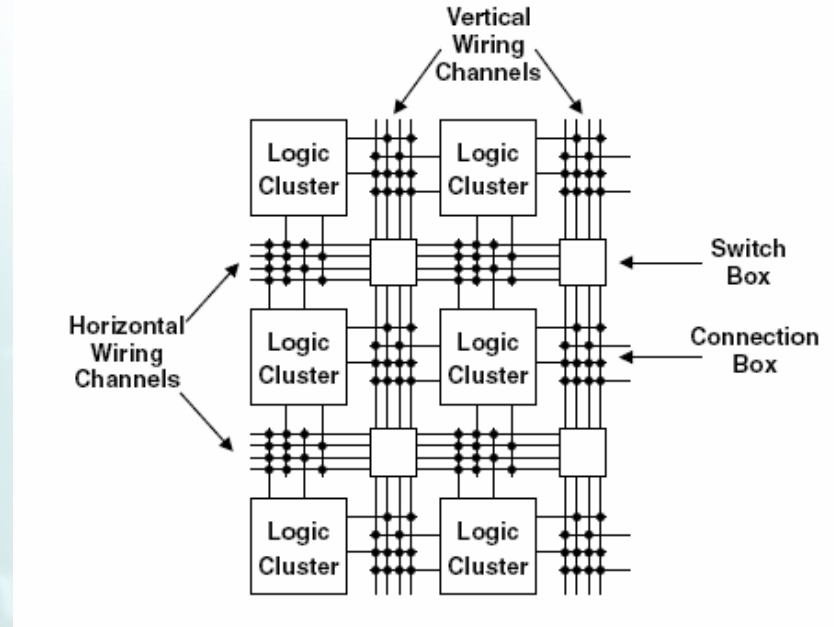
(c) Tri-State Buffer

# FPGA Mimarisi

## Ara Bağlantılar

### Ada Bağlantı Modeli

- Bu bağlantı mimarisinde lojik bloklar, yatay ve dikey parçalı bağlantı kanalları ile çevrilidirler.
- Lojik bloklar kanallara bağlantı kutusu yardımı ile kanallar ise birbirine anahtar kutusu yardımı ile bağlanırlar.
- En önemli özelliği lojik blokların birbirlerine parçalı bağlantılar yardımıyla bağlanmasıdır.

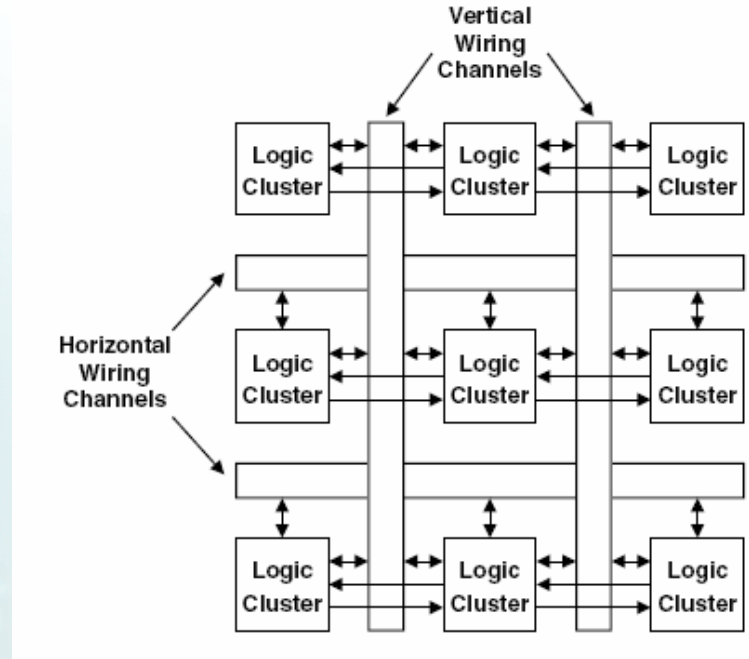


# FPGA Mimarisi

## Ara Bağlantılar

### Uzun Hat Bağlantı Modeli

- Lojik bloklar birden fazla hattın oluştuğu yatay ve dikey bağlantı kanalları ile çevrilidirler.
- 
- Bu kanallardaki hat sayısı aygıtın genişliğini artırır.
- Bu mimaride iki lojik sinyali birbirine bağlamak için bir yatay ve bir dikey uzun hat yeterlidir. İki hattın kesiştirilmesi ile bağlantı kurulmuş olur.

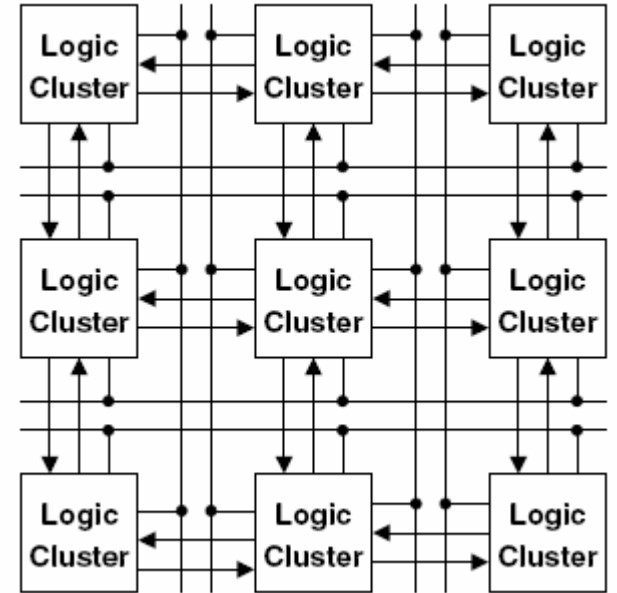


# FPGA Mimarisi

## Ara Bağlantılar

### Hücresel Bağlantı Modeli

- Bu mimaride bağlantılar lojik bloklar arasında ve olabildiğince az miktarda uzun hatlarla yapılır.
- Tercih edilen bir mimari değildir.
  - Birbirine yakın olmayan komşuların bağlanması için oluşturulmuş birleşik yolların meydana getirdiği gecikme.
  - Kullanılan programlama araçlarının bu bağlantıları yapılandırmakta zorlanmaları.

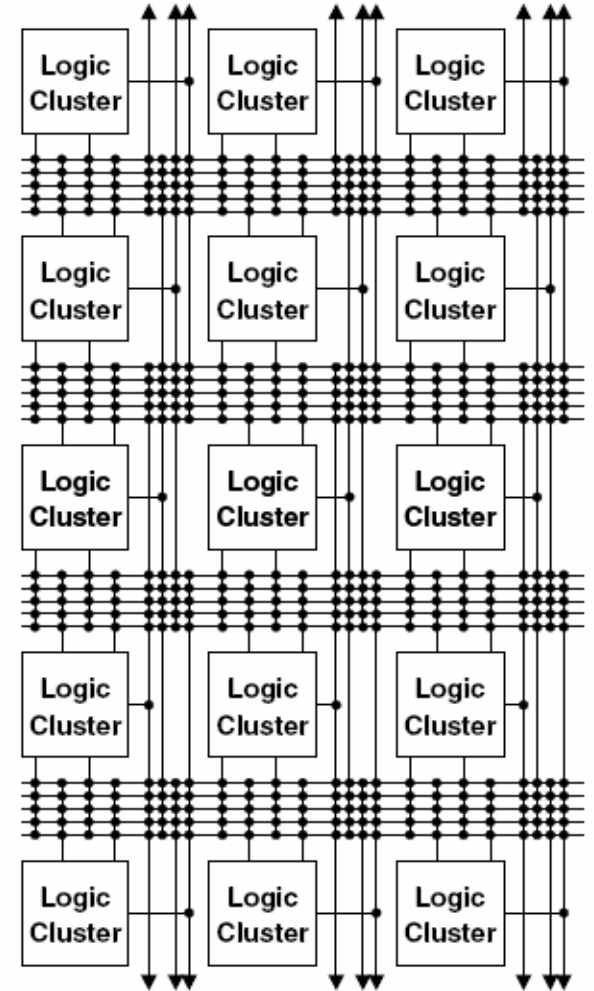


# FPGA Mimarisi

## Ara Bağlantılar

### Sıralı Bağlantı Modeli

- Genellikle bir kez programlanabilir FPGA'lerde kullanılır.
- Sıralı bağlantı mimarisinde yatay bağlantı kanalları lojik blokları bağlamada etkin bir biçimde kullanılır.
- Yatay kanallar arasındaki bağlantıları sağlamak için bazı dikey bağlantılar kullanılır.



# Kaynakça

---

- [1] Maxfield C., “*Design Warriors Guide to FPGA*”, Mentor Graphics Corporation and Xilinx, Inc., 2004
- [2] Gokhale M., Graham P.S., “*Reconfigurable Computing – Accelerating Computation with Field Programmable Gate Array*”, Springer
- [3] Brown S., Rose J., “Architecture of FPGAs and CPLDs: A Tutorial”, University of Toronto
- [4] Betz V., Rose J., “*FPGA Routing Architecture: Segmentation and Buffering to Optimize Speed and Density*”, University of Toronto, 1999.
- [5] “*FPGA Architecture*”, Altera, 2006
- [6] Göğüsgeren Ü., “*Programlanabilir Mantık Tümdevreleri Tasarımı*” Ders Notları
- [7] “FPGA Teknolojisi ve kullanımı”,  
<http://www.elektrik.gen.tr/content/view/117/30/>
- [8] “What are FPGAs”, <http://www.fpga4fun.com/FPGAinfo1.html>

# Kapanış

---

- Dinlediğiniz için teşekkür ederim.