

İ.T.Ü.
Bilişim Enstitüsü
Bilgisayar Bilimleri

FPGA MİMARİSİ

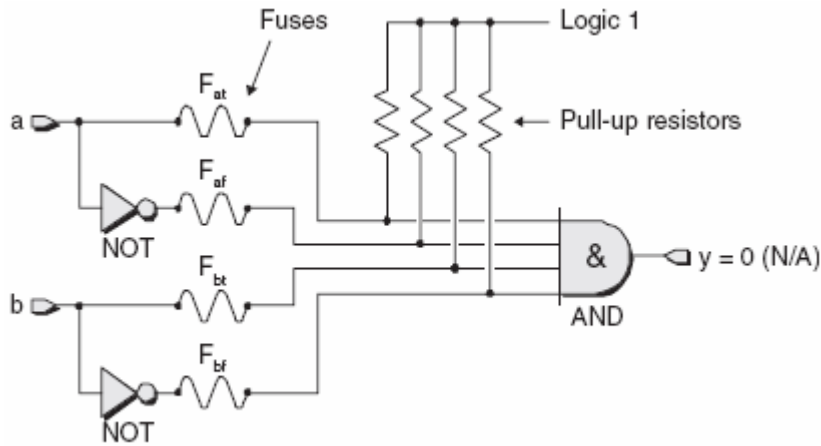
İsim : Mehmet AKTAŞ
Numara : 704071011
Ders : Bilgisayar Mimarisinde Yeni Yaklaşımlar
Öğretim Üyesi : Prof. Dr. Bülent Örencik

1. Giriş.....	2
1.1. Sigorta Bağlantılı Teknoloji	2
1.2. Karşıt Sigorta Teknolojisi	2
1.3. ROM Teknolojisi.....	3
1.4. PROM Teknolojisi	4
1.5. EPROM Teknolojisi	4
1.6. EEPROM Teknolojisi	5
1.7. FLASH Teknolojisi	6
2. Programlanabilir Teknolojiler	6
2.1. Programlanabilir Lojik	6
2.2. SPLD: Basit Programlanabilir Lojik Devre	7
2.3. CPLD: Karmaşık Programlanabilir Lojik Devre	7
2.4. FPGA.....	8
3. FPGA Mimarisi	9
3.1. Üretim Teknolojileri.....	9
3.1.1. SRAM Tabanlı Mimari	9
3.1.2. Karşıt Sigorta Tabanlı Mimari	9
3.1.3. E2PROM/Flash Tabanlı Mimari	10
3.1.4. Melez SRAM-Flash Tabanlı Mimari	10
3.1.5. Mimarilerin Karşılaştırılması	10
3.2. Programlanabilir Hücre Mimarileri.....	11
3.2.1. MUX Tabanlı Hücre.....	11
3.2.2. LUT Tabanlı Hücre	12
3.2.2.1. LUT Mimarisinde Giriş Sayısı	13
3.3. Giriş/Çıkış Birimleri.....	14
3.4. Ara Bağlantılar	15
3.4.1. Ada Bağlantı Mimarisi	16
3.4.2. Uzun Hat Bağlantı Mimarisi	17
3.4.3. Hücresel Bağlantı Mimarisi	17
3.4.4. Sıralı Bağlantı Mimarisi	18

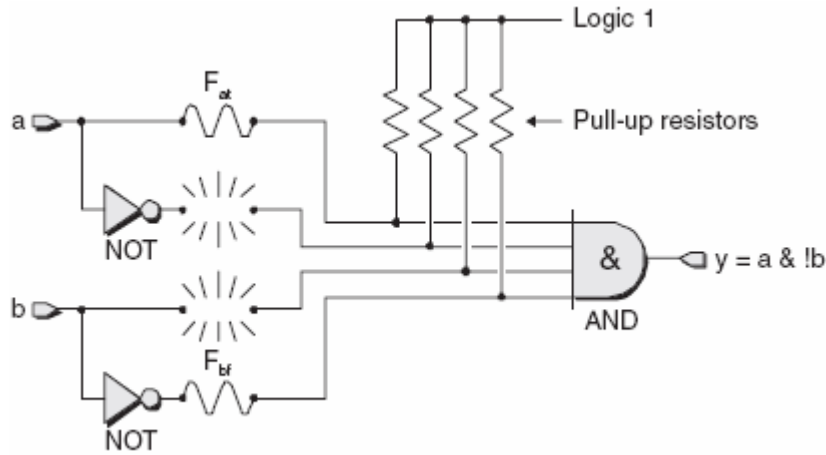
1. Giriş

1.1. Sigorta Bağlantılı Teknoloji

Sigorta bağlantısı kullanıcının kendi devresini programlamasına izin veren ilk teknolojilerden birisidir. Tüm bağlantılar birer sigorta ile doldurulmuş bir şekilde üretilirler. Bu sigortaların çalışma mantığı evlerimizde bulunan sigortala aynıdır. Sadece daha gelişmiş bir teknoloji ile üretilirler.

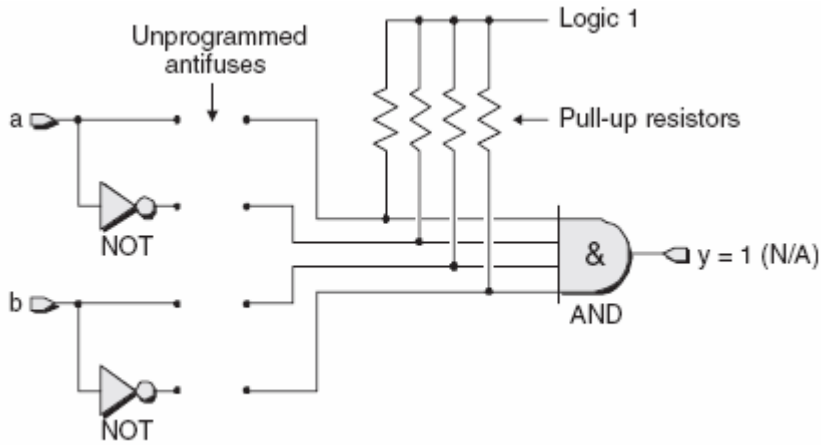


Kendi fonksiyonunu oluşturmak isteyen programcı istediği girişlere yüksek gerilimli sinyaller göndererek o bağlantıdaki sigortaların eriyerek açık devre oluşmasını sağlar. Programlama işlemi sadece tek sefer yapılabilir.

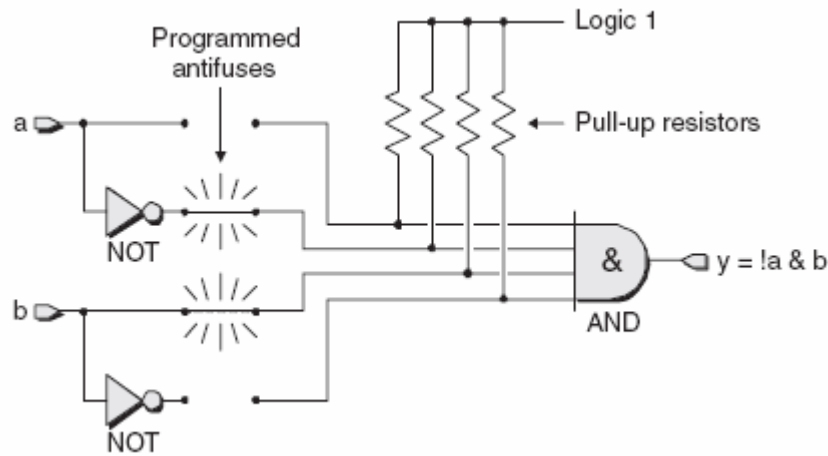


1.2. Karşıt Sigorta Teknolojisi

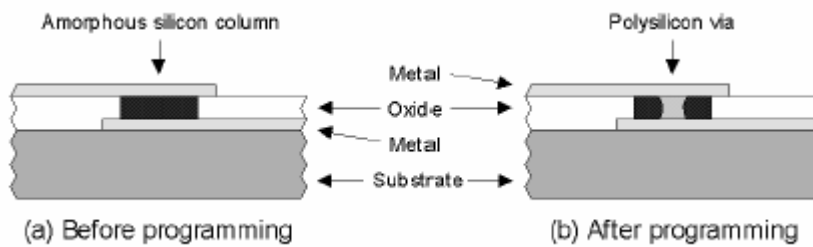
Sigortalı yapıdan farklı olarak karşıt sigortalı yapıda tüm bağlantılara karşıt sigortalar yerleştirilmiştir. Karşıt sigortalar yüksek dirençlerinden dolayı programlanmamış durumdayken açık devre gibi davranırlar.



Karşıt sigortaları programlanması yüksek gerilim verilerek, aygıtların kapalı devre gibi davranmasını sağlamaktır. Programcı istediği bağlantıları kurarak çeşitli fonksiyonlar elde edebilir.

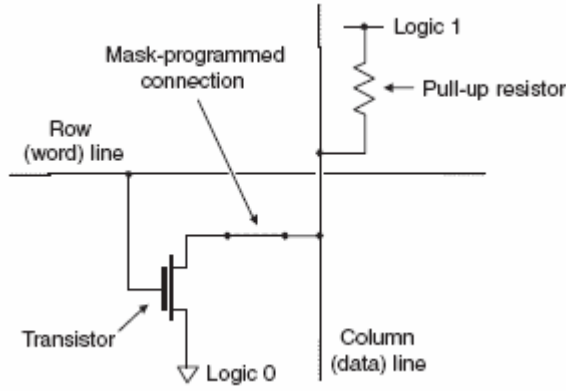


Programlamaya izin veren teknoloji amorf silikon sütununun yüksek gerilim altında iletken polisilikona dönüşmesidir. Bu yapı da sigortalı yapıda olduğu gibi bir kez programlanabilir.



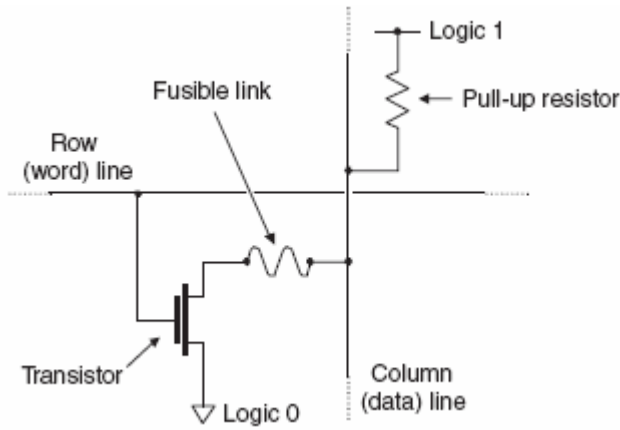
1.3. ROM Teknolojisi

ROM teknolojisi maske programlamalı bağlantılar ile gerçekleştirilir. Bu bağlantılar üretim aşamasında ışın maskesi denilen yöntemle programlanırlar. ROM'lar belirli sayıda satır ve sütundan oluşur. Herhangi bir satır aktif hale geldiğinde eğer maske ile sütuna bağlanmışsa transistor sütunu lojik sıfıra çeker, bağlanmamışsa direnç sütunu lojik bire çeker.



1.4. PROM Teknolojisi

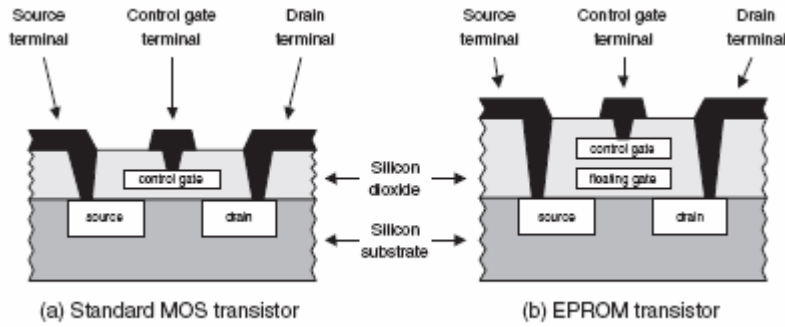
Maske programlamalı yöntem maliyetinden dolayı pek tercih edilmez. Onun yerine tüm bağlantıların sigorta ile donatıldığı PROM teknolojisi kullanılabilir. Bir kereye mahsus programlanabilen bu yapının maliyeti ROM'a göre daha düşüktür. Programlandıktan sonra çalışma prensibi ROM'la aynıdır.



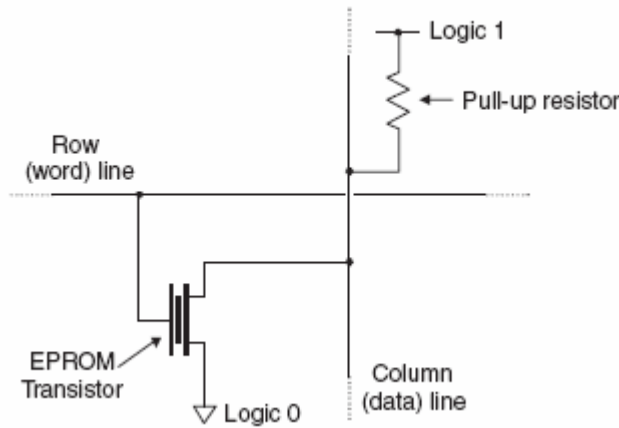
1.5. EPROM Teknolojisi

EPROM transistorlar CMOS'lardan farklı olarak oksit katmanı ile yalıtılmış ikinci bir polisilikon kapısına (yüzen kapı) sahiptirler.

İlk durumda yüzen kapı yüksüz durumdadır ve kontrol geçidinin çalışmasını etkilemez. Ancak yüksek enerjili elektron akıtma adı verilen işleme maruz kaldığında eksi yüklü elektronlar kayan geçide doğru hareket ederler. Programlama işlemi sona erdiğinde kayan kapı eksi yüklenmiş olarak kalır.



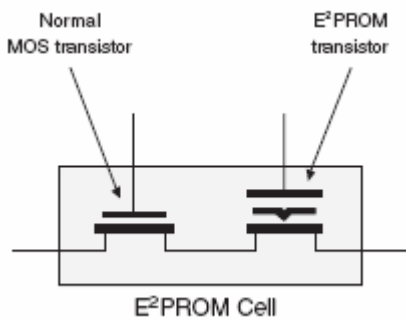
Programlanmamış EPROM'da transistörler yüksüz olduklarından dolayı bağlı buldukları satır seçildiğinde transistör sütunu lojik sıfıra çeker. Programlandıklarında ise transistörler lojik bir değerini taşıdıkları için bağlı buldukları sütunu da lojik bir seviyesine çekerler.



Programlanan transistör üzerindeki yük yaklaşık 10 yıl bozulmadan korunabilmektedir. Yükü boşaltmak için morötesi ışınım kullanılır. Paketleme masrafları ve silme işleminin uzunluğu dezavantajlarıdır.

1.6. EEPROM Teknolojisi

EEPROM, EPROM'a benzer yapıdadır ancak 2 transistör bulundurur. Transistörler arasındaki boşlukla birlikte EPROM'un yaklaşık 2.5 katı büyüktürler. İkinci transistör yükü boşaltmak için kullanılır. Silme işlemi elektriksel olarak gerçekleştirilebilmektedir.



İlk olarak bilgisayar belleklerinde kullanılmışlardır ancak sonra PLD'lere (Programlanabilir Lojik Devre) de uygulanarak EEPLD'lerin oluşturulmasında kullanılmışlardır.

1.7. FLASH Teknolojisi

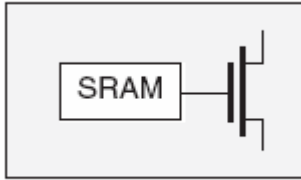
Ataları sayılabilecek EPROM ve EEPROM'dan bir miktar barındırır. İsmi çıkış kaynağı EPROM'dan çok daha hızlı silinebilmesidir. Değişik mimarilerde FLASH'lar bulunmaktadır.

Bunlardan bir tanesi EPROM'da olduğu gibi kayan kapı transistor hücresi bulundurur ancak oksit katmanı EEPROM'da olduğu gibi daha incedir. Bu aygıtlar elektriksel olarak silinebilirler ancak silme işlemi tüm aygıt veya büyük parçalar üzerinde gerçekleştirilebilir.

Diğer bir yapı ise EEPROM'dakine benzer bir şekilde iki transistordur. Bu yapı aygıtın kelime kelime silinebilmesine ve programlanabilmesine olanak sağlar.

1.8. SRAM Teknolojisi

Yarı iletken RAM'lerin iki çeşidi bulunmaktadır: DRAM (Dinamik RAM) ve SRAM (Statik RAM). Dinamik RAM'de her hücre bir transistor ve kapasiteden oluşur. Bu bellek çeşidi dinamik olmasından dolayı içerisinde yük taşıyorsa belirli süre aralıklarla yükü tazelenmelidir. Bu işlem maliyeti arttırmasına rağmen SRAM'e göre oldukça hızlıdır.



Statik RAM'de ise hücreye işlenen bir bilgi değiştirilene kadar veya güç kesilene kadar kaybolmaz. Tüm hücreler kontrol transistorunu süren SRAM depolama birimlerinden oluşur. Depolama biriminin içeriğine göre transistor açık veya kapalı konumda olacaktır.

Bu teknolojinin dezavantajlarından bir tanesi 4 veya 6 transistordan oluşmalarıdır. Dezavantajlarından bir diğeri ise güç kesildiğinde tüm verilerin kaybolmasıdır. Tüm bunlara rağmen hızlı ve yeniden programlanabilir olmaları büyük bir avantaj sağlamaktadır.

2. Programlanabilir Teknolojiler

2.1. Programlanabilir Lojik

Programlanabilir lojik devreler kapıların ve flip-flopların birbirlerine bağlanmasıyla oluşturulan devreler şeklinde basitçe tanımlanabilir. Bellek hücreleri lojik kapıların gerçekleştirdiği fonksiyonların tanımlanmasında, kontrolünde ve birbirleriyle olan giriş-çıkış bilgisi ilişkilerinin kayıtlı tutulmasında kullanılır. Bu alanda üretilen çoğu ürünün farklı mimarilerde tasarlanmalarına karşın mantık olarak hepsi aynı temel prensiplerle çalışırlar.

Günümüzde çok çeşitte programlanabilir lojik ürünleri mevcuttur. Bunları üretim tasarımlarına göre değerlendirdiğimizde her tasarımın altında yine tasarımlarına göre farklı ürünler göze çarpmaktadır. Sınıflandırmalar sonucunda aşağıdaki temel tipler sayılabilir.

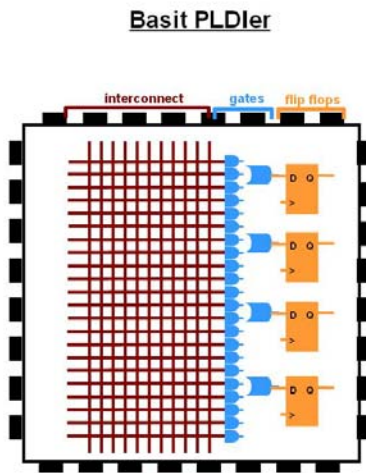
- SPLD (Basit Programlanabilir Lojik Birim)
- CPLD (Karmaşık Programlanabilir Lojik Birim)
- FPGA (Alan Programlanabilir Lojik Birim)

2.2. SPLD: Basit Programlanabilir Lojik Devre

SPLD'ler teknolojilerine göre farklı adlarla da bilinirler. Bunlar,

- PROM (Programlanabilir Salt Oku Bellek)
- PAL (Programlanabilir Dizi Lojik)
- GAL (Genel Dizi Lojik)
- PLA (Programlanabilir Lojik Dizi)
- PLD (Programlanabilir Lojik Aygıt)

SPLD'ler kapasiteleri en düşük, bunun sonucu olarak da en ucuz programlanabilir lojik ünitelerdendir. Bir SPLD ünitesinde 4 ile 22 arası hücre vardır. SPLD'ler bu özelliklerinden ötürü sadece 7400 serisi TTL ürünlerine göre tercih edilirler. SPLD'lerdeki her hücrenin bir diğeri ile direk olarak bağlantısı vardır. SPLD'lerdeki hücrelerin yapımında genellikle sigorta, EPROM, EEPROM veya FLASH gibi değiştirilemeyen bellek hücreleri kullanılır.



2.3. CPLD: Karmaşık Programlanabilir Lojik Devre

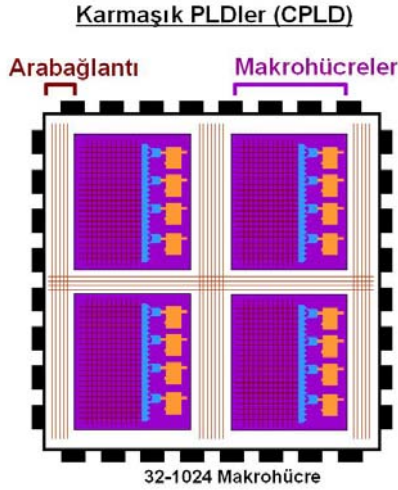
CPLD'ler teknolojilerine göre farklı adlarlada bilinirler. Bunlar,

- EPLD (Silinebilir Programlanabilir Lojik Aygıt)
- PEEL (Programlanabilir Elektriksel-Silinebilir Lojik)
- EEPLD (Elektriksel-Silinebilir Programlanabilir Lojik Aygıt)
- MAX (Çoklu Dizi Matrisi, Altera)

CPLD'ler SPLD'lerle hemen hemen aynıdır. CPLD'ler sadece kapasiteleri bakımından SPLD'lerden üstündürler. Bir CPLD nin kapasitesi hakkında SPLD'lerin kapasitelerinin 2 ile 64 katı arasındadır denebilir. CPLD'lerde yüzlerce hücre vardır. Bu hücrelerin her CPLD'nin modeline göre 8 ile 16 arasında değişen her bir grubu bir fonksiyon bloğunda toparlanmış ve içerisinde hepsine direk bağlantıları yapılmıştır. Bu fonksiyon blokları arasında da iletişim sağlanmıştır. Fakat CPLD'lerdeki fonksiyon blokları arası bu iletişim türünde kullanılan mantık, dolayısıyla da CPLD'nin hızı üretici firmasına göre değişir. CPLD'lerin temel

mantığı matris şeklinde anahtarlama yapabilen bir birime dayanır. Bu birimin anahtarlama sonucu işlem yapılacak lojik blok seçilir.

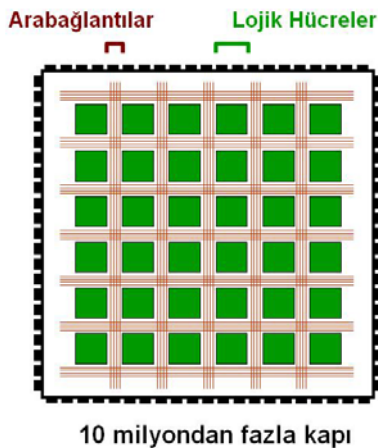
CPLD'lerin birkaç PAL ünitesini kapsaması ve ABEL, CuPL, PALASM gibi bazı SPLD geliştirme dillerini de desteklemesi piyasanın CPLD kullanımına geçişini hızlandırmıştır.



2.4. FPGA

FPGA, programlanabilir mantık blokları ve bu bloklar arasındaki ara bağlantılardan oluşan ve geniş uygulama alanlarına sahip olan sayısal tümleşik devrelerdir. Tasarımcının ihtiyaç duyduğu mantık fonksiyonlarını gerçekleştirme amacına yönelik olarak üretilmiştir. Dolayısıyla her bir mantık bloğunun fonksiyonu kullanıcı tarafından düzenlenebilmektedir. FPGA ile temel mantık kapılarının ve yapısı daha karmaşık olan devre elemanlarının işlevselliği artırılmaktadır. Alanda programlanabilir ismi verilmesinin nedeni, mantık bloklarının ve ara bağlantıların imalat sürecinden sonra programlanabilmesidir.

Programlanabilir Kapı Dizileri (FPGA)



3. FPGA Mimarisi

3.1. Üretim Teknolojileri

3.1.1. SRAM Tabanlı Mimari

FPGA'in üstünlüklerinden en önemlisi SRAM yapılandırma hücreleri kullanmasıdır. Bu hücreler aygıtın tekrar kullanılmasını sağlar. Bu sayede yeni tasarımlar çok kolay bir şekilde hazırlanıp test edilebilir. Ayrıca, sistem içerisinde ana görevinden önce farklı görevleri yerine getirmesi için programlanabilir. Örneğin sistemin ilk açılış anında öz sınaama yapması için programlanabilir. Açılış işlemleri bittikten sonra ise asıl görevini gerçekleştirecek şekilde programlanabilir.

SRAM tabanlı FPGA'lerin diğer önemli bir avantajı ise önu açık bir teknoloji olmasıdır. Birçok bellek üreticisi müşterilerinin istekleri doğrultusunda bu konu üzerinde önemli araştırma ve geliştirme faaliyetlerinde bulunurlar. Yongada kullanılan diğer birimlerle aynı CMOS teknolojisine sahip olduklarından geliştirilme süreçlerinde ek bir işlem gerektirmezler.

Eskiden üretim aşamasında yeni teknoloji geliştirmek için çoğunlukla bellek birimleri kullanılırdı. Şimdilerde ise boyut, karmaşıklık ve düzenlilik ölçütleri ele alınarak bu alanda da FPGA kullanımı artmıştır. FPGA'in bellek birimlerine karşı diğer bir avantajı ise, bir hata oluşması durumunda FPGA yapısının hata bulma ve düzeltme işlemlerini kısaltmasıdır.

SRAM tabanlı FPGA'in anlatılan avantajlarına rağmen bazı dezavantajları da vardır. FPGA her sistem açılışında tekrar yapılandırılmak zorundadır. Bu nedenle sistemde harici bir bellek bulunması gerekir.

3.1.2. Karşıt Sigorta Tabanlı Mimari

SRAM tabanlı FPGA'lerin aksine devre dışından özel araçlarla programlanırlar. Yapılandırılan tasarımlar SRAM tabanlı FPGA'lerde olduğu gibi geçici değildir. Sistem açılışlarında tekrar yapılandırılma gereksinimleri yoktur. Böylece sistemde harici bellek bulundurma zorunluluğu ortadan kalkmış olur.

Karşıt sigorta tabanlı mimarinin özelliklerinden bir diğeri ise radyasyona karşı olan dayanıklılığıdır. Bu özellik askeri ve uzay uygulamalarında önemli bir avantaj sağlamaktadır. Çünkü SRAM tabanlı mimariler belirli bir düzeyde radyasyona maruz kaldıklarında yapılandırma hücrelerinde bozulmalara yol açabiliyordu. Karşıt sigorta tabanlı mimarilerde ise yapı bir kez kurulduktan sonra bu şekilde değiştirilmesi mümkün değildir. Ancak flip-flop'ların radyasyona duyarlılıklarını göz ardı etmemek gerekir. Bu nedenle önemli uygulamalarda hata durumları düşünülerek bazı önlemlerin alınması gereklidir.

Her şeye rağmen bu mimarinin en önemli özelliği yapılandırma verilerinin FPGA'in derinliklerine gömülmesidir. Böylece programcı bu verileri rahatlıkla okuyabilir ve aygıtın tamamen programlandığından emin olana kadar sınaamasını sürdürebilir.

Karşıt sigorta tabanlı FPGA'in boyut ve enerji tüketimi yönünden SRAM tabanlı FPGA'e karşı avantajı olmasına rağmen, fazladan yapılandırma devresi gerektirdiği için bu avantajı çok fazla kendi lehine çevirememiştir. Yönlendirme gecikmesinin az olması ise SRAM tabanlı FPGA'e göre daha hızlı olmasını sağlar. Bir kez programlanabilir olması ise en büyük kusurudur ve bu nedenle uygulama geliştirme için uygun değildir.

3.1.3. E2PROM/Flash Tabanlı Mimari

Flash tabanlı FPGA hücreleri SRAM tabanlı FPGA mimarisindeki gibi uzun ötelemeli yazmaç şeklindeki zincirlerle bağlıdır. Aygıt içerisinde ve dışarısında programlamaya izin veren çeşitleri bulunmaktadır. Ancak SRAM tabanlı FPGA'lere göre 3 kata kadar daha yavaş yapılandırılabilirler.

Flash tabanlı mimaride veriler kalıcı olduğundan her sistem başlangıcında yeniden yapılandırılması gerekmez. Ancak koruma amaçlı olarak çoklu anahtar denilen ve boyu elli ile birkaç yüz bit arasında değişen bir bit dizisi kullanılabilir.

İki transistörle Flash tabanlı aygıtlar EPROM tabanlı aygıtlara göre yaklaşık olarak 2,5 kat büyük olmalarına karşın SRAM tabanlı aygıtlara göre daha küçüktürler. Bu özellik, kalan lojik elemanların birbirlerine daha yakın olmasını ve bu sayede bağlantı gecikmelerinin azalmasını sağlar.

Öte yandan standart CMOS teknolojisine göre fazladan 5 adım gerektirirler. Bu nedenle SRAM tabanlı aygıtların birkaç nesil gerisinde kalmışlardır. İçerdikleri pull-up resistörlerinden dolayı güç tüketimleri de fazladır.

3.1.4. Melez SRAM-Flash Tabanlı Mimari

Yapılandırma hücreleri SRAM tabanlı ve Flash tabanlı aygıt hücrelerinin birleşimi şeklindedir. Bu mimaride Flash hücreleri önceden yapılandırılır. Sistem başlangıcından sonra ise Flash hücrelerindeki veriler paralel olarak SRAM hücrelerine kopyalanır. Böylece karşıt sigorta mimarideki kalıcılık sağlanmış olur. Sistem yeniden başlatıldığında aygıt vakit kaybetmeden hazır hale gelir. Ayrıca karşıt sigorta mimarinin tersine sistem başladıktan sonra SRAM hücrelerindeki veriler değiştirilebilir. Bu veriler bir sonraki açılıшта geçerli olacaktır. Bunun yanında Flash hücreleri kullanılarak sistem içinden veya dışından yapılandırma mümkün olabilmektedir.

3.1.5. Mimarilerin Karşılaştırılması

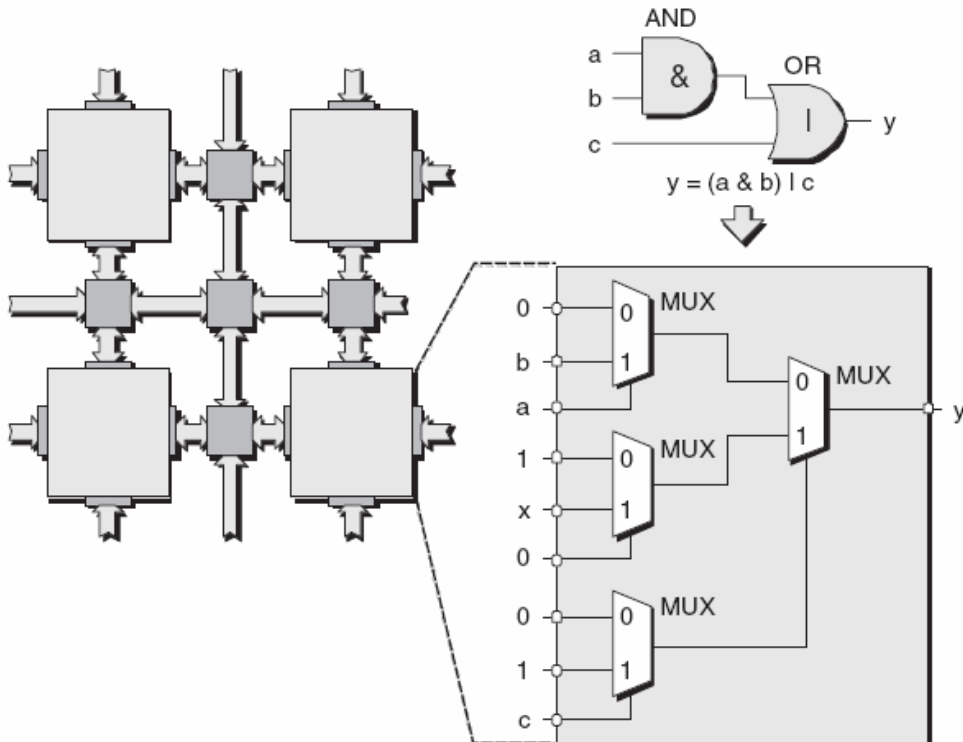
Özellik	SRAM	Karşıt sigorta	Flash(E2PROM)
Teknoloji	Gelişmiş	Birkaç Nesil Geride	Birkaç Nesil Geride
Tekrar Programlama	Evet	Hayır	Evet
Tekrar Programlama Hızı	Hızlı	-	SRAM'den 3 kat yavaş
Geçicilik	Evet	Hayır	Hayır

Harici Yapılandırma Dosyası Gereksimi	Evet	Hayır	Hayır
Örnek Geliştirme İçin Uygunluk	Evet(Çok iyi)	Hayır	Evet(Kabul edilebilir)
Başlangıçta Hazır	Hayır	Evet	Evet
IP Güvenliği	Evet	Evet(Çok iyi)	Evet(Çok iyi)
Yapılandırma Hücresi Boyutu	Büyük	Küçük	Orta
Güç Tüketimi	Orta	Düşük	Orta
Radyoaktif Dayamlılık	Hayır	Evet	Hayır

3.2. Programlanabilir Hücre Mimarileri

3.2.1. MUX Tabanlı Hücre

Üç girişli $y = (a \& b) | c$ fonksiyonunun sadece çoğullayıcılardan (multiplaxer) oluşan bir blokla nasıl gerçekleştirilebileceği aşağıdaki şekilde verilmiştir.

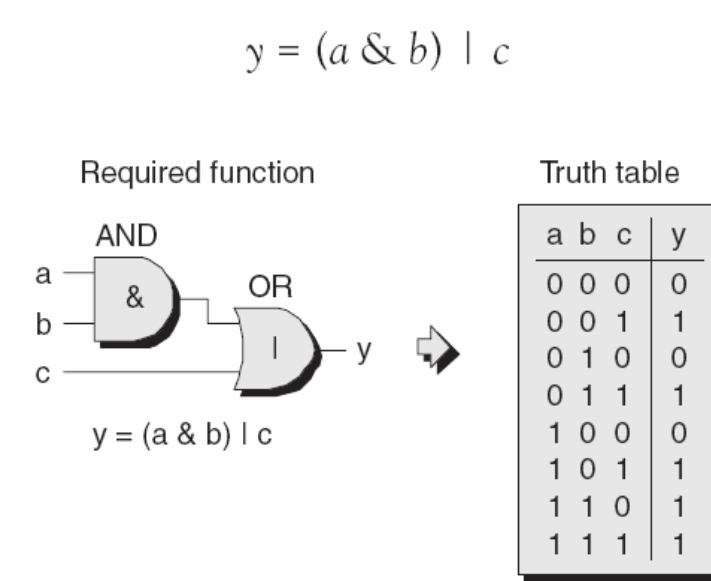


Bu blok girişlere verilen lojik 0, lojik 1 ve asıl girişler olan a, b, c ve onların tümleyenlerinin girişe direk verilmesi ile veya başka bir bloğun çıkışının bağlanması ile yapılandırılabilir. X ile gösterilen girişlerin çıkışa bir etkisi olmadığını gösterir. Bu yöntem her bloğun bir fonksiyonu oluşturması için sayısız yol sağlar.

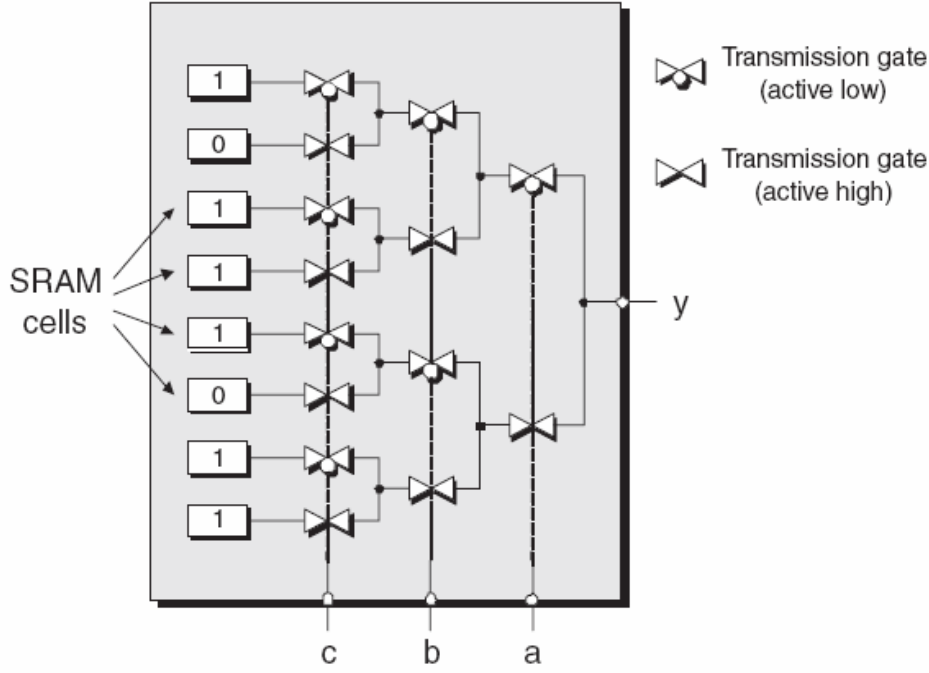
3.2.2. LUT Tabanlı Hücre

Bu yapıda giriş işaretleri başvuru tablosundan (lookup table) doğru çıkışı bulmak için işaretçi olarak kullanılır. Girişlerin alabileceği her değer için tabloda bir çıkış değeri bulunur.

$y = (a \& b) \mid c$ fonksiyonunu bu kez LUT tabanlı mimaride gerçeklemek istersek oluşturmamız gereken başvuru tablosu aşağıdaki gibi olmalıdır.



Bu fonksiyon 3 girişli bir LUT ile gerçekleştirilebilmektedir. LUT yapısının SRAM bellek birimleri ile gerçekleştirildiği varsayılırsa aşağıdaki gibi bir yapı ortaya çıkar. Burada a, b ve c girişleri ilgili SRAM hücresini basamaklı iletim kapılarını kullanarak seçer.

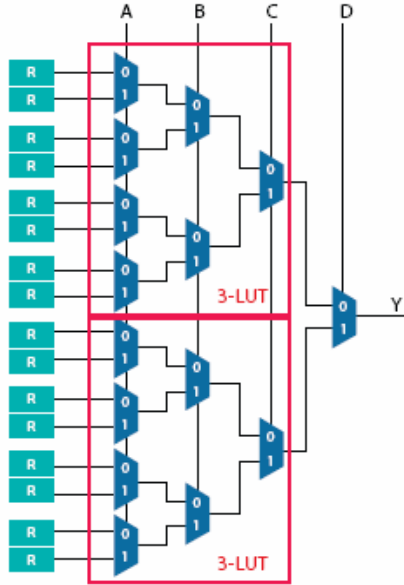


Basamaklı iletim kapıları aktif durumdayken sinyali çıkışına iletir. Aksi durumda ise giriş ile çıkış arasındaki bağlantı elektriksel olarak kopmuş olur. Kapılardaki yuvarlaklar o kapının alçak (lojik 0) aktif olduğunu gösterir. Yuvarlak olmayan kapılar ise yüksek (lojik 1) aktif kapılardır. Çıkışın basamaklı iletim kapıları ile seçilen SRAM hücresinin değerini alacağı açıkça görülmektedir.

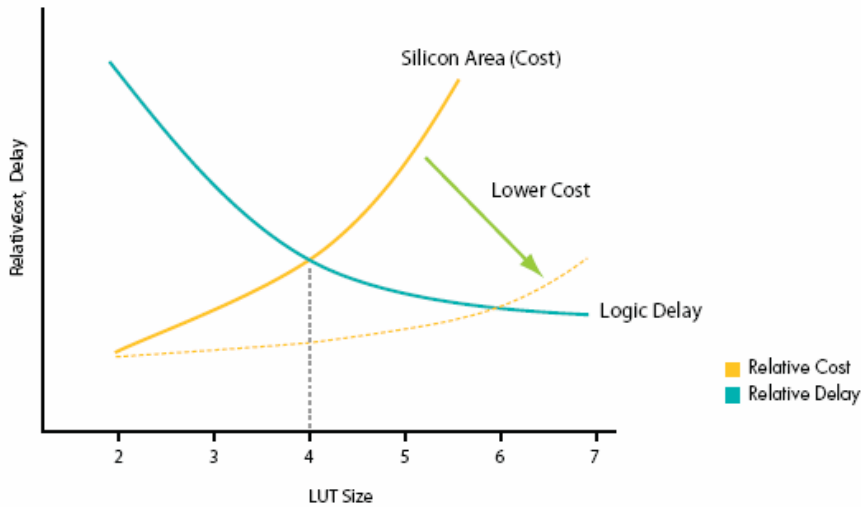
LUT tabanlı mimari MUX tabanlı mimarilere göre daha hızlı bir sonuç vermektedir. Haberleşme ve ağ sistemlerinde fazlasıyla FPGA'ler kullanılmaktadır. Bu alanlarda kullanılan yüksek miktarda verilerin yazılması için de LUT mimarisi daha uygundur.

3.2.2.1. LUT Mimarisinde Giriş Sayısı

Bu mimarinin en büyük avantajlarından birisi n girişli bir LUT ile n girişli bir birleşimsel lojik fonksiyonun gerçekleştirilebilmesidir. Giriş sayısının artması daha karmaşık fonksiyonların gerçekleştirilmesini sağlar ancak eklenen her yeni giriş aynı zamanda SRAM hücrelerinin sayısının ikiye katlanmasına sebep olur.



İlk FPGA'ler 3 girişli LUT'lar kullanılarak tasarlanmıştır. Daha sonra 3, 4, 5 ve 6 girişli LUT yapılarının birbirlerine olan avantajları incelenmiştir. 4 giriş ise en iyi çözüm olarak kabul edilmiştir.



Geçmişte 3 girişli ve 4 girişli LUT'ların beraber kullanıldığı mimariler ortaya çıkmıştır. Bu mimariler aygıttan en iyi şekilde yararlanılmasını sağlamıştır. Ancak lojik sentezinin önemli kriterlerinden benzerlik ve düzene pek uygun olmadığı için vazgeçilmek zorunda kalınmıştır. Günümüzde en başarılı mimarilerden büyük bir çoğunluğu sadece 4 girişli LUT kullanılarak yapılmıştır.

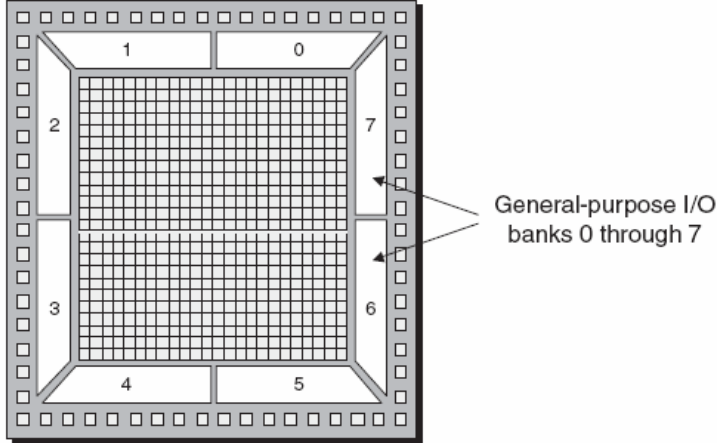
3.3. Giriş/Çıkış Birimleri

Günümüzde bir FPGA yongasının altına sıralı bir şekilde yerleştirilmiş 1000 veya daha fazla bacak bulunabilmektedir.

Giriş/çıkış birimlerinde veri iletim standardı, tasarıma, kullanılan aygıtlara ve çevresel birimlere göre değişmektedir. Buradaki problem tüm standartları destekleyen bir mimari

tasarlama gereksimidir. Bunun için FPGA deki giriş-çıkış birimi herhangi bir standarttaki veriyi kabul edebilecek ve gönderebilecek şekilde yapılandırılabilir olmalıdır. Bu gereksimi karşılamak amacıyla FPGA'deki giriş-çıkış birimleri belirli sayıda kümeye bölünebilir. Böylece her küme belirli bir standarda uygun biçimde yapılandırılarak tüm standartlar desteklenmiş olur.

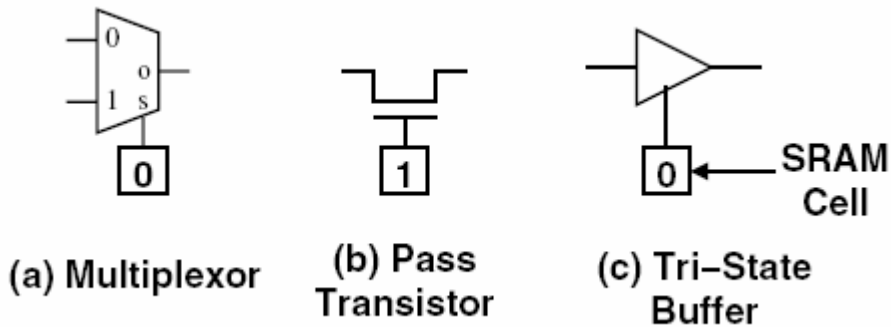
Aşağıda 0–7 arasında kümelenmiş giriş-çıkış birimleri içeren FPGA'in yapısı gösterilmektedir.



3.4. Ara Bağlantılar

FPGA tasarımcıları çok çeşitli ara bağlantı yapıları kullanmışlardır. Bu bağlantılar sayesinde birden fazla lojik hücre birleşerek daha büyük fonksiyonları sağlayacak yapıyı kurabilirler.

Programlanabilir ara bağlantıları sağlamak için üç ana anahtarlama yöntemi kullanılır: çoğullayıcı, geçiş transistörü ve üç durumlu kapı. Aşağıda SRAM hücreleri ile kontrol edilen bahsi geçen anahtarlama devreleri gösterilmiştir.



Çoğullayıcılar FPGA'lerde yoğun olarak kullanılırlar. Ara bağlantının karmaşıklığına göre iki girişten sekiz girişe kadar desteklediği için geniş bir kullanım alanı edinmişlerdir.

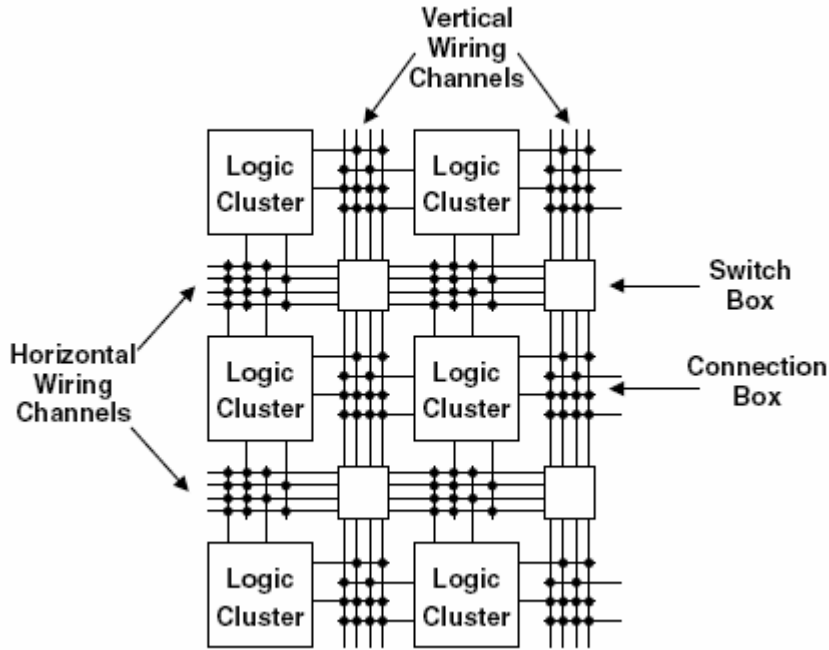
Lojik kümelerde ara bağlantılar birkaç farklı amaçla kullanılabilirler. Bunlardan birincisi lojik elemanlara gelen giriş sinyallerinin ve lojik elementten çıkan çıkış sinyallerini bağlantılarının belirlenmesidir. Diğer bir kullanımı ise bu sinyallerin lojik elemanlar arasındaki yayılımının nasıl olacağını belirlemesidir. Değiştirilemez ara bağlantıların kullanım amacı ise değiştirilebilir ara bağlantılarda oluşan gecikmeyi en aza indirmektir.

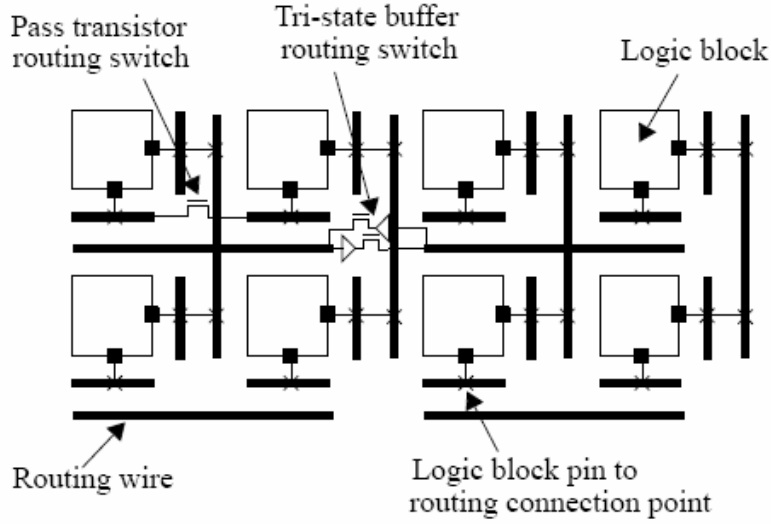
FPGA’lerde çeşitli ara bağlantı yapıları kullanılmaktadır. Bunlardan Başlıca dört tanesi; ada bağlantısı, hücresel bağlantı, uzun hat bağlantısı ve sıralı bağlantıdır. Günümüzdeki ara bağlantı yapıları çok daha karmaşık olmasına rağmen, söz edilen bağlantılar genel yapıyı açıklamada yardımcı olurlar.

3.4.1. Ada Bağlantı Modeli

Bu bağlantı mimarisinde lojik bloklar, yatay ve dikey parçalı bağlantı kanalları ile çevrilidirler. Lojik bloklar bu kanallara bağlantı kutusu (connection box) yardımı ile kanallar ise birbirine anahtar kutusu yardımı ile bağlanırlar. Bu mimarinin baskın özelliği lojik blokların birbirlerine parçalı bağlantılar yardımıyla bağlanmasıdır. Çoğu Xilinx FPGA mimarisinde bu bağlantı yöntemi kullanılmaktadır. Xilinx mimariyi daha etkin hale getirmek için farklı boyutlarda parçalı bağlantılar kullanır ve lojik bloklar arasında yerel bağlantılar oluşturur.

Ada bağlantı mimarisinin genel görünüşü aşağıda gösterilmiştir.

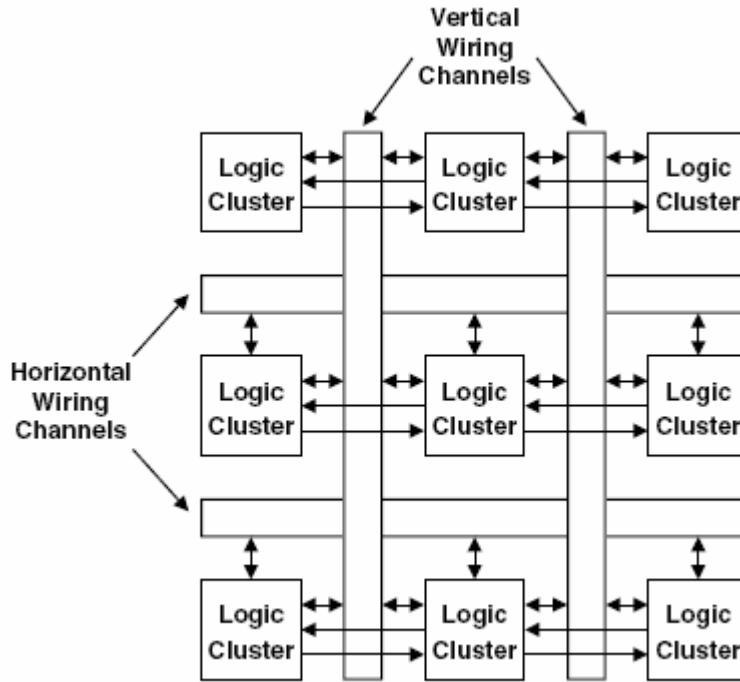




3.4.2. Uzun Hat Bağlantı Modeli

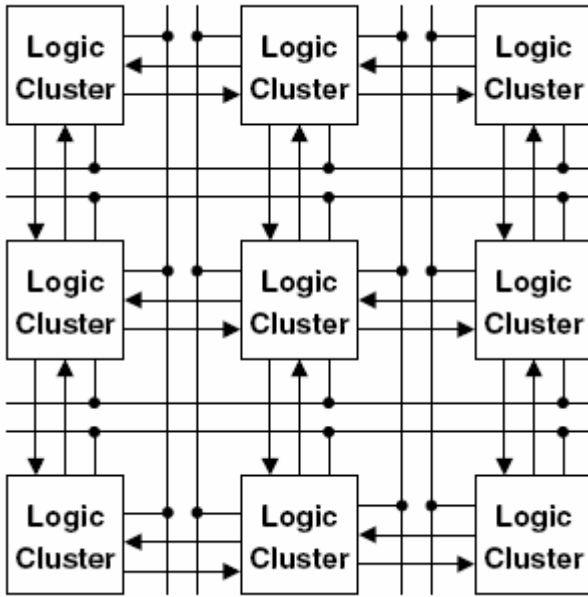
Bu mimaride lojik bloklar birden fazla hattan oluşan yatay ve dikey bağlantı kanalları ile çevrilidirler. Bu kanallardaki hat sayısı aygıtın genişliğini artırır. Bu mimaride iki lojik bloğu birbirine bağlamak için bir yatay ve bir dikey uzun hat yeterlidir. İki hattın kesiştirilmesi ile bağlantı kurulmuş olur. Altera FPGA'lerinde kullanılan başlıca bağlantı yapısı bu şekildedir. Ayrıca Actel ProASIC FPGA'ler de bu yapıdadır.

Uzun hat bağlantı yapısı aşağıdaki şekilde gösterilmektedir.



3.4.3. Hücresel Bağlantı Modeli

Bu mimaride bağlantılar lojik bloklar arasında ve olabildiğince az miktarda uzun hatlarla yapılır. Xilinx XC6200, CLi/Atmel 6000 ve Plessey/Pilkington ERA FPGA'leri bu mimariyi kullanan aygıtlara birer örnektir.

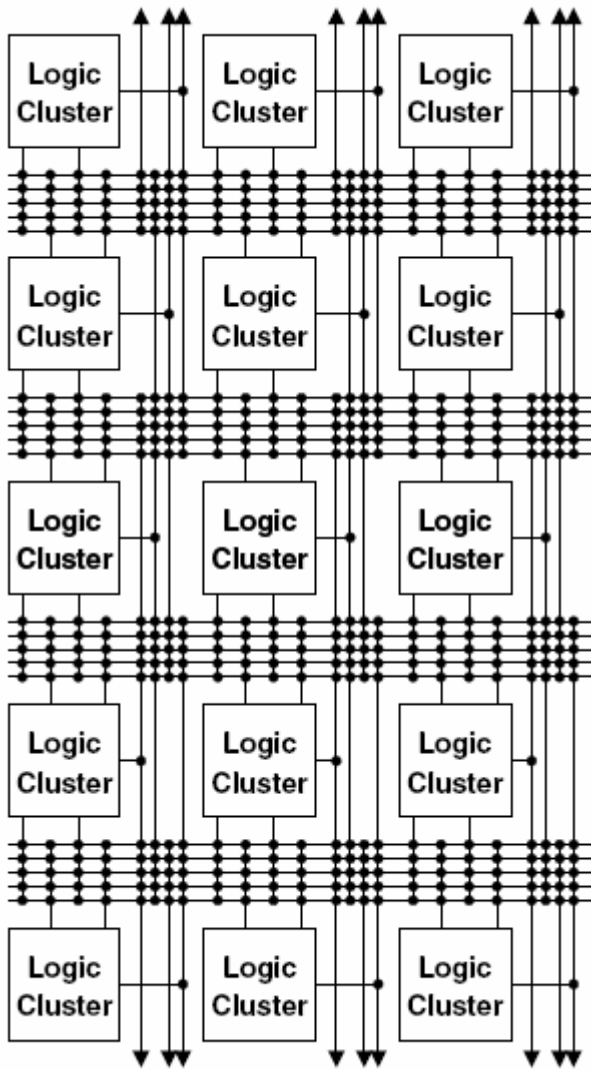


Bu mimaride lojik bloklar sınırlı olan bağlantılara yardımcı olacak şekilde düzenlenirler. Birbirine uzak lojik blokları bağlamak için başka lojik bloklar kullanılabilir. Hücresel bağlantı mimarisi aşağıdaki nedenlerden dolayı pek tercih edilen bir mimari olamamıştır.

- Birbirine yakın olmayan komşuların bağlanması için oluşturulmuş birleşik yolların meydana getirdiği gecikme.
- Kullanılan programlama araçlarının bu bağlantıları yapılandırmakta çok zorlanmaları.

3.4.4. Sıralı Bağlantı Modeli

Sıralı bağlantı mimarisi Actel'in karşıt sigorta tabanlı FPGA'lerinin çoğunda olduğu gibi daha çok tekrar programlanamayan FPGA'lerde bulunur. Tekrar programlanabilir mimarilerde genel olarak kullanılmaz. Sıralı bağlantı mimarisinde yatay bağlantı kanalları ustaca kullanılır. Bu mimarideki çoğu FPGA'de yatay kanallar arasındaki bağlantıları sağlamak için bazı dikey bağlantılar kullanılır.



Kaynakça

- [1] Maxfield C., “*Design Warriors Guide to FPGA*”, Mentor Graphics Corporation and Xilinx, Inc., 2004
- [2] Gokhale M., Graham P.S., “*Reconfigurable Computing – Accelerating Computation with Field Programmable Gate Array*”, Springer
- [3] Brown S., Rose J., “Architecture of FPGAs and CPLDs: A Tutorial”, University of Toronto
- [4] Betz V., Rose J., “*FPGA Routing Architecture: Segmentation and Buffering to Optimize Speed and Density*”, University of Toronto, 1999.
- [5] “*FPGA Architecture*”, Altera, 2006
- [6] Göğüsgeren Ü., “*Programlanabilir Mantık Tümdevreleri Tasarımı*” Ders Notları
- [7] “FPGA Teknolojisi ve kullanımı”, <http://www.elektrik.gen.tr/content/view/117/30/>
- [8] “What are FPGAs”, <http://www.fpga4fun.com/FPGAinfo1.html>